

**DESARROLLO DE UN PROTOTIPO ELECTRONICO PARA LA  
INTERCONEXION DE UN SISTEMA FOTOVOLTAICO CON LA RED  
ELECTRICA**



**DAVID ESTEBAN GAMEZ PATIÑO  
EDISON GEOVANNY GUAMA ERIRA**

**DEPARTAMENTO DE INGENIERÍA ELETRÓNICA  
FACULTAD DE INGENIERÍA  
UNIVERSIDAD DE NARIÑO  
SAN JUAN DE PASTO**

**2015**

**DESARROLLO DE UN PROTOTIPO ELECTRONICO PARA LA  
INTERCONEXION DE UN SISTEMA FOTOVOLTAICO CON LA RED  
ELECTRICA**



**DAVID ESTEBAN GAMEZ PATIÑO  
EDISON GEOVANNY GUAMA ERIRA**

**Trabajo de grado para optar por el título de Ingeniería Electrónica**

**DIRECTOR**

**PhD. EDGARDO JAVIER REVELO FUELAGAN**

**CO – ASESOR**

**MSc. EDISSON ESCOBAR ROSERO**

**DEPARTAMENTO DE INGENIERÍA ELETRÓNICA**

**FACULTAD DE INGENIERÍA**

**UNIVERSIDAD DE NARIÑO**

**SAN JUAN DE PASTO**

**2015**

## **NOTA DE RESPONSABILIDAD**

“La Universidad de Nariño no se hace responsable por las opiniones o resultados obtenidos en el presente trabajo y para su publicación priman las normas sobre el derecho de autor.”

Acuerdo 1. Artículo 324. Octubre 11 de 1966, emanado del honorable Consejo Directivo de la Universidad de Nariño.

## NOTA DE ACEPTACIÓN

---

---

---

---

---

---

Firma Jurado 1

---

Firma Jurado 2

## AGRADECIMIENTOS

“Agradecemos a los Ingenieros Javier Revelo y Edison Escobar por el apoyo otorgado para la realización de este trabajo, al igual que al Grupo de Investigación en Ingeniería Eléctrica y Electrónica (GIIEE) del departamento de Electrónica de la Universidad de Nariño donde se llevaron a cabo las ideas aquí planteadas”

El primer autor:

*“Dedicado a mi Padre (QEPD), a mi Madre y a mis hermanas quienes han dado todo de sí para mí. A Jessica por su incondicional apoyo”.*

El segundo autor:

*“Dedicado a mis padres por su constante lucha por hacer de mí una mejor persona.”*

## CONTENIDO

<b>INTRODUCCIÓN.....</b>	<b>2</b>
<b>1. ENERGIA SOLAR FOTOVOLTAICA.....</b>	<b>4</b>
<b>1.1. PRINCIPALES CARACTERISTICAS DE LOS SISTEMAS FOTOVOLTAICOS ..</b>	<b>4</b>
1.1.1. Lineamientos y normatividad .....	5
<b>1.2. TOPOLOGIAS DE CONVERTIDORES ELECTRONICOS PARA SISTEMAS FOTOVOLTAICOS .....</b>	<b>5</b>
<b>2. CONVERTOR DC-DC EN TOPOLOGIA BOOST .....</b>	<b>8</b>
<b>2.1. ANALISIS MATEMATICO DEL CONVERTIDOR BOOST.....</b>	<b>8</b>
2.1.1. Parámetros de diseño del convertidor Boost .....	9
2.1.2. Analisis mediante ecuaciones de espacio de estados del convertidor boost .	10
<b>2.2. DISEÑO DEL CONTROLADOR PARA EL CONVERTIDOR BOOST .....</b>	<b>14</b>
2.2.1. Control lineal proporcional integral PI .....	14
2.2.2. Control PI Anti-Windup mediante cálculo de regreso y seguimiento .....	16
2.2.3. Discretización del sistema de control PI Anti-Windup .....	17
<b>2.3. RESULTADOS DE SIMULACION .....</b>	<b>18</b>
<b>2.4. RESULTADOS EXPERIMENTALES .....</b>	<b>22</b>
<b>3. INVERSOR DE CONEXIÓN A RED.....</b>	<b>25</b>
<b>3.1. TOPOLOGIAS DE INVERSORES PROPUESTAS .....</b>	<b>25</b>
3.1.1. Inversor en puente completo .....	25
3.1.2. Inversor HERIC.....	26
<b>3.2. FILTRO LCL PARA INVERSOR DE CORRIENTE CONTINUA A CORRIENTE ALTERNA MONOFASICA .....</b>	<b>27</b>
3.2.1. Análisis matematico del filtro LCL.....	28
3.2.1.1. Filtro LCL .....	28
3.2.1.2. Filtro LCL con resistencia de amortiguamiento en serie .....	29
3.2.1.3. Filtro LCL con resistencia de amortiguamiento en paralelo .....	30
3.2.2. Parámetros de diseño para el filtro LCL .....	31
<b>3.3. RESULTADOS DEL INVERSOR MEDIANTE SIMULACION.....</b>	<b>33</b>
3.3.1. Simulación de los tres tipos de filtro LCL .....	33
3.3.2. Comparación de la señal de corriente entre el inversor puente completo y HERIC mediante simulación con filtro LCL en paralelo .....	35
<b>3.4. IMPLEMENTACION DEL INVERSOR Y RECOLECCION DE RESULTADOS EXPERIMENTALES .....</b>	<b>36</b>
<b>4. SINCRONIZACIÓN CON LA RED ELECTRICA .....</b>	<b>39</b>
<b>4.1. SINCRONIZACION MEDIANTE SECOND ORDER GENERALIZED INTEGRATOR (SOGI) .....</b>	<b>40</b>
<b>4.2. SINCRONIZACION MEDIANTE SOGI - FLL.....</b>	<b>40</b>

4.2.1.	Análisis dinámico SOGI - FLL .....	42
<b>4.3.</b>	<b>DISCRETIZACION DEL SOGI - FLL .....</b>	<b>44</b>
<b>4.4.</b>	<b>RESULTADOS DE SIMULACION .....</b>	<b>44</b>
<b>4.5.</b>	<b>RESULTADOS EXPERIMENTALES .....</b>	<b>47</b>
<b>4.6.</b>	<b>ALGORITMO DE DETECCION DE FALLAS BAJO ESTANDAR IEEE 1547 ....</b>	<b>49</b>
4.6.1.	Propuesta del algoritmo estandarizado .....	49
4.6.2.	Pruebas experimentales del algoritmo.....	48
<b>5.</b>	<b>SISTEMAS ACOPLADOS .....</b>	<b>53</b>
5.1.	RESULTADOS DEL ACOUPLE DE SISTEMAS MEDIANTE SIMULACION .....	53
5.2.	RESULTADOS EXPERIMENTALES DEL ACOUPLE DE SISTEMAS.....	55
5.3.	ANALISIS DE LA SEÑAL MEDIANTE ANALIZADOR DE REDES .....	58
<b>6.</b>	<b>CONCLUSIONES .....</b>	<b>60</b>
<b>7.</b>	<b>RECOMENDACIONES.....</b>	<b>61</b>
	<b>REFERENCIAS .....</b>	<b>62</b>
	<b>ANEXOS .....</b>	<b>66</b>

## LISTA DE FIGURAS

FIG. 1 APLICACIONES DE INVERSORES PARA SISTEMAS FOTOVOLTAICOS A) SISTEMA FOTOVOLTAICO AUTONOMO B) SISTEMA FOTOVOLTAICO DE CONEXIÓN A RED	5
FIG. 2 TOPOLOGÍAS DE SISTEMAS FOTOVOLTAICOS. A) ARREGLO CENTRALIZADO. B) ARREGLO POR RAMAS. C) ARREGLO EN MÚLTIPLES RAMAS. D) ARREGLO DE MODULO AC. TOMADO DE [18].	6
FIG. 3 INTERFAZ DEL SISTEMA ELECTRONICO DE CONVERSION	6
FIG. 4 ELEMENTOS USADOS PARA LA GENERACION A) PANEL FOTOVOLTAICO DE 20 W B) BATERIAS VRLA CSB 12V-7 <sup>a</sup> /H C) CONTROLADOR DE CARGA IC-1024	7
FIG. 5 CONVERTOR DC-DC EN TOPOLOGIA BOOST	8
FIG. 6 CIRCUITO EQUIVALENTE, A) TRANSISTOR EN CONDUCCION B) TRANSISTOR DESACTIVADO	8
FIG. 7 RESPUESTA DEL SISTEMA ANTE UN ESCALON UNITARIO	13
FIG. 8 SISTEMA DE CONTROL PROPORCIONAL INTEGRAL (PI) PARA CONVERTOR DC-DC EN TOPOLOGIA BOOST	14
FIG. 9 SISTEMA EN LAZO CERRADO PARA EL CALCULO DE GANANCIA CRITICA	15
FIG. 10 RESPUESTA DEL SISTEMA ANTE LA GANANCIA CRITICA KCR	15
FIG. 11 CONTROLADOR PI ANTI-WINDUP	17
FIG. 12 RESPUESTA DEL SISTEMA CONTROLADO EN VERDE ANTE VARIACIONES EN LA REFERENCIA EN AZUL	19
FIG. 13 LUGAR GEOMETRICO DE LA RAIZ (LGR)	19
FIG. 14 RESPUESTA DEL SISTEMA CONTROLADO EN VERDE ANTE VARIACIONES EN LA ENTRADA EN AZUL CON $T_I = 0.0150$	20
FIG. 15 SEÑAL DEL CONTROLADOR PROPORCIONAL INTEGRAL	20
FIG. 16 SALIDA DE TENSIÓN Y SEÑALES DE CONTROL ANTE CAÍDAS DE TENSIÓN A) VOLTAJE DE SALIDA EN AZUL CON CONTROL PI ANTI-WINDUP, EN VERDE CONTROL PI Y EN ROJO CAÍDAS DE TENSIÓN B) SEÑALES DE CONTROL, EN AZUL CONTROL PI ANTI-WIDUP Y EN VERDE PI.	21
FIG. 17 SALIDA DE TENSIÓN Y SEÑALES DE CONTROL ANTE CAMBIOS EN LA CARGA DE $55\Omega$ A $78\Omega$ A) VOLTAJE DE SALIDA EN AZUL CON CONTROL PI ANTI-WINDUP, EN VERDE CONTROL PI B) SEÑALES DE CONTROL, EN AZUL CONTROL PI ANTI-WIDUP Y EN VERDE PI.	21
FIG. 18 IMPLEMENTACIÓN DEL CONVERTOR DC-DC EN TOPOLOGIA BOOST	22
FIG. 19 SALIDA DEL CONVERTOR DC-DC EN TOPOLOGIA BOOST EN AZUL, EN ROJO LA ENTRADA DE VOLTAJE	23
FIG. 20 VARIACIONES EN EL VOLTAJE DE ENTRADA EN EL CONVERTOR DC-DC EN TOPOLOGÍA BOOST EN ROJO Y EN AZUL LA SALIDA	23
FIG. 21 VARIACIONES EN LA CARGA EN AZUL VOLTAJE A LA SALIDA Y EN ROJO, VOLTAJE A LA ENTRADA.	24
FIG. 22 MODELO DE INVERSOR PUENTE COMPLETO	25
FIG. 23 ESQUEMA DE CONMUTACIÓN SPWM UNIPOLAR (TOMADO DE [33])	26
FIG. 24 MODELO DE INVERSOR HERIC	26
FIG. 25 ESTADOS DE CONMUTACIÓN INVERSOR HERIC (TOMADO DE [11])	27
FIG. 26 FILTRO LCL	28



FIG. 27 FILTRO LCL CON RESISTENCIA DE AMORTIGUAMIENTO EN SERIE	29
FIG. 28 FILTRO LCL CON RESISTENCIA DE AMORTIGUAMIENTO EN PARALELO	30
FIG. 29 DIAGRAMA DE BODE DEL SISTEMA, EN AZUL FILTRO LCL, EN VERDE FILTRO LCL CON RESISTENCIA DE AMORTIGUAMIENTO EN SERIE Y EN ROJO FILTRO LCL CON RESISTENCIA DE AMORTIGUAMIENTO EN PARALELO	33
FIG. 30 RESPUESTA DEL FILTRO LCL A) SEÑAL DE SALIDA EN VERDE Y EN GRIS LA SEÑAL PWM B) COMPONENTE ESPECTRAL	34
FIG. 31 RESPUESTA DEL FILTRO LCL RESISTENCIA DE AMORTIGUAMIENTO EN SERIE A) SEÑAL DE SALIDA EN ROJO Y EN GRIS LA SEÑAL PWM B) COMPONENTE ESPECTRAL DE LA SEÑAL	34
FIG. 32 RESPUESTA DEL FILTRO LCL RESISTENCIA DE AMORTIGUAMIENTO EN PARALELO A) SEÑAL DE SALIDA EN AZUL Y EN GRIS LA SEÑAL PWM B) COMPONENTE ESPECTRAL DE LA SEÑAL	35
FIG. 33 SEÑALES DE CORRIENTE INVERSOR PUENTE COMPLETO	35
FIG. 34 SEÑALES DE CORRIENTE INVERSOR HERIC	36
FIG. 35 PROTOTIPO DE INVERSOR HERIC	36
FIG. 36 INVERSOR PUENTE COMPLETO A) SEÑAL DE SALIDA B) COMPONENTE ESPECTRAL DE LA SEÑAL.	37
FIG. 37 NVERSOR HERIC A) SEÑAL DE SALIDA B) COMPONENTE ESPECTRAL DE LA SEÑAL.	38
FIG. 38 DIAGRAMA DE BLOQUES DE UN PLL. TOMADO DE [11]	39
FIG. 39 MODELO DE SISTEMA SOGI	40
FIG. 40 DIAGRAMA DE BODE DE $E_v$ Y $QV'$ . TOMADA DE [3].	41
FIG. 41 MODELO DE SISTEMA SOGI-FLL	41
FIG. 42 DIAGRAMA DE BLOQUES DE SOGI-FLL CON GANANCIA NORMALIZADA	43
FIG. 43 RESPUESTA DEL SOGI-FLL ANTE UNA ENTRADA SINUSOIDAL	45
FIG. 44 RESPUESTA DEL SOGI-FLL ANTE UN CAMBIO DE FRECUENCIA	46
FIG. 45 RESPUESTA DE SOGI-FLL ANTE UNA VARIACION EN LA AMPLITUD	46
FIG. 46 RESPUESTA DE SOGI-FLL ANTE UN SALTO DE FASE	47
FIG. 47 RESPUESTA DEL SOGI-FLL ANTE UNA SEÑAL DE REFERENCIA CON ARMONICOS	47
FIG. 48 RESPUESTA EXPERIMENTAL DE SOGI-FLL ANTE UNA ENTRADA SINUSOIDAL	48
FIG. 49 RESPUESTA EXPERIMENTAL DEL SISTEMA SOGI-FLL ANTE UN CAMBIO DE FRECUENCIA.	48
FIG. 50 RESPUESTA EXPERIMENTAL DEL SISTEMA SOGI-FLL ANTE UNA SEÑAL DE ENTRADA CON ARMÓNICOS.	48
FIG. 51 ALGORITMO DE DETECCIÓN DE FALLAS EN LA RED ELÉCTRICA	50
FIG. 52 RESPUESTA DEL ALGORITMO ANTE CAMBIOS EN AMPLITUD	51
FIG. 53 RESPUESTA DEL ALGORITMO ANTE CAMBIOS EN LA FRECUENCIA	52
FIG. 54 SIMULACION COMPLETA DEL SISTEMA EN MATLAB®	54
FIG. 55 ESQUEMATICO DE LOS NODOS DONDE SE TOMAN LAS MEDIDAS	54
FIG. 56 SIMULACIÓN DEL ACOPLE DEL CONVERTIDOR DC-DC EN TOPOLOGÍA BOOST CON EL INVERSOR HERIC, EN AZUL LA SEÑAL DEL CONVERTIDOR DC-DC Y EN ROJO LA SEÑAL DEL INVERSOR HERIC	55

FIG. 57 SEÑAL DE SALIDA DEL INVERSOR CONECTADO AL TRANSFORMADOR EN SIMULACIÓN	55
FIG. 58 ACOPLE DEL CONVERTIDOR DC-DC EN TOPOLOGÍA BOOST CON EL INVERSOR HERIC, EN ROJO LA SEÑAL DEL CONVERTIDOR DC-DC Y EN AZUL LA SEÑAL DEL INVERSOR HERIC	56
FIG. 59 SEÑAL DEL CONVERTIDOR DC-DC EN TOPOLOGÍA BOOST ACOPLADO CON EL INVERSOR, EN ROJO LA SEÑAL DE SALIDA, EN AZUL LA ENTRADA	56
FIG. 60 TRANSFORMADOR DE BAJA FRECUENCIA	57
FIG. 61 SEÑALES DE SALIDA DEL INVERSOR CONECTADO AL TRANSFORMADOR DE BAJA FRECUENCIA	58
FIG. 62 INFORMACIÓN DE SALIDA ENTREGADA POR EL ANALIZADOR DE REDES A) INDICA LA SEÑAL DE VOLTAJE Y CORRIENTE B) INDICA LA DISTORSIÓN ARMÓNICA TOTAL DE LA ONDA C) INDICA LAS MEDICIONES DE LAS VARIABLES JUNTO AL FACTOR DE POTENCIA	58

## LISTA DE TABLAS

TABLA I PARÁMETROS DE ENTRADA PARA EL DISEÑO DEL CONVERTIDOR	10
TABLA II CONSTANTES PARA SINTONIZACIÓN DE PID MEDIANTE EL MÉTODO DE ZIEGLER-NICHOLS.	14
TABLA III PARÁMETROS PARA EL CÁLCULO DE INDUCTANCIAS Y CAPACITANCIA	31
TABLA IV VALORES DEL FILTRO	32
TABLA V PARÁMETROS DEL INVERSOR	37
TABLA VI TIEMPO DE DESCONEXIÓN BAJO VARIACIONES DE VOLTAJE	49
TABLA VII TIEMPO DE DESCONEXIÓN BAJO VARIACIONES EN FRECUENCIA	49
TABLA VIII CONDICIONES DE RECONEXIÓN ANTE UNA FALLA	49
TABLA IX CARACTERÍSTICAS DEL TRANSFORMADOR DE BAJA FRECUENCIA	57

## LISTA DE ANEXOS

ANEXO 1 ESQUEMA CONVERTIDOR DC-DC EN TOPOLOGÍA BOOST	66
ANEXO 2 ESQUEMA DEL CIRCUITO IMPRESO CONVERTIDOR DC-DC EN TOPOLOGIA BOOST	66
ANEXO 3 ESQUEMA INVERSOR PUENTE COMPLETO CON MOSTFE´S ACTIVADO MEDIANTE IR2110	67
ANEXO 4 ESQUEMA DEL CIRCUITO IMPRESO INVERSOR PUENTE COMPLETO CON MOSFET´S ACTIVADO MEDIANTE IR2110	68
ANEXO 5 ESQUEMA ETAPA INVERSOR HERIC	69
ANEXO 6 ESQUEMA DEL CIRCUITO IMPRESO INVERSOR ETAPA INVERSOR HERIC	69
ANEXO 7 ESQUEMA DE OPTO ACOPLADORES 6N137 PARA PROTECCIÓN DEL INVERSOR	70
ANEXO 8 ESQUEMA DEL CIRCUITO IMPRESO OPTOACOPLADORES 6N137 – PROTECCIONES DEL INVERSOR	71
ANEXO 9 ESQUEMA LECTURA DE LA REFERENCIA (RED ELECTRICA) Y ALIMENTACIÓN ARDUINO DUE	72
ANEXO 10 ESQUEMA DEL CIRCUITO IMPRESO LECTURA DE LA REFERENCIA (RED ELECTRICA) Y ALIMENTACIÓN ARDUINO DUE	72
ANEXO 11 CÓDIGO DE ANÁLISIS EN MATLAB® DEL CONVERTIDOR DC-DC EN TOPOLOGÍA BOOST CONTROLADO MEDIANTE PI ANTI-WINDUP	73
ANEXO 12 CÓDIGO DE ANÁLISIS EN MATLAB® DEL SISTEMA DE SINCRONIZACIÓN SOGI-FLL DISCRETIZADO MEDIANTE EULER.	75
ANEXO 13 CÓDIGO DEL PROTOTIPO EN ARDUINO IDE	77
ANEXO 14 DESCRIPCION SENSOR ACS712	79

## **RESUMEN**

Este trabajo presenta los resultados obtenidos en el desarrollo de un prototipo de inversor monofásico para la interconexión de un sistema fotovoltaico con la red eléctrica, cuya función principal es inyección potencia activa. El sistema se compone principalmente de 2 etapas: la primera corresponde al sistema de potencia compuesto por un convertidor de topología boost y un inversor de topología Highly Efficient Reliable Inverter Concept (HERIC). La segunda etapa corresponde al sistema de control que se compone de un control PI-Anti Windup, para regular el voltaje DC del convertidor Boost, y un sistema de sincronización entre el inversor y la red eléctrica basada en Second Order Generalized Integrator-Frequency Locked Loop (SOGI-FLL). Todas las etapas son diseñadas, simuladas y evaluadas por separado, para finalmente realizar el acople de del sistema a través de un prototipo electrónico en el que se validan experimentalmente cada una de las etapas desarrolladas.

## **ABSTRACT**

This work presents the results obtained in the development of a single-phase inverter prototype for a photovoltaic system interconnection with the power grid, whose main function is to inject active power. The system is composed mainly of two stages: the first corresponds to the power system which consists a boost converter topology and an inverter of Highly Efficient Reliable Inverter Concept (HERIC) topology. The second stage corresponds to the control system which is composed by a PI-Anti Windup, to regulate the DC voltage of boost converter and a synchronization system between the inverter and power grid based on Second Order Generalized Integrator-Frequency Locked Loop (SOGI-FLL). All the stages are designed, simulated and evaluated separately, to finally develop the coupling through an electronic prototype, in which all stages developed are validated experimentally

## INTRODUCCIÓN

La generación de energía eléctrica basada en fuentes no convencionales, tales como solar fotovoltaica y eólica, ha ubicado en una posición estratégica el desarrollo de convertidores electrónicos [1]. Particularmente en este trabajo se propone el desarrollo de un conversor de corriente continua (DC) a corriente alterna (AC) monofásica, conectado a la red eléctrica. En Colombia, las tecnologías que permiten la generación de energía mediante fuentes renovables se describen en los lineamientos de la ley 1715 aprobada por el congreso de la república el día 13 mayo de 2014. Con la ejecución de este proyecto de ley se promueve el uso de energías renovables, fomentando así la inversión, investigación y el desarrollo de tecnologías que van de la mano con el medio ambiente. Uno de los puntos estratégicos de este proyecto de ley, es la interconexión de sistemas de generación a la red eléctrica [2].

Motivados por la regulación que proponen las entidades gubernamentales, se inicia a investigar un sistema electrónico de conversión que transforme la energía que proviene de un sistema fotovoltaico, de corriente continua a corriente alterna monofásica. Para este tipo de sistemas de conversión se han desarrollado diferentes topologías y en este caso se usara la topología basada en un Arreglo de modulo AC [3] que estará dividida en dos partes: La primera es un conversor DC-DC elevador de tensión, en topología Boost desarrollada por R.D. Middlebrook en 1977 [4], que se utiliza para adecuar el valor de tensión a la entrada del inversor y la segunda etapa es el concepto de inversor fiable y altamente eficiente (HERIC) [5] por sus siglas en inglés, que está fundamentado principalmente en un puente-H completo conformado por 4 transistores, planteado por W. McMurray en 1965 [6]. La topología de inversor HERIC adiciona dos transistores a la salida del puente-H completo conmutando uno en el semiciclo positivo y el otro en el negativo, evitando la generación de potencia reactiva entre el filtro de salida y el capacitor de entrada en un estado de voltaje cero, incrementado la eficiencia del sistema finalmente, se selecciona un filtro LCL con resistencia de amortiguamiento en paralelo, cuyo objetivo es eliminar las componentes de alta frecuencia causadas por la modulación PWM usada para la activación de los transistores Mosfet que entrega una señal sinusoidal a la red eléctrica[7].

Las investigaciones en materia de desarrollo sostenible tienen como principal agente a las redes inteligentes, estos usan la generación de energía basada en fuentes renovables para respaldo de la red eléctrica [8]. Un problema común en este tipo de aplicaciones es la sincronización de la señal de tensión del convertidor de potencia con la red eléctrica, ya que los dos sistemas deben estar correctamente sincronizados en frecuencia, amplitud y fase, incluso ante condiciones anormales en el punto de acoplamiento [9].

Los sistemas que optimizan el proceso de sincronización, generalmente se basan en Phase Locked Loop (PLL) [10] que ha sido ampliamente estudiado, sin embargo estos pueden tener ciertas desventajas a la hora de una implementación

digital, ya que se necesita el cálculo de funciones trigonométricas, implicando un mayor consumo de recursos computacionales, además presenta una ineficiente respuesta cuando la tensión de la red eléctrica sufre alguna perturbación [11]. Por esta razón se escogió el sistema Integrador generalizado de segundo orden con enganche de frecuencia (SOGI-FLL) [12] para la sincronización entre el convertidor de potencia y la red eléctrica. Este sistema a diferencia de un PLL no requiere del cálculo de funciones trigonométricas ni de un oscilador controlado por voltaje (VCO), facilitando su implementación digital. Además tiene una rápida y precisa respuesta ante perturbaciones que se pueden presentar normalmente en la red eléctrica [13].

Las características del SOGI-FLL corresponden a las de un filtro adaptativo de frecuencia variable, por esta razón el sistema tiene una apropiada respuesta incluso ante cambios de frecuencia o presencia de armónicos en la red eléctrica. El SOGI-FLL posee la ventaja de presentar información precisa en términos de frecuencia, amplitud y fase, requeridas para cumplir con las normas establecidas por el estándar 1547 de IEEE respecto a la conexión y desconexión de sistemas de generación de energía eléctrica [14].

El trabajo se encuentra organizado de la siguiente forma: En el capítulo 1 se hace una breve introducción acerca de la energía solar fotovoltaica, sus aplicaciones y la interconexión de los sistemas fotovoltaicos a la red eléctrica, junto a la revisión de las diferentes topologías de convertidores electrónicos para sistemas fotovoltaicos interconectados. En el capítulo 2, se detalla el análisis del convertidor Boost junto al diseño del sistema de control, recolectando resultados mediante simulación a través de una codificación del análisis del sistema en el software de computación MATLAB® y finalmente se detallan los resultados experimentales. El inversor de conexión a red, se analiza en el capítulo 3 introduciendo las topologías de inversores investigadas y además presentando resultados mediante simulación e implementación del sistema. Junto a esto, se realiza el análisis mediante simulación en el toolbox Sympower System del software MATLAB® de las diferentes topologías de filtro LCL para inversores de corriente continua a corriente alterna monofásica. En el capítulo 4 se indica la investigación, simulación, implementación y resultados experimentales del sistema de sincronización SOGI-FLL propuesto para esta investigación. Teniendo en cuenta de que la implementación debe cumplir con estándares internacionales, se propone un algoritmo de detección de fallas bajo el estándar 1547 de IEEE. En el capítulo 5 se organizan los resultados experimentales de los sistemas acoplados y finalmente se desarrollan las conclusiones en el capítulo 6.

## 1. ENERGIA SOLAR FOTOVOLTAICA

La energía que proviene del sol, puede ser transformada de forma directa mediante el uso de celdas fotovoltaicas. Este proceso se basa en la aplicación de efecto fotovoltaico, que se produce al incidir luz sobre un material semiconductor, de esta forma se genera un flujo de electrones en el interior del material, que se aprovecha para la generación de energía eléctrica [15].

El panel fotovoltaico se compone por celdas fotovoltaicas que se conectan entre si y se ubican en un mismo marco. Estas celdas se pueden ubicar en diferentes arreglos, tales como: serie para aumentar la tensión a un valor deseado (usualmente 12 o 24 V), paralelo para aumentar la corriente o una combinación serie-paralelo, dependiendo de los requisitos de potencia. Usualmente se presentan arreglos de 30 a 36 celdas.

Las variantes condiciones meteorológicas causadas por la contaminación, ha ubicado en una posición estratégica la generación de energía mediante fuentes renovables, ya que se deben adecuar soluciones a los problemas de demanda energética que a la vez mitiguen los efectos a la contaminación ambiental. Por ello la generación de energía eléctrica a través de un sistema fotovoltaico, se presenta como solución idónea para los problemas mencionados anteriormente. Entre sus principales ventajas se tienen:

- Genera energía sin realizar combustión, evitando la generación de contaminantes atmosféricos.
- Como principal componente de una célula fotovoltaica se tiene el semiconductor que comúnmente está compuesto de silicio, un material abundante en el planeta; evitando la explotación de yacimientos en forma intensiva.
- Fácil instalación del sistema fotovoltaico, tiene una larga vida útil, no requiere demasiado mantenimiento y tiene un funcionamiento silencioso.

Sin embargo se tiene algunas desventajas que se deben tener en cuenta.

- La energía generada depende de las condiciones ambientales, particularmente de los niveles de radiación solar y temperatura de las celdas.

### 1.1. PRINCIPALES CARACTERISTICAS DE LOS SISTEMAS FOTOVOLTAICOS.

Particularmente, el sistema fotovoltaico puede ser usado para dos fines [16]:

- **Sistema fotovoltaico aislado:**

La energía generada a partir de la conversión fotovoltaica es utilizada para alimentar pequeños consumos eléctricos en el lugar donde es producida la demanda. Esta aplicación es idónea para lugares no interconectados a la red eléctrica, el esquema de este tipo de instalación se indica en la Figura 1a).



- **Sistema fotovoltaico de conexión a red:**

La energía generada, puede tener dos objetivos: el primero es la generación de energía directamente a la red a través de la adecuación de centrales fotovoltaicas, y el segundo es la generación de energía para satisfacer una demanda energética carga particular (edificios y casas), teniendo en cuenta que la energía excedente se entrega a la red eléctrica, tal como se muestra en la Figura 1 b).

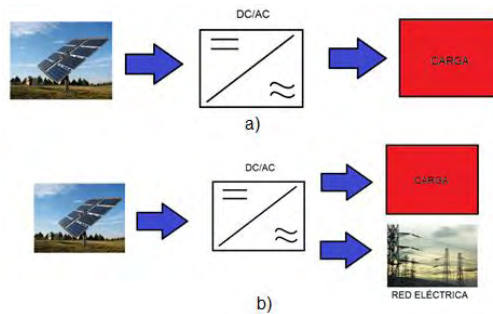


Fig. 1 Aplicaciones de inversores para sistemas fotovoltaicos a) Sistema fotovoltaico autónomo b) Sistema fotovoltaico de conexión a red.

### 1.1.1. LINEAMIENTOS Y NORMATIVIDAD

Para la implementación de un sistema fotovoltaico interconectado, se debe tener en cuenta la normatividad que rige en el lugar donde se implementa ya que garantiza la viabilidad del proyecto de generación. Internacionalmente el Instituto de Ingeniería Eléctrica y Electrónica (IEEE), se ha dedicado a la investigación y desarrollo de estándares para los sistemas interconectados como el estándar IEEE 1547 estructurando un marco para el manejo de este tipo de aplicaciones. En Colombia, las tecnologías que permiten la generación de energía mediante fuentes renovables se describen en los lineamientos de la ley 1715 aprobada por el congreso de la república el día 13 mayo de 2014. Este proyecto de ley tiene entre sus principales objetivos la investigación y el desarrollo de tecnologías que utilicen fuentes de generación no convencional para que sirvan de soporte a la red eléctrica nacional, sin embargo esta ley no reglamenta los sistemas de generación distribuida basados en energías renovables.

### 1.2. TOPOLOGÍAS DE CONVERTIDORES ELECTRONICOS PARA SISTEMAS FOTOVOLTAICOS

Se han desarrollado diferentes topologías para realizar el proceso de conversión en un sistema fotovoltaico [17]. Estas topologías dependen de diferentes factores tales como: el tipo de interfaz con la red AC, el uso de transformadores de acople, las etapas de conversión de la energía y la localización de los condensadores de desacople, como se muestra en la Figura 2. Tres de ellas han sido usualmente usadas para la conexión de un sistema

fotovoltaico con la red eléctrica, entre estas tenemos: inversor centralizado, inversores por ramas e inversores orientados a módulos integrados [18].

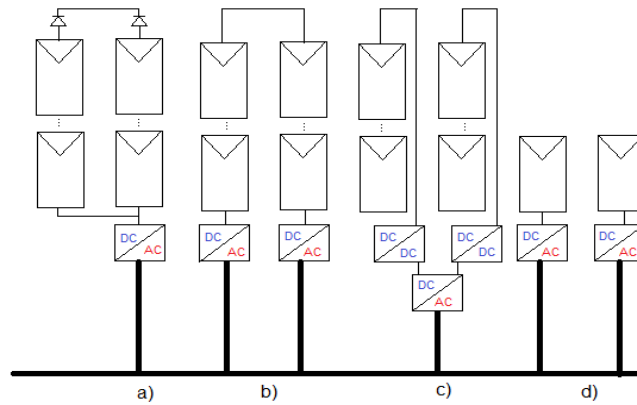


Fig. 2 Topologías de sistemas fotovoltaicos. a) Arreglo centralizado. b) Arreglo por ramas. c) Arreglo en múltiples ramas. d) Arreglo de modulo AC. Tomado de [18]

Con el objetivo de obtener una interfaz adecuada para la conexión de un sistema fotovoltaico (que consta de un panel solar, una batería y un controlador de carga de baterías) con la red eléctrica, se han diseñado dos etapas. La primera es un convertidor DC-DC en topología Boost que eleva los 24 V proporcionados por la batería a 48 V, controlado por un sistema de control proporcional integral (PI) Anti-Windup. La segunda etapa consta de un inversor DC-AC en topología (HERIC), que a través de una modulación por ancho de pulso (SPWM) y el sistema de control SOGI-FLL provee la señal sinusoidal que es conectada a la red eléctrica. En la Figura 3 se indica la interfaz que va a ser implementada en esta investigación.

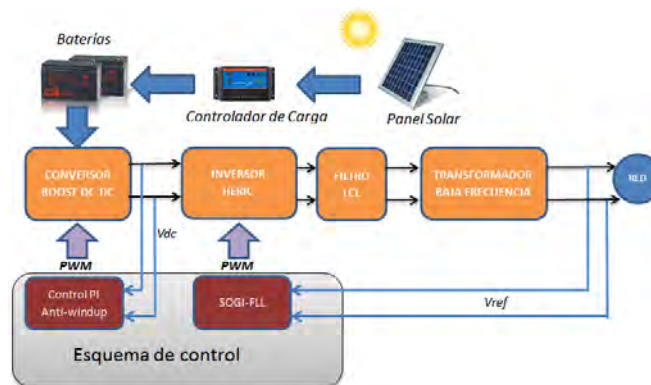


Fig. 3 Interfaz del sistema electrónico de conversión.

Para la implementación del sistema, los elementos usados para la generación de energía fotovoltaica son los siguientes:

- El panel solar utilizado, Figura 4a) es de la marca INTI de referencia IPS-20. Los principales parámetros del panel son: Potencia nominal 20W, Voltaje nominal 17.5 V y Corriente nominal 1.15 A [19].
- Para este caso se utilizó una batería de plomo-acido con válvula reguladora (VRLA) de CSB, Figura 4b). Esta trabaja a 12 V a una corriente de 7A/h, para obtener mayor potencia se usan dos baterías de las mismas características [20].
- El controlador de carga de marca INTI modelo IC-1024, Figura 4c). Contiene 6 terminales: 2 para el panel, 2 para la batería y 2 para conectar la carga, maneja una corriente nominal de 10 A y el voltaje del sistema es de 12/24 V con método de control el PWM [21].

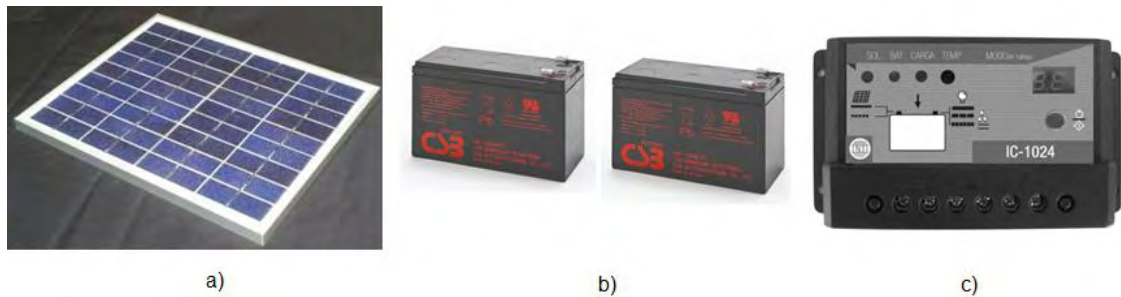


Figura No. 4 Elementos usado para la generación, a) Panel fotovoltaico de 20 W  
b) Baterías VRLA CSB 12V-7A/h c) Controlador de carga IC-1024

Si se requiere de la conexión del módulo fotovoltaico directamente al inversor, se debe diseñar un controlador de seguimiento de máximo punto de potencia MPPT.

## 2. CONVERTOR DC-DC EN TOPOLOGÍA BOOST

El sistema convertidor DC-DC en topología Boost, es un circuito que eleva la tensión usando las características de los elementos inductor y capacitor para elevar la corriente de la fuente de alimentación e inyectarla al condensador, de esta manera se produce un voltaje mayor en la carga que en la fuente [22]. El sistema consta de dos dispositivos semiconductores, uno de ellos es el transistor que realiza la conmutación, para este caso es un MOSFET IRF8010 (100V, 80A) y un diodo SF54 (200V-5A) con un tiempo de recuperación más rápido que el periodo de la señal de control para evitar que la corriente de descarga del condensador se regrese a la fuente. El esquema del convertidor se indica en la Figura 5.

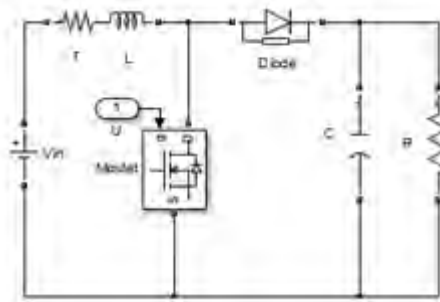


Fig.5 Convertor DC-DC en topología Boost.

Para la Figura 5 se describen los siguientes parámetros:

$V_{in}$  es el voltaje a la entrada,  $L$  es la inductancia,  $r$  resistencia interna del inductor,  $C$  es la capacitancia y  $R$  es la resistencia de carga.

### 2.1. ANALISIS MATEMATICO DEL CONVERTIDOR BOOST

El sistema DC-DC en topología Boost, tiene dos análisis diferentes que depende de la posición del interruptor como se indica en la Figura 6.

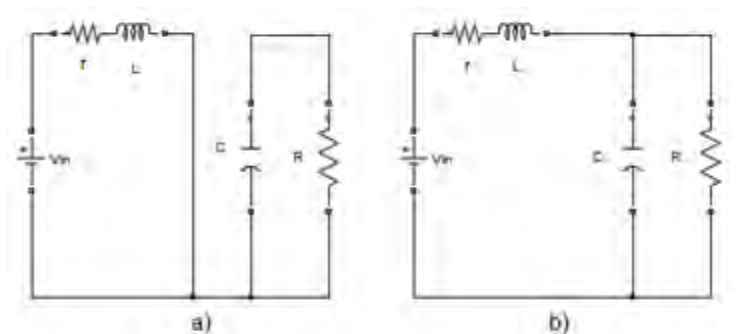


Fig. 6 Circuito equivalente, a) Transistor en conducción b) Transistor desactivado.

En la Figura 6a) correspondiente al modo 1, la fuente alimenta a la inductancia y el diodo no conduce desacoplando el circuito RC.

La ecuación para la malla izquierda es:

$$V_{in} - ri - L \frac{di}{dt} = 0 \quad (1)$$

La ecuación para la malla derecha es:

$$C \frac{dv}{dt} + \frac{v}{R} = 0 \quad (2)$$

La Figura 6b), describe el comportamiento del circuito cuando el transistor se encuentra desactivo, en este caso se obtienen dos mallas.

Las ecuaciones que describen el comportamiento del sistema son:

$$V_{in} - ri - L \frac{di}{dt} - v = 0 \quad (3)$$

$$i - C \frac{dv}{dt} - \frac{v}{R} = 0 \quad (4)$$

Al realizar un análisis de las ecuaciones, se puede detallar la estrecha relación entre (1), (3) y (2), (4). Encontrando que se puede unificar las 4 ecuaciones en un solo modelo que depende de un parámetro  $u$  que es la entrada del sistema donde  $u \in \{0,1\}$ . Por lo tanto el nuevo sistema se resume en las ecuaciones (5) y (6).

$$\frac{dv}{dt} = \frac{1}{C} \left( ui - \frac{v}{R} \right) \quad (5)$$

$$\frac{di}{dt} = \frac{1}{L} (V_{in} - ir - uv) \quad (6)$$

Del análisis de las ecuaciones (1) a (4) se obtiene que el sistema es completamente lineal, sin embargo, al resumir el sistema en solo dos ecuaciones, aparece la multiplicación del parámetro  $u$  por las variables de estado  $i$  y  $v$ , que convierten el sistema en no lineal.

### 2.1.1. Parámetros del diseño del convertidor Boost

Para calcular los valores de los elementos usados en el diseño del circuito elevador DC-DC, se tiene en cuenta que el sistema opere en régimen permanente. Para ello se realiza el cálculo del capacitor e inductor y se seleccionan teniendo en cuenta las ecuaciones (7) y (8). Por último se diseña que el sistema realice una

elevación de voltaje con una ganancia de 2 para ello se calcula el ciclo útil de trabajo ( $D$ ) mediante la ecuación (9) [23].

$$L_{min} = \frac{uss(1-uss)^2 R}{2f} \quad (7)$$

$$C > \frac{uss}{fR(rizo)} \quad (8)$$

$$V = \frac{V_{in}}{1-uss} \quad (9)$$

La adecuación de los parámetros de entrada se realiza mediante la TABLA I.

TABLA I Parámetros de entrada para el diseño del convertidor.

Símbolo	Parámetro	Valor
$f$	Frecuencia de conmutación	10 KHz
$uss$	Ciclo útil de trabajo	0.5
$V_{in}$	Valor de entrada de la fuente	24 V
$V$	Voltaje deseado a la salida	48 V
$R$	Resistencia de carga	13 $\Omega$
$r$	Resistencia del inductor	0.1 $\Omega$
$rizo$	Rizado del sistema	5%
$L_{min}$	Inductancia mínima	82uH
$C_{min}$	Capacitancia mínima	77uF

Para asegurar un correcto funcionamiento los valores de  $L$  y  $C$  deben estar alejados de la zona crítica determinada por  $L_{min}$  y  $C_{min}$ . Por esta razón, se selecciona un valor de inductancia  $L=1mH$  y de capacitancia  $C=1000uF$ .

### 2.1.2. Análisis mediante ecuaciones de espacio de estados del conversor Boost

Se realiza el análisis que describe el comportamiento del sistema mediante las ecuaciones en espacio de estados conforme a los parámetros de diseño de la forma.

$$\dot{x} = Ax + Bu \quad (10)$$

$$y = Cx$$

Donde:

$$\dot{x} = \begin{bmatrix} v \\ i \end{bmatrix} \quad (11)$$

Se encuentra el valor de A, B y C, que se obtienen mediante el cálculo del Jacobiano del sistema en espacio de estados representado por la ecuación (10) y la evaluación del sistema en el punto de linealización [24].

$$A = \left. \frac{df(x,u)}{dx} \right|_{x = x_{SS}, u = u_{SS}} \quad (12)$$

$$B = \left. \frac{df(x)}{du} \right|_{x = x_{SS}, u = u_{SS}} \quad (13)$$

Donde:

$f$ , será la representación de las ecuaciones (5) y (6) que modelan el convertidor.

$u_{SS}$ , es el parámetro de entrada del sistema.

$x_{SS}$ , son los puntos de linealización de corriente ( $\bar{i}$ ) y voltaje ( $\bar{v}$ ) del convertidor.

Realizando la evaluación del sistema en el punto de linealización de  $13 \Omega$  para la resistencia de carga, 48 V para el parámetro de salida y 0.5 para el ciclo útil, se encuentran el valor efectivo de las matrices.

Las matrices serán las siguientes:

$$A = \begin{bmatrix} 1 & u_{SS} \\ -\frac{RC}{L} & \frac{C}{r} \\ -\frac{u_{SS}}{L} & -\frac{1}{L} \end{bmatrix} \quad (14)$$

$$B = \begin{bmatrix} -\frac{v}{L} \\ i \\ \frac{1}{C} \end{bmatrix}$$

Teniendo en cuenta que se requiere solo de una salida que es el voltaje, la matriz C, estará compuesta de la siguiente manera:

$$C = [1 \quad 0] \quad (15)$$

Con el sistema compuesto se pasa a encontrar los puntos de equilibrio, según la ecuación (9) de la cual parte el análisis del convertidor, encontrando el valor de  $u$ .

$$\bar{u} = u_{ss} = 1 - \frac{V_o}{V_{in}} = 1 - \frac{48}{24} = 1 - 0.5 \quad (16)$$

$$\bar{u} = 0.5 \quad (17)$$

Para hallar los puntos de equilibrio del sistema, se parte de igualar a cero las ecuaciones (5) y (6).

$$0 = \frac{1}{L}(E - \bar{r}r - \bar{u}\bar{v}) \quad (18)$$

$$0 = \frac{1}{C}\left(\bar{u}\bar{i} - \frac{\bar{v}}{R}\right) \quad (19)$$

De esta forma se compone un sistema de dos ecuaciones con dos incógnitas.

$$\bar{i} = \frac{V_{in}}{rL + \bar{u}^2 * R} = \frac{24}{0.1 + (0.5^2) * 13} \quad (20)$$

$$\bar{i} = 7.1642 \text{ A} \quad (21)$$

Remplazando el valor de  $\bar{i}$  en la ecuación (18), se obtiene el valor de  $\bar{v}$ .

$$\bar{v} = \bar{u} * \bar{i} * R = 0.5 * 7.1642 * 100 \quad (22)$$

$$\bar{v} = 46.5672 \text{ V} \quad (23)$$

Se evalúan los puntos de equilibrio en la matriz  $A$  y  $B$  encontrando la representación de espacio de estados del sistema linealizado.

$$Ae = \begin{bmatrix} -76.9231 & 500 \\ -500 & -100 \end{bmatrix}$$

$$Be = \begin{bmatrix} 0.7164 \times 10^4 \\ -4.6567 \times 10^4 \end{bmatrix}$$

(24)

$$Ce = [1 \ 0]$$

$$De = [0]$$

Teniendo la representación en espacio de estados, y con ayuda del comando (ss2tf) de MATLAB® se encuentra la función de transferencia del convertidor DC-DC en topología Boost.

$$\frac{v(s)}{u(s)} = \frac{7164s - 2.257e07}{s^2 + 176.9s + 2.577e5} \quad (25)$$



Analizando los principales parámetros en el dominio del tiempo de la función de transferencia se encuentra:

$$2\xi Wn = 176.9 \quad (26)$$

$$Wn^2 = 2.577e5 \quad (27)$$

Por lo tanto:

$$Wn = 507.7 \quad (28)$$

$$\xi = 0.174 \quad (29)$$

Se realiza el análisis de dos parámetros críticos en este tipo de sistemas, en primer lugar el tiempo de establecimiento " $T_s$ " y el máximo pico " $M_p$ " como se muestra a continuación:

$$T_s = \frac{4}{\xi Wn} = \frac{4}{(0.174)*(507.7)} = 45.27\text{ms} \quad (30)$$

$$M_p = e^{-(\xi/\sqrt{1-\xi^2})\pi} = e^{-(0.174/\sqrt{1-0.174^2})\pi} = 56.9\% \quad (31)$$

De acuerdo a los parámetros se realiza una simulación de la función de transferencia del sistema en el software MATLAB® desarrollando el código mediante un script en el software con los modelos analizados anteriormente.

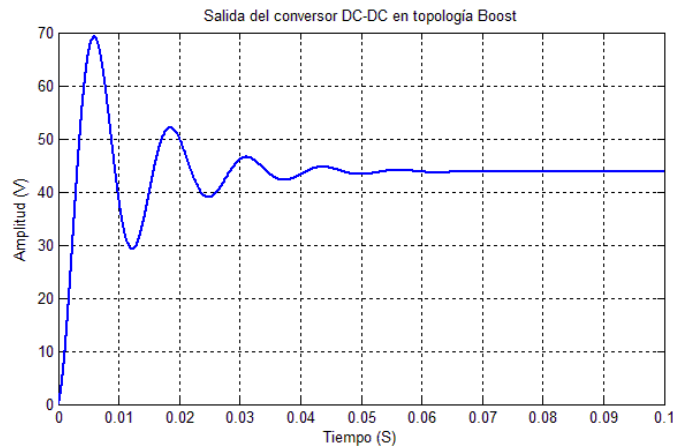


Fig. 7 Respuesta del sistema ante un escalón unitario.

A partir de la Figura 7 se encuentra que el sistema se estabiliza en 43.8 V en un tiempo de 48 ms, sin embargo posee oscilaciones y error de estado estacionario. Por ello se ve necesario el diseño e implementación de un sistema de control que mitigue estos efectos.

## 2.2. DISEÑO DEL CONTROLADOR PARA EL CONVERTIDOR BOOST

Técnicas lineales y no lineales se han propuesto para el control de estos sistemas, y es conocido que para un rango de variación pequeño, el sistema no lineal se comporta similarmente a su aproximación lineal. Sin embargo, el desempeño de un control lineal se deteriora rápidamente cuando el sistema se desvía de su punto de operación original [25]. En este trabajo se presenta el diseño de un controlador Proporcional Integral (PI) teniendo en cuenta el análisis espacio de estados, para eliminar oscilaciones y el error de estado estacionario de forma efectiva como se muestra en la Figura 8.

### 2.2.1. Control lineal proporcional integral PI

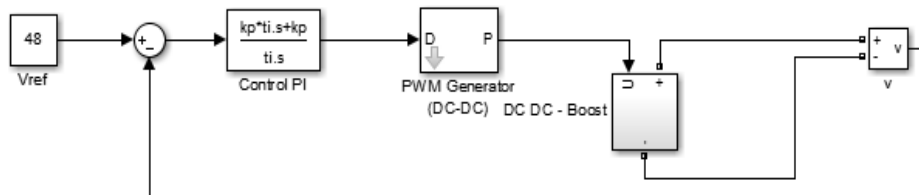


Fig. 8 Sistema de control Proporcional Integral (PI) para convertor DC-DC en topología Boost.

El controlador en una configuración en serie, debe garantizar que el sobrepaso del sistema no sea mayor al 25%, para ello el sistema de control PI va a ser sintonizado mediante Ziegler – Nichols en lazo cerrado avalando que se cumpla este requisito [26].

Debido a que el sistema presenta oscilaciones periódicas, se utilizó el método de Routh-Hurwitz para encontrar la ganancia crítica  $K_{rc}$ , forzando al sistema a tener oscilaciones sostenidas y de esta forma hallar el periodo crítico  $P_{cr}$ . Con estos valores se utiliza la TABLA II para sintonizar el controlador [27].

TABLA II Constantes para sintonización de PID mediante el método de Ziegler-Nichols.

Tipo de Regulador	Kp	Ti	Td
P	$0.5K_{cr}$	-	-
PI	$0.45K_{cr}$	$P_{cr}/1.2$	-
PID	$0.6K_{cr}$	$0.5P_{cr}$	$0.125P_{cr}$

Iniciando se calcula la nueva función de transferencia del sistema añadiendo el parámetro de la ganancia crítica como se indica en la Figura 9.

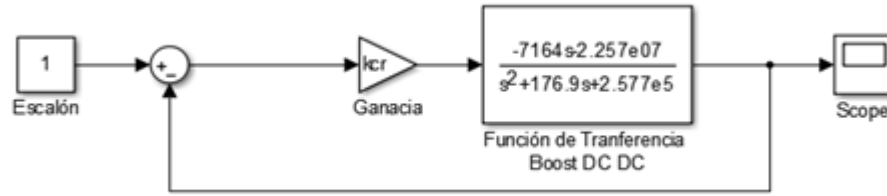


Fig.9 Sistema en lazo cerrado para el cálculo de ganancia crítica.

$$Gn_{dcdc}(s) = \frac{kcr * G(s)}{1 + kcr * G(s)} \quad (32)$$

Solucionando el sistema:

$$Gn_{dcdc} = \frac{kcr * \frac{-7164s - 2.257e07}{s^2 + 176.9s + 2.577e5}}{1 + kcr * \frac{-7164s - 2.257e07}{s^2 + 176.9s + 2.577e5}} \quad (33)$$

$$Gn_{dcdc} = \frac{kcr(7164s - 2.257e07)}{s^2 + s(176.9 + 7164 * kcr) + 2.577e5 - 2.257e5 * kcr} \quad (34)$$

Aplicando el criterio de Routh-Hurwitz, se obtiene el valor de  $kcr$  para que el sistema presente estabilidad.

$$kcr = 0.0247 \quad (35)$$

Remplazando el valor de  $kcr$  en la simulación realizada en el software de MATLAB®, se verifica si con esta ganancia ante una entrada escalón el sistema presenta oscilaciones periódicas y se procede a verificar el periodo crítico  $Tcr$  de la señal.

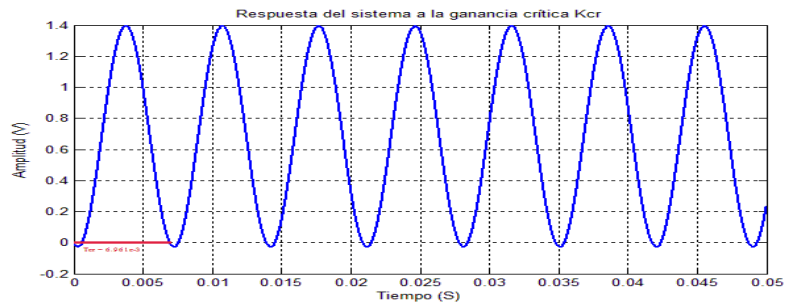


Fig. 10 Respuesta del sistema ante la ganancia crítica  $kcr$ .

De acuerdo a la Figura 10 se encuentra que:

$$T_{cr} = 6.96e - 3 \quad (36)$$

Teniendo en cuenta la TABLA III se procede a calcular los valores de  $k_p$  y  $t_i$ .

$$k_p = 0.45 * k_{cr} \quad (37)$$

$$k_p = 0.0111 \quad (38)$$

$$t_i = P_{cr}/1.2 \quad (39)$$

$$t_i = 0.0056 \quad (40)$$

### **2.2.2. Control PI Anti-Windup mediante cálculo de regreso y seguimiento.**

El windup es un fenómeno causado por la acción integral del controlador y la saturación del sistema. Para un sistema de control con una amplia gama de condiciones de funcionamiento puede pasar que la variable de control llegue a los límites del actuador [28]. Si esto sucede se rompe la realimentación y el sistema funciona en lazo abierto ya que el actuador se mantiene en el límite independientemente de la salida del proceso, y al utilizar una acción integral esta aumentará y llegará a ser muy grande. El controlador PI propuesto en la anterior sección funciona de manera adecuada en el intervalo [0-1], siendo el valor del ciclo útil que entra al transistor de la planta DC-DC en topología Boost.

Una de las técnicas para eliminar la saturación del sistema y permitir que el mismo funcione en condiciones normales es el cálculo de regreso y seguimiento o en inglés "Back-Calculation and Tracking" que realiza la siguiente operación: cuando la salida se satura, el término integral en el controlador es recalculado así que su nuevo valor está al límite de la saturación. Para no resetear el integrador instantáneamente sino dinámicamente se usa una constante  $T_t$ .

La Figura 11 muestra un diagrama de bloques de un controlador PI con Anti-Windup basado en el cálculo de regreso y seguimiento. El sistema posee un camino de realimentación adicional que se genera mediante la medición de la salida del actuador real y la formación de una señal de error como la diferencia entre la salida del controlador y el de salida del actuador de vencimiento. La señal  $e_s$  se alimenta a la entrada del integrador a través de ganancia  $1 / T_t$ . La señal es cero cuando no hay saturación. Por lo tanto, no tendrá ningún efecto en la operación normal cuando el actuador no se satura. Cuando se satura el actuador,

la señal  $e_s$  es diferente de cero. El camino normal de realimentación en torno al proceso se rompe porque la entrada del proceso permanece constante.

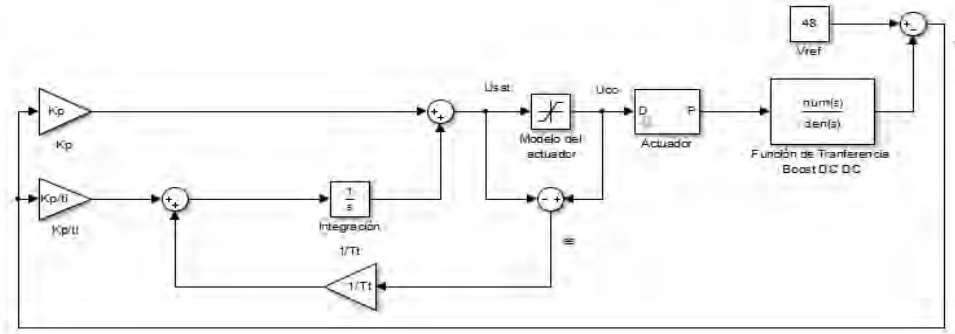


Fig. 11 Controlador PI Anti-Windup

Sin embargo, hay un camino de realimentación alrededor del integrador. Debido a esto, la salida del integrador es impulsado hacia un valor tal que la entrada del mismo se convierte en cero [29].

Para recalculer las constantes al igual que en la anterior situación se realiza la calibración del PI mediante Ziegler y Nichols teniendo en cuenta que se usa una variable adicional  $Tt$ , para la correcta sintonización de esta variable se recomienda que se establezca de la siguiente forma como lo indica [29]:

$$Tt = \sqrt{Kp * ti} \quad (41)$$

O aproximando:

$$Tt = 1.4 * kcr \quad (42)$$

Por lo tanto para este caso se calcula mediante (41) para tener un valor preciso:

$$Tt = 0.0072 \quad (43)$$

### 2.2.3. Discretización del sistema de control PI Anti-Windup.

El proceso de discretización del sistema, se realiza para obtener una ecuación que pueda ser implementada de manera digital. Para ello se utilizó la fórmula de Euler [30] descrita a continuación:

$$\dot{y} = \frac{y(n) - y(n-1)}{Ts} \quad (44)$$

Donde:

$\dot{y}$  es la derivada de la función,  $y(n)$  es el estado actual,  $y(n - 1)$ , es el estado anterior y  $T_s$  es el periodo de muestreo.

Al expresar el sistema de control PI en una ecuación que relacione la señal de entrada y la señal de salida, el error (Err) y la señal de control (U) respectivamente se obtiene:

En primer lugar se calcula el error:

$$Err(n) = Vref - Vo(n) \quad (45)$$

Donde:

$Vref$ , es el voltaje de referencia.

$Vo(n)$ , es la salida de voltaje.

Teniendo la señal de transferencia del controlador PI propuesto obtenemos:

$$kp * ti * Tt * Err * S + kp * Tt * Err + ti * es = ti * Tt * Usat * S \quad (46)$$

$$es = Uco - Usat \quad (47)$$

Aplicando la ecuación (17) y agrupando términos encontramos que:

$$es(n) = Uco(n) - Usat(n) \quad (48)$$

$$Uco(n) = \frac{kp Err(n)}{ti} - kp Err(n - 1) + \frac{T_s e(n)}{Tt} + Uco(n - 1) \quad (49)$$

Para que el sistema no sobrepase el punto máximo de “1” ni este por debajo de “0”, se realiza la siguiente condición:

Si  $Uco(n) > 1$ ,  $Uco(n) = 1$ . Si  $Uco(n) < 0$ ,  $U = 0$ . Si no  $U(n) = Uco(n)$ .

Siendo  $Uco(n)$ , la señal que será introducida en la plataforma digital.

### 2.3. RESULTADOS DE SIMULACION

Para comprobar el funcionamiento del sistema controlado, se realiza la simulación del circuito en Matlab® usando la librería SymPowerSystems realizando variaciones en la señal de referencia.

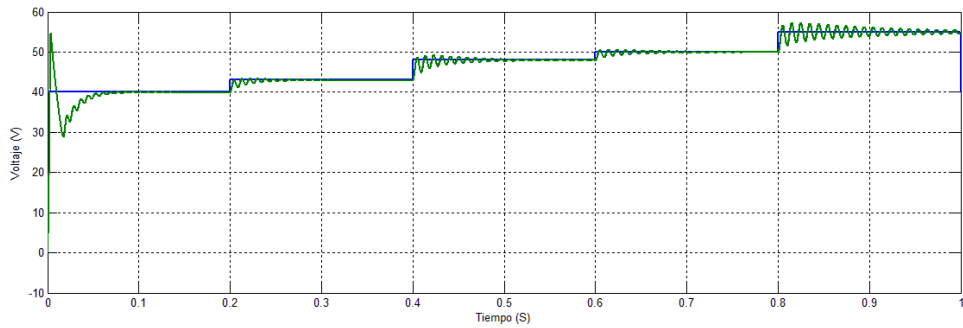


Fig. 12 Respuesta del sistema controlado en verde ante variaciones en la referencia en azul.

De la Figura 12 se puede deducir que el sistema no tiene error de estado estacionario sin embargo tiene sobrepasos, para solucionar este efecto se procede a analizar el lugar geométrico de la raíz del sistema realimentado mediante el comando (rlocus) de MATLAB®.

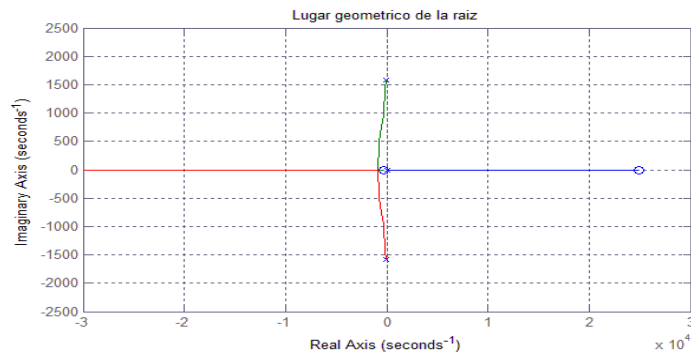


Fig. 13 Lugar geométrico de la raíz (LGR).

En la Figura 13 se muestra el lugar geométrico de las raíces al usar el PI. La región de ubicación de los polos en lazo cerrado en el lado izquierdo, permite variar las constantes del controlador para obtener respuestas más rápidas y con menor sobre impulso. La estabilidad relativa del sistema según el lugar geométrico de la raíz sigue siendo similar, debido a los dos polos cercanos al eje imaginario [31].

Se realiza una nueva sintonización cambiando únicamente el valor del parámetro  $t_i = 0.0150$ . Para comprobar que el sistema está funcionando de manera efectiva se realiza la simulación de manera similar a la anterior.

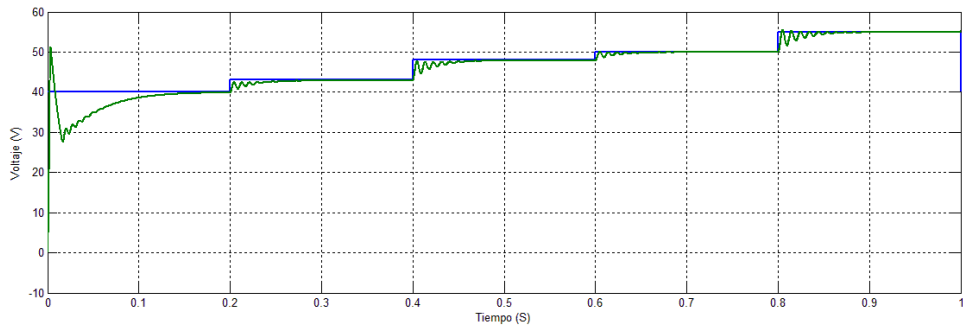


Fig. 14 Respuesta del sistema controlado en verde ante variaciones en la referencia en azul con  $t_i = 0.0150$ .

En la Figura 14 se aprecia que el sistema obtiene un pequeño sobrepaso, sin embargo se estabiliza de manera efectiva en 50 ms sin error de estado estacionario.

Se procede a analizar la señal de control en la simulación, siguiendo a la referencia de 48 V que es la propuesta para el correcto funcionamiento del sistema.

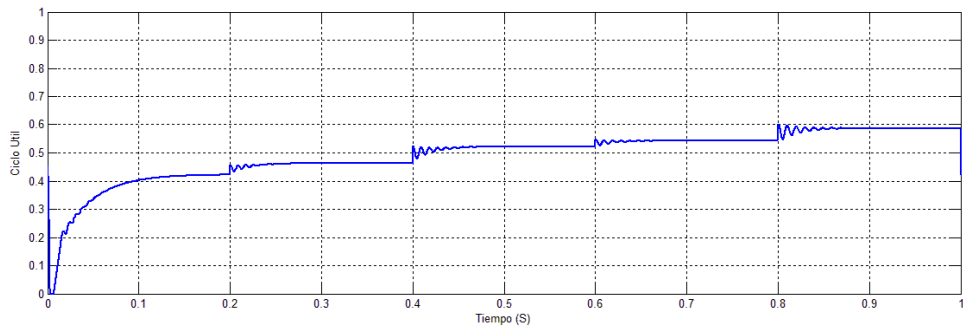


Fig. 15 Señal del controlador Proporcional Integral (PI)

Teniendo en cuenta que la señal de salida del control, no debe sobrepasar el rango (0-1) valores indicados para el ciclo útil, se ve favorable la implementación digital de este controlador como se muestra en la Figura 15.

Se realizaron una serie de simulaciones del modelo discreto con periodo de muestreo de 1ms mediante un script en el software MATLAB® para garantizar que el sistema llega a una tensión de 48 V. Se realiza una simulación para observar si el sistema es capaz de conservar la tensión ante variaciones en la carga y voltaje.



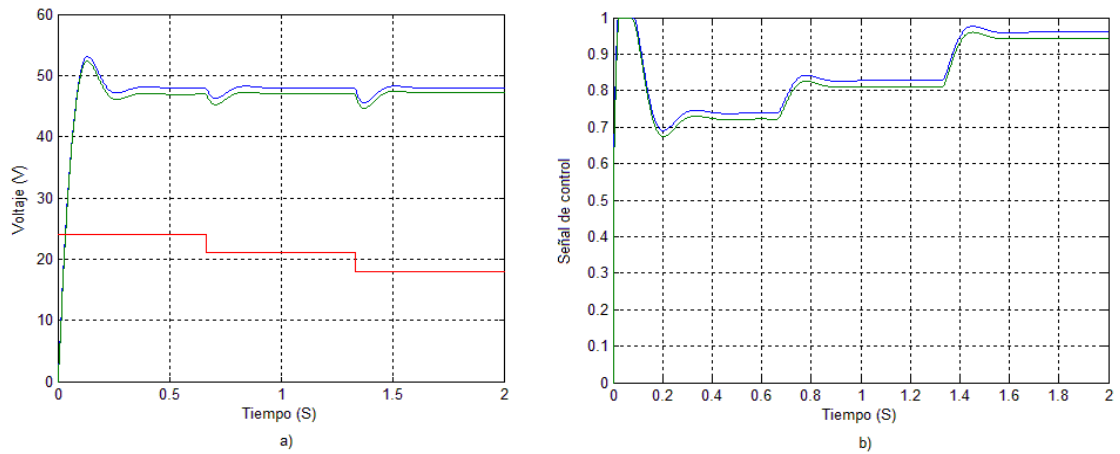


Fig. 16 Salida de tensión y señales de control ante caídas de tensión a) Voltaje de salida en azul con control PI Anti-Windup, en verde control PI y en rojo caídas de tensión b) Señales de control, en azul control PI Anti-Widup y en verde PI.

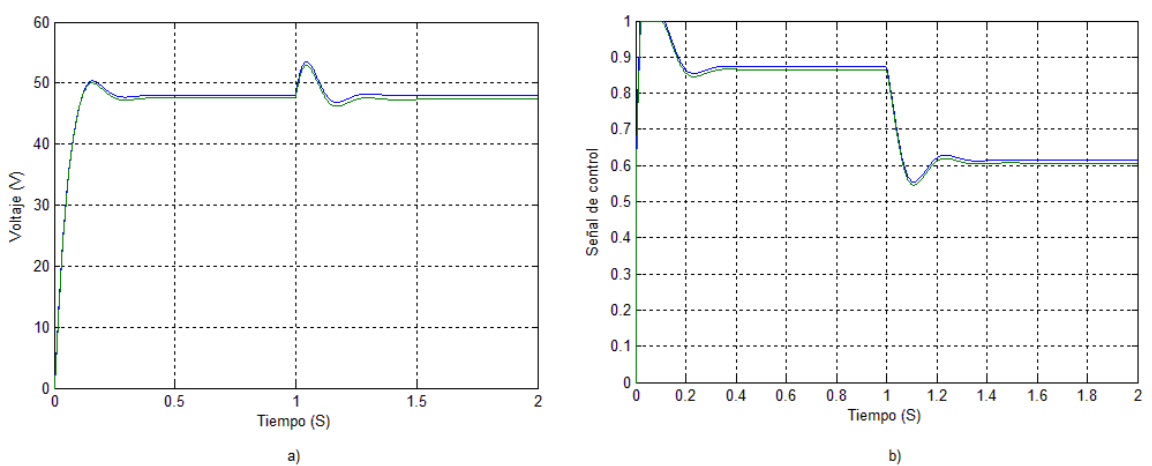


Fig. 17 Salida de tensión y señales de control ante cambios en la carga de 55Ω a 78Ω a) Voltaje de salida en azul con control PI Anti-Windup, en verde control PI b) Señales de control, en azul control PI Anti-Widup y en verde PI.

El sistema de control, es capaz de mantener la tensión a la salida en 48V a pesar de las caídas de voltaje como indica la Figura 16 y cambios en la carga como indica la Figura 17. Además con la realización de esta simulación se logró diferenciar que el control PI Anti-Windup ofrece mejores resultados que un control PI normal.

## 2.4. RESULTADOS EXPERIMENTALES

El desarrollo del prototipo experimental se realizó de acuerdo a la propuesta inicial con unos dispositivos adicionales. La conmutación la realiza el transistor de tipo Mosfet IRF8010 (100V-80A), acompañado de un diodo SF54 (200V-5A). El inductor tiene un valor de 1mH compuesto de núcleo de ferrita asegurando pocas pérdidas y el capacitor es de 1000uF a 100 V de tipo electrolítico. Para protección del dispositivo Arduino DUE, en el cual va a ser implementado el controlador se adiciona un opto acoplador de referencia 6N137, cuya velocidad de 10Mbit/s asegura una representación fiel de la señal del sistema. El tiempo de muestreo usado es de 1ms siguiendo con el parámetro definido en la simulación.

En la siguiente figura se muestra como queda el sistema de conversión DC – DC en topología Boost.

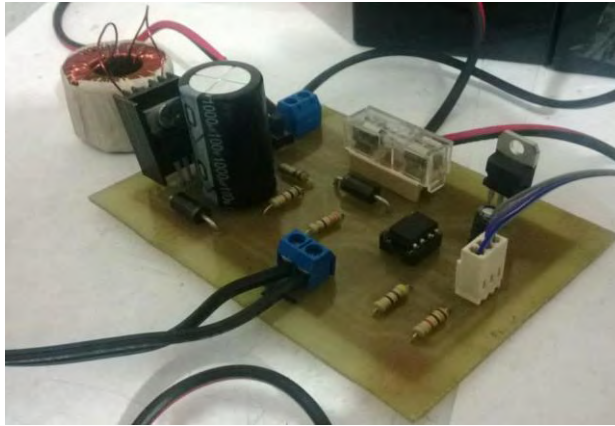


Fig. 18 Implementación del conversor DC-DC en topología Boost.

A partir de la construcción del prototipo mostrado en la Figura 18 se iniciaron a recolectar resultados experimentales. Para ello se realizaron las siguientes pruebas teniendo en cuenta que el sistema debía tener la capacidad de mantener el voltaje a la salida de 48 V ante variaciones en la carga y el voltaje de entrada.

En primer lugar se recolectó datos del prototipo funcionando en lazo cerrado realimentado mediante el control PI Anti-Windup, esperando que sea capaz de mantener un voltaje a la salida de 48 V ante una entrada de 24 V.

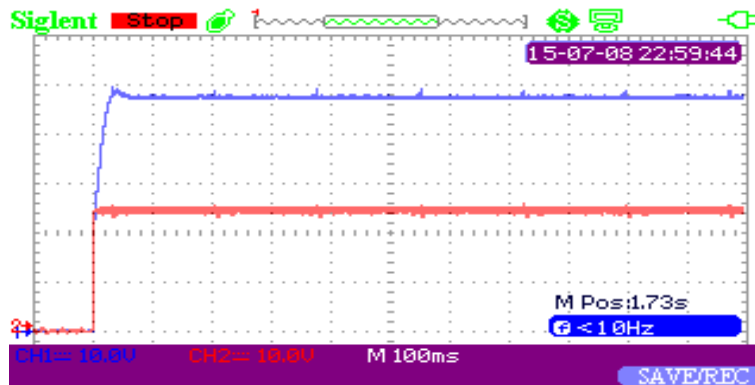


Fig. 19 Salida del convertor DC-DC en topología Boost en azul, en rojo la entrada de voltaje.

Referente a la Figura 19 se observa que el sistema es capaz de mantener el voltaje a 48 V, sin error de estado estacionario, con un tiempo de establecimiento de 58ms aproximadamente y un pequeño sobrepaso de 2V al inicio.

Uno de las posibles fallas en el sistema que se está trabajando es una caída de tensión en la entrada, teniendo en cuenta que se utiliza un sistema de generación fotovoltaico que puede presentar intermitencia.

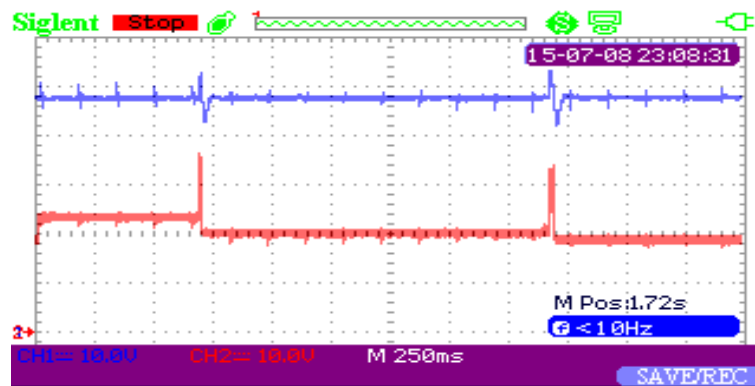


Fig. 20 Variaciones en el voltaje de entrada en el convertor DC-DC en topología Boost en rojo y en azul la salida.

Para ello se realizó la anterior prueba indicada en la Figura 20, durante un tiempo se dejó caer el voltaje en la fuente comprobando que el sistema es capaz de recuperarse en 48 V a pesar de la caída en tensión.

Finalmente, el sistema debe tener la capacidad de mantener su voltaje a la salida ante pequeñas variaciones en la carga, para este caso se diseñó una carga variable que oscila entre 340  $\Omega$  y 100 $\Omega$ .

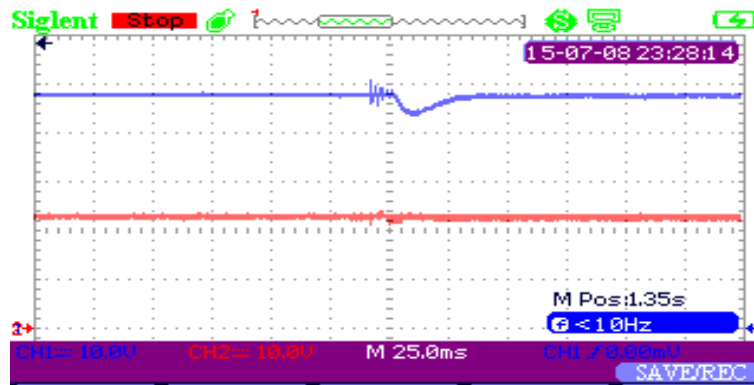


Fig. 21 Variaciones en la carga en azul voltaje a la salida y en rojo, voltaje a la entrada.

El sistema funciona ante variaciones pequeñas en la carga como se indica en la Figura 21 ya que fue capaz de sobreponerse en un tiempo de 25 ms llegando a de 48 V a la tensión de salida.

Mediante la adquisición de los resultados experimentales, se pudo comprobar que la robustez del controlador es dada por la correcta sintonización del PI mediante el método de Ziegler y Nichols.

### 3. INVERSOR DE CONEXIÓN A RED

#### 3.1. TOPOLOGÍAS DE INVERSORES PROPUESTAS

Para esta investigación se analizaron las siguientes topologías de inversor:

##### 3.1.1. Inversor en puente completo

Un inversor es un convertidor que permite obtener una señal alterna ante una entrada DC, tomando como referencia el voltaje de la red eléctrica y controlando la corriente de salida. Típicamente se utiliza la topología de inversor en puente completo compuesta de 4 semiconductores, tales como MOSFET's [32]. Esta topología se muestra en la Figura 22.

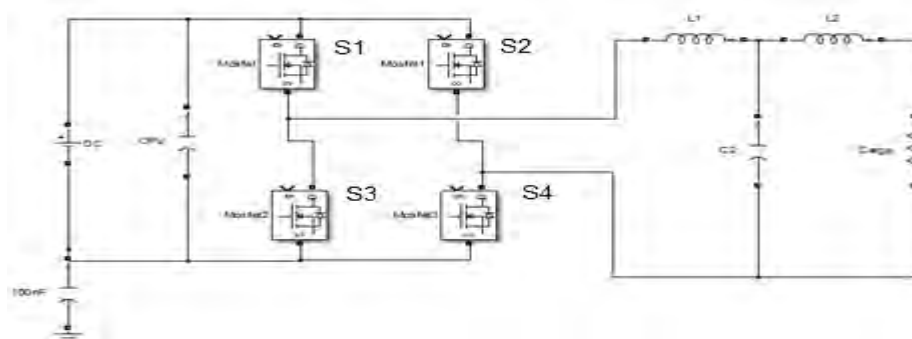


Fig. 22 Modelo inversor puente completo

Los mosfets S1 y S3 de la primera rama se conmutan de manera alterna con los mosfets S2 y S4 de la segunda rama, con esto se obtiene una onda de voltaje cuadrada con amplitud igual al voltaje DC de entrada.

Es posible generar un voltaje senoidal con cualquier fase y amplitud deseada, usando la técnica de modulación de ancho de pulso (PWM), esta técnica ofrece un metodo para controlar sistemas análogos con procesadores digitales. La tecnica modulación de ancho de pulso senoidal (SPWM), se caracteriza por pulsos de amplitud constante con ciclo de trabajo diferente para cada periodo, con el fin de controlar la corriente de salida del inversor reduciendo su contenido armónico [33].

El esquema de conmutación es unipolar. En este esquema de conmutacion, los interruptores de las dos ramas del inversor, no se conmutan simultaneamente, la rama 1 se enciende comparando una señal senoidal  $v = \sin(\omega t + \phi)$  con una señal portadora de frecuencia de 10KHz, y la rama 2 se enciende comparando una señal senoidal  $-v = \sin(\omega t + \phi)$  con la misma señal portadora. La conmutacion de cada rama de mosfets se puede observar en la Figura 23.

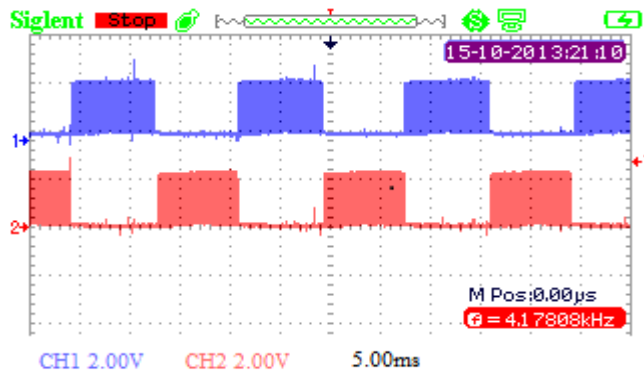


Fig. 23 Esquema de conmutación SPWM unipolar.

La topología de puente completo no presenta los mejores resultados en cuanto a eficiencia y nivel de armónicos, para cumplir con los estándares establecidos en [34], como se muestra en la figura [33]. Por esta razón es necesario investigar otras topologías que presenten mejores resultados que el inversor puente completo.

### 3.1.2. Inversor HERIC

La topología HERIC fue patentada por Sunways en 2006 [35], a diferencia de un inversor puente completo este adiciona dos semiconductores ubicados en paralelo con el filtro y la carga, que operan a la frecuencia de la red en un estado de cruce por cero, previniendo la transferencia de potencia reactiva entre el filtro de salida y el capacitor CPV a la entrada, incrementando la eficiencia del inversor. El modelo de inversor HERIC se presenta en la Figura 24.

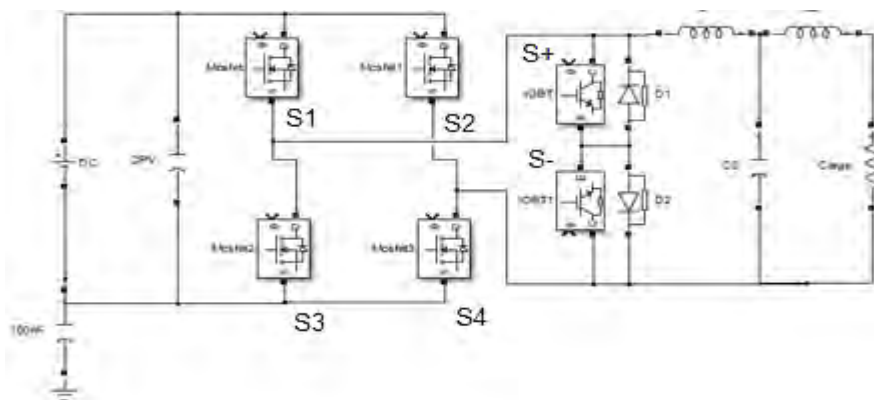


Fig. 24. Modelo de inversor HERIC

La Figura 25, muestra los estados de conmutación de los semiconductores. Durante semiciclo positivo del voltaje de red, S- es conmutado a alto y S+ a bajo,

S1 y S4 son conmutados simultáneamente a alta frecuencia, obteniendo como resultando la componente de voltaje positivo en la carga, mientras S2 y S3 están apagados. En el semiciclo negativo, S- es conmutado a bajo y S+ a alto, S1 y S4 son apagados, mientras S2 y S3 son conmutados simultáneamente a alta frecuencia, obteniendo la componente de voltaje negativo en la carga. Un análisis más detallado se presenta en [36].

Otra ventaja del inversor HERIC es la disminución de las corrientes de fuga y la interferencia electromagnética (EMI) debido a que el modulo fotovoltaico se desacopla de la red durante un estado de voltaje cero, eliminando las componentes de alta frecuencia de los 4 transistores principales, como se presenta en la Figura 34.

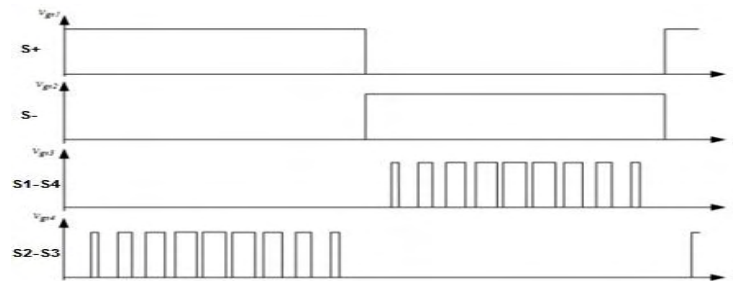


Fig. 25. Estados de conmutación inversor HERIC. Tomado de [11].

### 3.2. FILTRO LCL PARA INVERSOR DE CORRIENTE CONTINUA A CORRIENTE ALTERNA MONOFÁSICA

La conexión de un sistema electrónico de conversión, en este caso el inversor propuesto en las secciones anteriores, con la red eléctrica requiere de un filtro de corriente entre el inversor y la red, ya que una conexión directa provocaría un cortocircuito además este dispositivo se encarga de atenuar la magnitud de los armónicos derivados por las altas frecuencias [37].

Generalmente para el diseño del filtro se propone un inductor, sin embargo este elemento no tiene la robustez suficiente para eliminar los armónicos generados. Para ello se propone un filtro que consta de dos elementos inductivos y uno capacitivo (LCL) que además de tener una mejor respuesta en la distorsión armónica total (THD), presenta menor tamaño y peso. Debido a su gran capacidad de filtrado, disminuye las pérdidas de tensión y de esta forma se asegura que se trabaje con frecuencias de conmutación más bajas mejorando la forma de onda de corriente del inversor [38].

El trabajar con un filtro LCL implica que se debe tener en cuenta con un parámetro adicional a diferencia de un filtro con inductancia, este es la frecuencia

de resonancia que debe ser amortiguada para que no afecte con el sistema ya que realiza distorsión de la señal de entrada de corriente dinámica y en estado estacionario. Por lo anterior se realiza el análisis de tres topologías de filtro LCL.

### 3.2.1. Análisis matemático del filtro LCL

Para escoger de manera adecuada el tipo de filtro que se acople a las condiciones de inversor propuesto, se realiza el análisis de filtro LCL, LCL con resistencia de amortiguamiento en serie y LCL con resistencia de amortiguamiento en paralelo.

#### 3.2.1.1. Filtro LCL

El filtro LCL se compone de 2 inductores y un capacitor como lo indica la Figura 26.

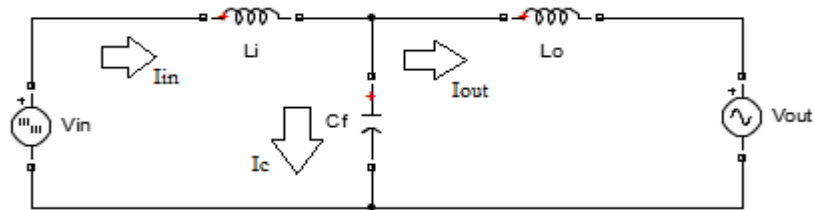


Fig. 26. Filtro LCL

Para obtener un análisis detallado del sistema se obtiene la función de transferencia que va a ser analizada mediante la herramienta computacional MATLAB®.

Aplicando las leyes de Kirchoff se obtiene:

$$V_{in} - L_i \frac{dI_{in}}{dt} - \frac{1}{C_f} \int I_c dt = 0 \quad (50)$$

$$-\frac{1}{C_f} \int I_c dt + L_o \frac{dI_{out}}{dt} + V_{out} = 0 \quad (51)$$

Se aplica la transformada de Laplace con condiciones iniciales igual a cero a (50) y a (51):

$$V_{in} - L_i S I_{in} - \frac{1}{C_f * S} I_c = 0 \quad (52)$$

$$-\frac{1}{C_f * S} I_c + L_o S * I_{out} + V_{out} = 0 \quad (53)$$



Se supone que el filtro es ideal tal que los armónicos son muchos mayores que la fundamental y no aparecen en la corriente de salida, además se asume que a la salida aparece un corto circuito permitiendo que el sistema entregue la máxima potencia de manera que [37]:

$$V_{out} = 0 \quad (54)$$

Por lo tanto despejando  $I_c$  de la ecuación (53)

$$I_c = S^2 C_f L_o I_{out} \quad (55)$$

Remplazando (55) en (52) se obtiene la función de transferencia que relaciona la corriente a la salida y el voltaje de entrada en el filtro LCL.

$$\frac{I_{out}}{V_{in}} = \frac{1}{S^3(L_i * L_c * C_f) + S(L_i + L_o)} \quad (56)$$

Para este tipo de filtro la frecuencia de resonancia  $f_{res}$  se define por la ecuación (57) conforme a lo planteado en [39].

$$f_{res} = \frac{1}{2\pi} \sqrt{\frac{L_i + L_o}{L_i * L_o * C_f}} \quad (57)$$

### 3.2.1.2. Filtro LCL con resistencia de amortiguamiento en serie.

El filtro LCL con resistencia de amortiguamiento en serie se compone de los mismos elementos del LCL sin embargo adiciona una resistencia en serie con el condensador para reducir la magnitud de la frecuencia de resonancia como se indica en la Figura 27.

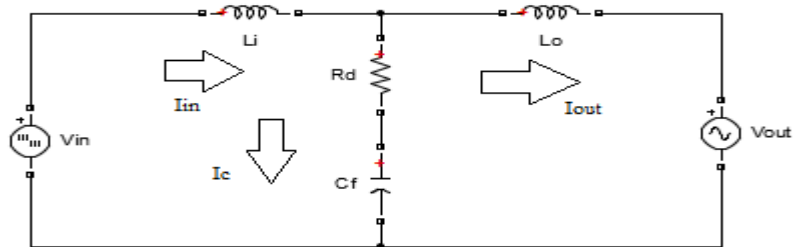


Fig. 27 Filtro LCL con resistencia de amortiguamiento en serie.

Realizando el análisis mediante Kirchhoff:

$$V_{in} - L_i \frac{dI_{in}}{dt} - \frac{1}{C_f} \int I_c dt - I_c R = 0 \quad (58)$$

$$-\frac{1}{c_f} \int I_c dt - I_c R + L_o \frac{dI_{out}}{dt} + V_{out} = 0 \quad (59)$$

Transformando al dominio de Laplace:

$$V_{in} - LiS I_{in} - \frac{1}{s * c_f} I_c - R * I_c = 0 \quad (60)$$

$$-\frac{1}{c_f * s} I_c - I_c R + L_o S I_{out} + V_{out} = 0 \quad (61)$$

Al igual que para el caso del filtro LCL, se aplica la condición determinada por (54) obteniendo de (61):

$$I_c = \frac{S^2 * c_f * L_o * I_{out}}{1 + R_d * C * S} \quad (62)$$

Sustituyendo la ecuación (62) en (60) se obtiene la función de transferencia del filtro:

$$\frac{I_{out}}{V_{in}} = \frac{R_d C f S + 1}{S^3 L_i L_o C_f + S^2 (L_i + L_o) C_f R_d + S (L_i + L_o)} \quad (63)$$

### 3.2.1.3. Filtro LCL con resistencia de amortiguamiento en paralelo.

Este tipo de filtro ubica la resistencia de amortiguamiento en paralelo con el capacitor tal como lo indica la Figura 28.

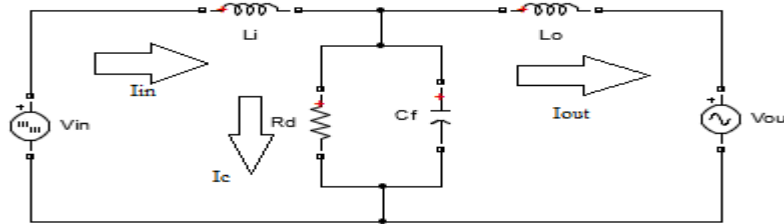


Fig. 28 Filtro LCL con resistencia de amortiguamiento en paralelo

Realizando el análisis se obtiene:

$$V_{in} - Li \frac{dI_{in}}{dt} - I_c R_d - \frac{1}{c_f} \int I_c dt = 0 \quad (64)$$

$$-I_c R_d - \frac{1}{c_f} \int I_c dt + L_o \frac{dI_{out}}{dt} + V_{out} = 0 \quad (65)$$

Aplicando transformada de Laplace:

$$V_{in} - LiSI_{in} - I_c R_d - \frac{1}{c_{fs}} I_c = 0 \quad (66)$$

$$-I_c R_d - \frac{1}{c_{fs}} I_c + LoSI_{out} + V_{out} = 0 \quad (67)$$

Al igual que en los casos anteriores se supone la condición (54), de tal manera que (67) queda definido como:

$$I_c = \frac{SLoI_{in} + RLoCfS^2 I_{out}}{R_d} \quad (68)$$

Remplazando (68) en (66) se encuentra la función de transferencia.

$$\frac{I_{out}}{V_{in}} = \frac{R}{S^3 R_d Li Lo C_f + S^2 Li Lo + S R_d (Li + Lo)} \quad (69)$$

### 3.2.2. Parámetros de diseño para el filtro LCL

Para el diseño del filtro se tiene en cuenta los siguientes parámetros:

TABLA III Parámetros para el cálculo de inductancias y capacitancia.

Parámetro	Notación	Valor
Frecuencia de conmutación	$F_{sw}$	10 KHz
Frecuencia de conmutación en radianes	$\omega_{sw}$	$2 \cdot \pi \cdot f_{sw}$
Frecuencia de la red eléctrica	$F_{red}$	60 Hz
Voltaje de entrada del inversor	$V_{dc}$	48 V
Índice de modulación	$D$	0.95
Corriente máxima del inversor	$I$	7 A
Ondulación de la corriente nominal 10% para mejores efectos	$\Delta I$	$0.1 \cdot I$
Porcentaje de rizado	$R_{iz}$	1 %
Voltaje de la red eléctrica RMS	$V_{red}$	120 V
Porcentaje de atenuación deseada	$P_a$	20 %
Potencia de la fuente	$P$	168w

Los siguientes cálculos se realizan de acuerdo a lo planteado en [49]. En primer lugar se calcula la impedancia  $Z_b$  y la capacitancia base  $C_b$ .

$$Z_b = \frac{V_{dc}^2}{P} \quad (70)$$

$$C_b = \frac{1}{\omega_{red} Z_b} \quad (71)$$

Con el valor de la ondulación de la corriente nominal 5% para mejores efectos.

$$\Delta I = 0.05 * I \quad (72)$$

Mediante (73) se calcula el valor de **Li**:

$$Li = \frac{V_{dc}}{6f_{sw}\Delta I} \quad (73)$$

Para el cálculo de **Lo**, se debe tener en cuenta el porcentaje de atenuación, y la capacitancia base **Cb**, esto se realiza mediante la ecuación (74).

$$Lo = \frac{\sqrt{\frac{1}{Pa^2} + 1}}{CbW_{sw}^2} \quad (74)$$

Por ultimo para el cálculo del capacitor se tiene en cuenta que no debe superar al 5% de la capacitancia base.

$$Cf = 0.05 * Cb \quad (75)$$

Para calcular la frecuencia de resonancia se utiliza la siguiente expresión:

$$W_{res} = \sqrt{\frac{Li+Lo}{LiLoCf}} \quad (76)$$

El rango de variación de la frecuencia de resonancia debe oscilar en el rango descrito en (77) para obtener una adecuada sintonización.

$$10f_{red} < f_{res} < \frac{f_{sw}}{2} \quad (77)$$

Para el cálculo de la resistencia de amortiguamiento se utiliza la expresión que se relaciona directamente con la reactancia capacitiva. [39]:

$$Rd = \frac{1}{3} Xc = \frac{1}{3} \left( \frac{1}{2\pi f_{oc} Cf} \right) \quad (78)$$

TABLA IV Valores del filtro.

Parámetro	Notación	Valor
Inductancia inicial	<i>Li</i>	1.14mH
Inductancia final	<i>Lo</i>	157.15μH
Capacitancia	<i>Cf</i>	9.67μF
Frecuencia de resonancia	<i>fres</i>	4.3541 KHz
Resistencia de amortiguamiento	<i>Rd</i>	1.26Ω

Se tiene en cuenta el diagrama de bode de la Figura 29 para los filtros LCL, la atenuación de armónicos se realiza de forma efectiva después de la frecuencia de resonancia, para el caso del filtro LCL normal, la atenuación es de 30dB/dec al igual que el filtro LCL con resistencia de amortiguamiento en paralelo sin embargo se diferencian en la atenuación de la magnitud del pico causado por la resonancia del sistema y finalmente se observa que la atenuación del filtro LCL con resistencia de amortiguamiento en serie es de 20 dB/dec. Por ello se propone utilizar un filtro LCL con resistencia de amortiguamiento en paralelo para adquirir mejores resultados en la implementación.

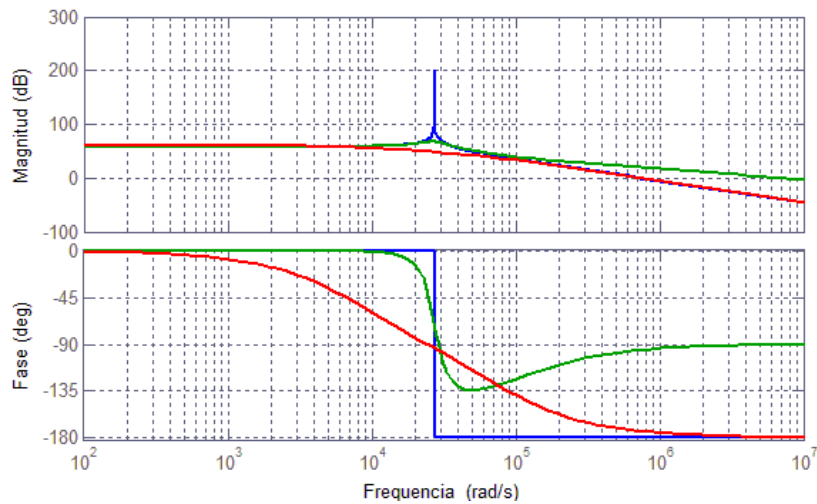


Fig. 29 Diagrama de bode del sistema, en azul Filtro LCL, en verde Filtro LCL con resistencia de amortiguamiento en serie y en rojo Filtro LCL con resistencia de amortiguamiento en paralelo.

### 3.3. RESULTADOS DEL INVERSOR MEDIANTE SIMULACION

#### 3.3.1. Simulación de los tres tipos de filtro LCL

Para comparar las diferentes topologías de filtro LCL, se procede a realizar una simulación en el software MATLAB®, mediante el modelo de inversor propuesto anteriormente donde se conecta el modulo del filtro a la salida obteniendo:

En las Figuras 30, 31 y 32 se indican la respuesta del filtro LCL, LCL con resistencia de amortiguamiento en serie y LCL con resistencia de amortiguamiento en paralelo respectivamente ante una señal de PWM de 10KHz, frecuencia propuesta para la implementación del inversor.

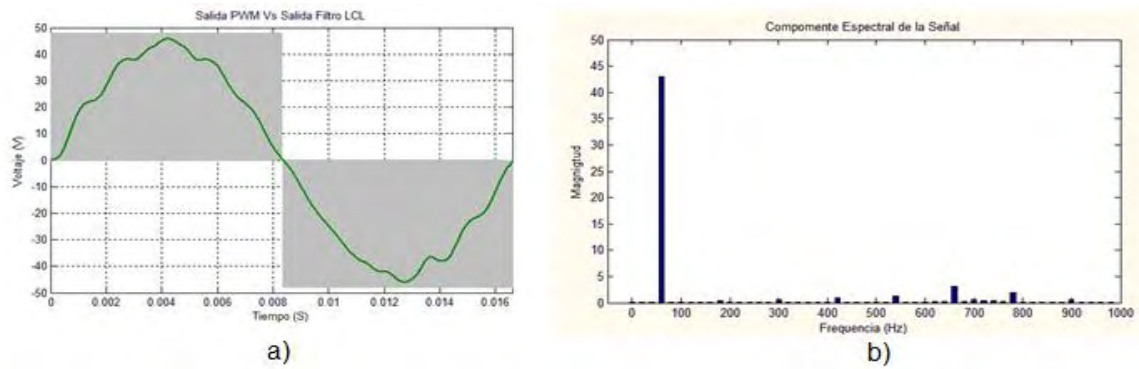


Fig. 30 Respuesta del filtro LCL a) Señal de salida en verde y en gris la señal PWM b) Componente espectral.

La distorsión armónica total para el filtro LCL es de:

$$THD_{LCL} = 4.23 \% \quad (79)$$

La magnitud fundamental ubicada en 60Hz, tiene una amplitud de:

$$Fundamental (60Hz) = 43.69 V \quad (80)$$

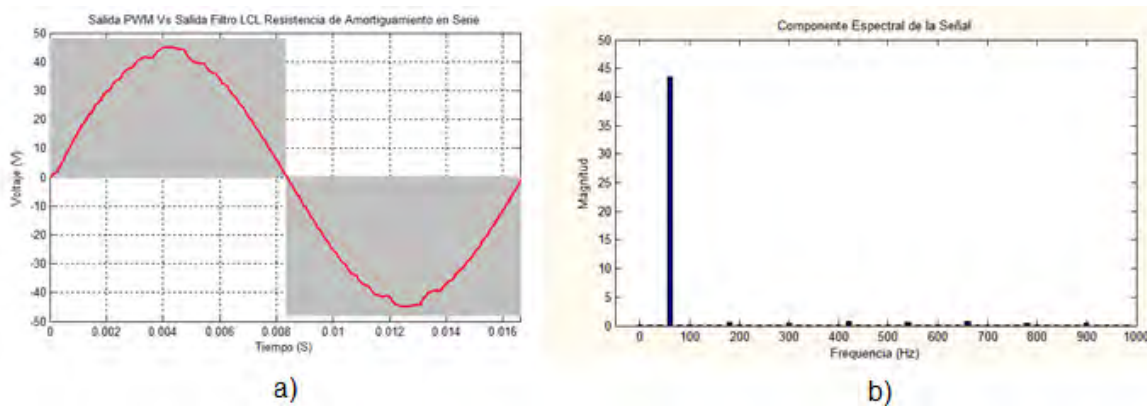


Fig. 31 Respuesta del filtro LCL resistencia de amortiguamiento en serie a) Señal de salida en rojo y en gris la señal PWM b) Componente espectral de la señal.

La distorsión armónica total para el filtro LCL con resistencia en serie es de:

$$THD_{LCL} = 1.84 \% \quad (81)$$

La magnitud fundamental ubicada en 60Hz, tiene una amplitud de:

$$Fundamental (60Hz) = 43.68 V \quad (82)$$

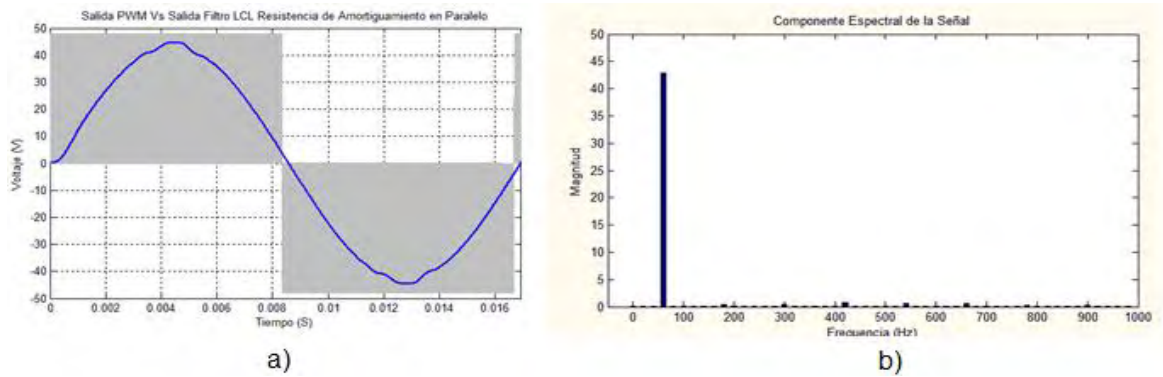


Fig. 32 Respuesta del filtro LCL resistencia de amortiguamiento en paralelo a) Señal de salida en azul y en gris la señal PWM b) Componente espectral de la señal.

La distorsión armónica total para el filtro LCL con resistencia en paralelo es de:

$$THD_{LCL} = 1.51 \% \quad (83)$$

La magnitud fundamental ubicada en 60Hz, tiene una amplitud de:

$$Fundamental (60Hz) = 43.53 V \quad (84)$$

### 3.3.2. Comparación de la señal de corriente entre el inversor puente completo y HERIC mediante simulación con filtro LCL en paralelo

En la Figura 33 se muestra la corriente de salida y la corriente de fuga del inversor puente completo. Claramente existe un elevado contenido armónico en la carga, causado principalmente por la corriente de fuga que se presenta en los estados de cruce por cero.

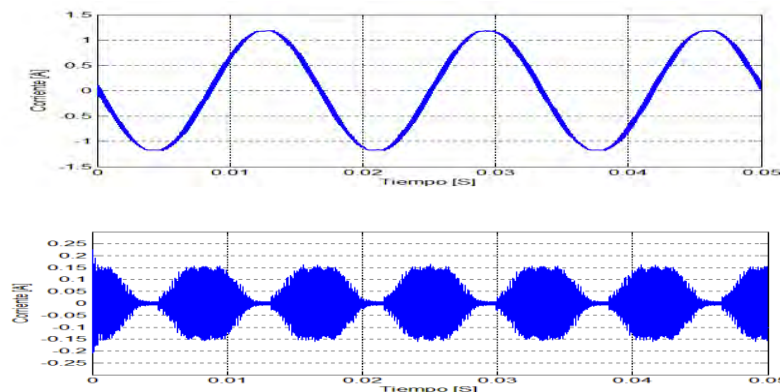


Fig. 33. Señales de corriente de inversor puente completo

En la Figura 34 se presenta la corriente de salida y la corriente de fuga en el inversor HERIC, en donde se puede comprobar que la corriente de fuga es atenuada en los estados de cruce por cero, disminuyendo el contenido armónico que anteriormente se presentaba.

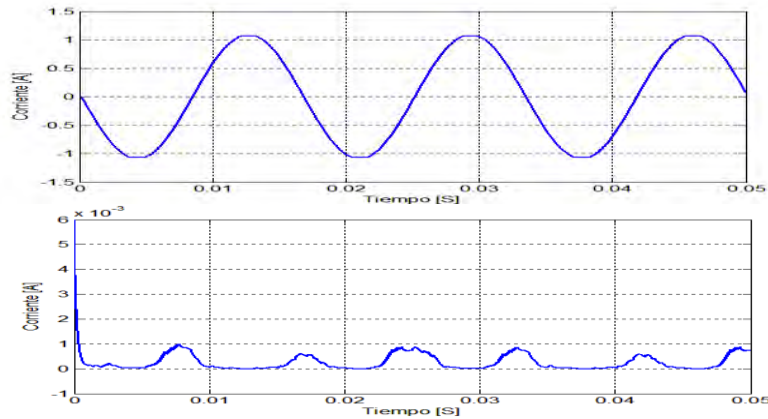


Fig. 34. Señales de corriente de inversor HERIC.

### 3.4. IMPLEMENTACION DEL INVERSOR Y RECOLECCION DE RESULTADOS EXPERIMENTALES

Un prototipo HERIC fue implementado para verificar la eficiencia del inversor frente a una topología de puente completo, utilizando transistores Mosfet de referencia IRF740 (400V, 10A). La ventaja de este tipo de semiconductores es que presentan una alta velocidad de conmutación (50ns).

Teniendo en cuenta que la topología HERIC usa dos semiconductores a la salida del puente completo, se utilizaron dos transistores IGBT de referencia GP10NC60KD (600V, 10A), además cada semiconductor tiene en paralelo un diodo de marcha libre SF54 (200V, 5A) entre emisor y colector de cada transistor. El prototipo implementado se presenta en la Figura 35.

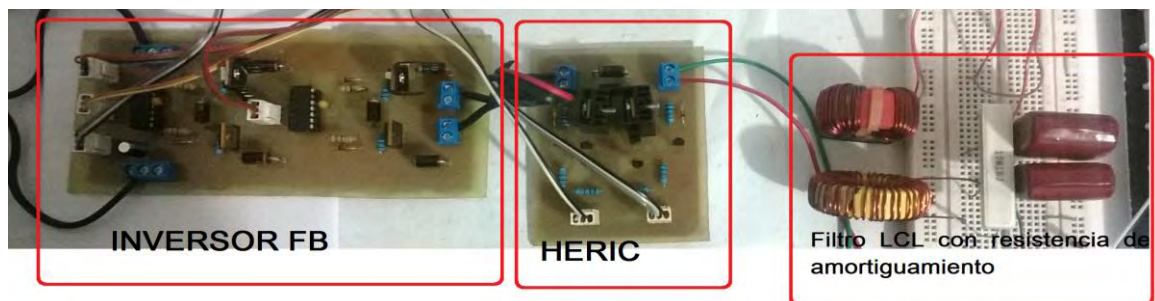


Fig. 35. Prototipo Inversor HERIC



Para comprobar la eficacia del inversor HERIC se hace una comparación entre la señal de salida de voltaje del inversor puente completo y el HERIC. Los parámetros utilizados en ambos prototipo se presentan en la TABLA V.

TABLA V Parámetros del inversor

Parámetros	Valor
Bus DC	22.5V
Voltaje de salida	13.82Vrms
Resistencia de carga	68 $\Omega$
Frecuencia conmutación	10KHz

La señal de salida del inversor puente completo se presenta en la Figura 36a). Como se puede observar la señal pierde su forma sinusoidal, para este prototipo se obtiene una eficiencia del 80% y un THD del 10.67%, y la componente espectral de la señal de presenta en la Figura 36b).

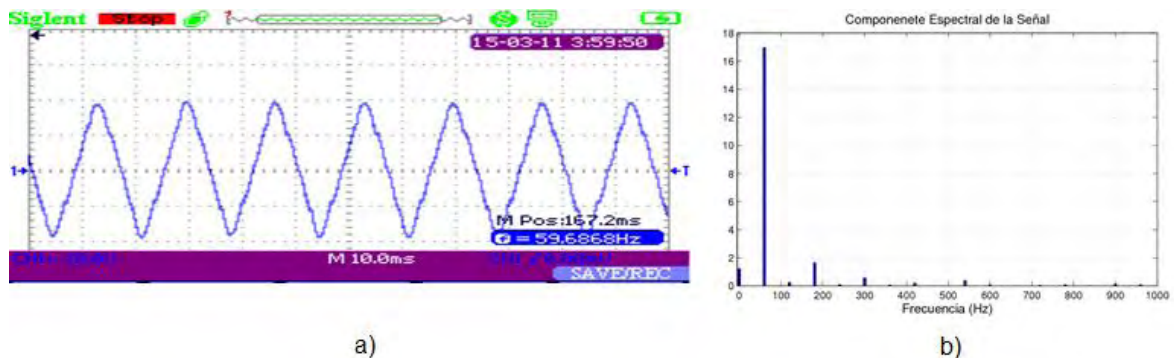


Fig. 36. Inversor puente completo a) Señal de salida b) Componente espectral de la señal.

En la Figura 37a) se presenta la señal de salida del inversor HERIC, donde se obtiene una eficiencia del 88% con un THD del 3.67%, lo cual se encuentra por debajo de los límites según normas y estándares para la interconexión de sistemas a la red AC [40]. La componente espectral de la señal del inversor HERIC se presenta en la Figura 37b).

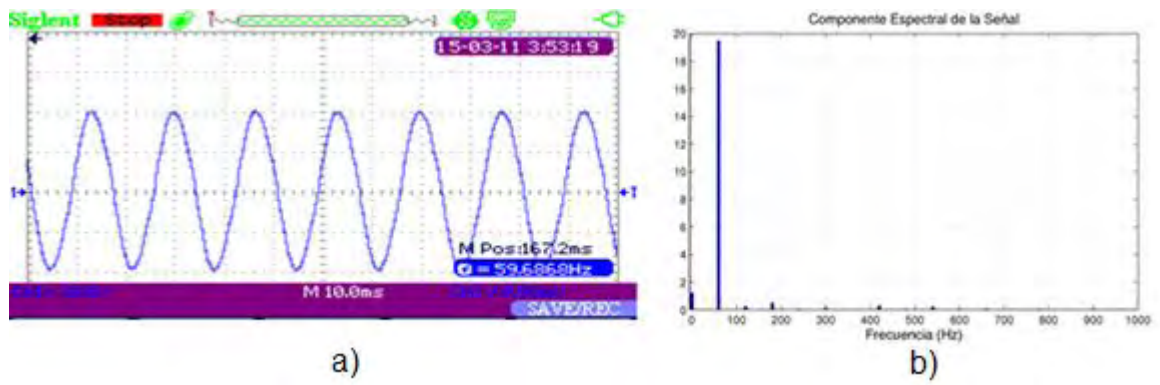


Fig. 37. Inversor HERIC a) Señal de salida b) Componente espectral de la señal.

Los resultados experimentales son diferentes a los observados en simulación, debido a que los modelos de Simulink son muy ideales.

#### 4. SINCRONIZACION CON LA RED ELECTRICA

La red eléctrica es un sistema altamente dinámico que puede ser afectada por múltiples eventualidades como conexión y desconexión de cargas, perturbaciones, fallas debidas a caída de rayos o errores en el equipo de mantenimiento eléctrico. Por esto las variables de red como amplitud, frecuencia, fase no pueden ser consideradas como magnitudes constantes, que deben ser continuamente monitoreadas para asegurar que el estado de la red eléctrica es adecuado para la correcta operación del convertidor de potencia.

El objetivo principal de la sincronización del convertidor con la red eléctrica es lograr que la señal de voltaje de la red eléctrica se encuentre en fase con la corriente del inversor [41], esto para evitar que componentes reactivos se presenten en el punto de acoplamiento. Además el convertidor de potencia debe en lo posible cumplir con los estándares para desconexión y reconexión en caso de presentarse fallas en la red como sags, swells, armónicos, etc [42]. Para ello se requiere principalmente información de amplitud, frecuencia, y fase de la red.

Muchos métodos basados en Phase Locking Loop (PLL), han sido propuestos en [43]. Un PLL consta básicamente de un detector de fase, un filtro pasabajos, un oscilador controlado por voltaje, y el cálculo de una función trigonométrica como lo indica la Figura 38. Este método presenta algunas desventajas que se deben considerar en caso de una implementación real.

- Tiempo de establecimiento lento (500mS)
- Oscilaciones en error de estado estacionario
- Alto consumo de recursos computacionales debido al uso de funciones trigonométricas

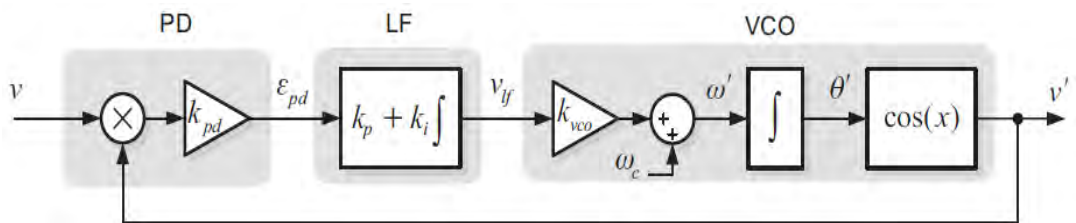


Fig. 38. Diagrama de bloques de un PLL. Tomado de [11]

Por esta razón se necesita investigar métodos de sincronización que tenga un alto rendimiento, y requiera del consumo de menores recursos computacionales, como se describe en la siguiente sección.

#### 4.1. SINCRONIZACION MEDIANTE SECOND ORDER GENERALIZED INTEGRATOR (SOGI)

Es un método de sincronización entre la señal de salida del inversor y la red eléctrica, que se basa en el concepto de generador de señal en cuadratura [44]. El SOGI corresponde a un filtro adaptativo con frecuencia variable, el cual se muestra en la Figura 39, donde  $v$  es la señal de referencia de la red eléctrica de la forma  $\sin(\omega t + \theta)$ , las señales de salida son  $v'$  y  $qv'$ , la componente  $v'$  tiene la misma fase y magnitud que la señal de referencia  $v$ , mientras que  $qv'$ , se encuentra desfasada  $90^\circ$  respecto a  $v$ , la señal  $w'$  es la frecuencia de resonancia del SOGI.

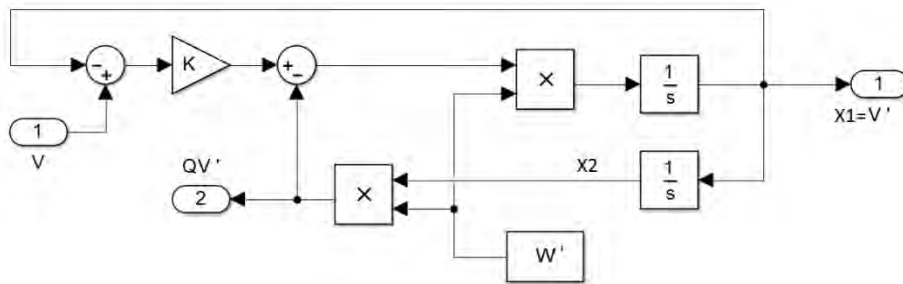


Fig.39. Modelo de sistema SOGI.

Las funciones de transferencia que muestran el comportamiento dinámico del SOGI están dadas por:

$$\frac{qv'}{v}(s) = \frac{kw'^2}{s^2 + kw's + w'^2} \quad (85)$$

$$\frac{v'}{v}(s) = \frac{kw's}{s^2 + kw's + w'^2} \quad (86)$$

Este es un sistema bastante apropiado para aplicaciones de frecuencia variable. La amplitud de las señales en cuadratura,  $v'$  y  $qv'$ , coinciden en amplitud con la señal de referencia  $v$  cuando la frecuencia central del filtro  $w'$ , coincide con con la frecuencia de entrada  $w$ . Por lo tanto se necesita un mecanismo que pueda proveer que  $w' = w$ .

#### 4.2. SINCRONIZACION MEDIANTE SOGI-FLL

Anteriormente se mencionó que el sistema SOGI necesita un mecanismo que ajuste automáticamente la frecuencia  $w'$  a la frecuencia de la señal de entrada  $w$ , lo primero que se hace para que el sistema se auto sintonizable es analizar la señal de error  $e_v$ , cuya función de transferencia está dada por:

$$\frac{e_v}{v}(s) = \frac{s^2 + w'^2}{s^2 + kw's + w'^2} \quad (87)$$

Como se puede observar en (87) esta función de transferencia corresponde a la de un filtro notch, con ganancia cero en la frecuencia central, una característica especial de esta función es que el ángulo de fase de la señal de salida experimenta un salto de  $180^\circ$ , cuando la frecuencia de la señal  $w$ , pasa de ser más baja a más alta que  $w'$ .

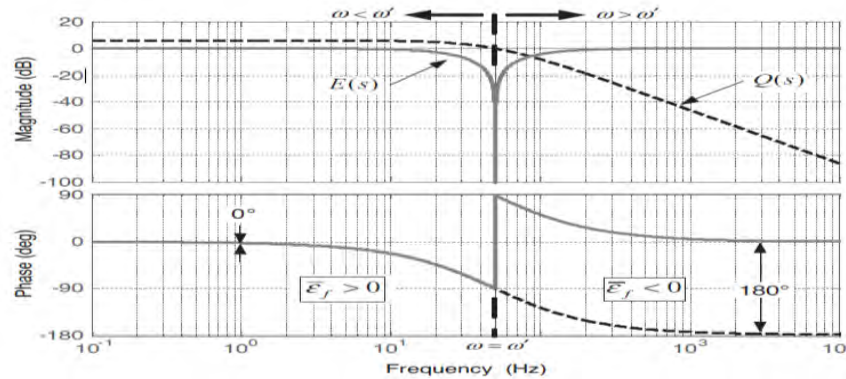


Fig. 40. Diagrama de bode de  $e_v$  y  $qv'$ . Tomada de [11].

Como se puede observar en la Figura 40, las señales  $e_v$  y  $qv'$  se encuentran en fase cuando  $w < w'$  y en contrafase cuando  $w > w'$ . Por lo anterior, se puede definir una variable de error  $E_{ff}$ , resultado del producto entre  $e_v$  y  $qv'$ , cuyo valor será positivo si  $w < w'$  y negativo si  $w > w'$ , esta variable de error en frecuencia permite que un Frequency Locking Loop (FLL) sea diseñado de una manera muy sencilla, de esta forma el FLL detectara directamente la frecuencia de la señal de entrada y su salida será usada como la frecuencia de resonancia para el sistema SOGI. El sistema SOGI-FLL se presenta en la Figura 41.

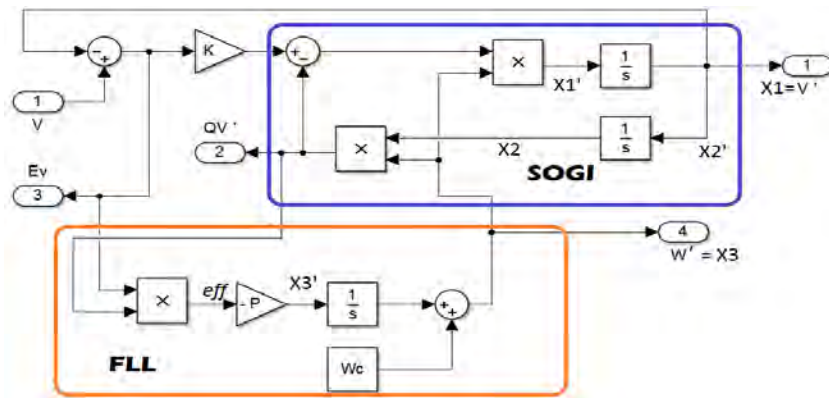


Fig. 41. Modelo de sistema SOGI-FLL

En este sistema un control integral con ganancia  $-p$  es usado para hacer la componente DC de  $E_{ff}$  cero desplazando la frecuencia del SOGI  $w'$ , hasta que coincida con la frecuencia de entrada  $w$ . La constante  $wc$  es usada para acelerar el proceso de sincronización [45].

#### 4.2.1. Análisis dinámico SOGI-FLL

La respuesta dinámica que presenta el sistema SOGI-FLL depende principalmente de una apropiada selección de los parámetros  $p$  y  $k$ , donde  $p$  es la ganancia del FLL y  $k$  la ganancia del SOGI. Por esto es necesario realizar un análisis del sistema para garantizar una estimación precisa de la frecuencia de referencia. Las ecuaciones en espacio de estados que describen el comportamiento del SOGI-FLL pueden ser escritas como:

$$\dot{x} = \begin{bmatrix} -kw' & -w'^2 \\ 1 & 0 \end{bmatrix} \begin{bmatrix} x_1 \\ x_2 \end{bmatrix} + \begin{bmatrix} kw' \\ 0 \end{bmatrix} v \quad (88)$$

$$y = \begin{bmatrix} 1 & 0 \\ 0 & w' \end{bmatrix} \begin{bmatrix} x_1 \\ x_2 \end{bmatrix} \quad (89)$$

$$\dot{w}' = -px_2w'(v - x_1) \quad (90)$$

Considerando condiciones en estado estable, con el FLL adecuadamente sintonizado lo cual implica  $\dot{w}' = 0$ ,  $w = w'$  y  $x_1 = v$ , las ecuaciones en espacio de estados se simplifican a:

$$\dot{x} = \begin{bmatrix} 0 & -w'^2 \\ 1 & 0 \end{bmatrix} \begin{bmatrix} x_1 \\ x_2 \end{bmatrix} \quad (91)$$

De (91) se obtienen los valores propios del Jacobiano, que son conjugados complejos con parte real (0), lo que confirma la dinámica resonante del sistema, con una órbita periódica centrada en  $w'$ .

La señal de error en la estimación de frecuencia en estado estacionario está dado por:

$$E_{ff} = w'x_2E_v = \frac{x_2^2}{k}(w'^2 - w^2) \quad (92)$$

La ecuación (92) provee que  $E_f$  proporciona información acerca del error en la estimación en frecuencia, por lo que sería adecuada como señal de control para el FLL, sin embargo, esta expresión es altamente no lineal, por lo que técnicas de

control lineal podrían no ser efectivas. Para analizar este sistema, se asumirán algunas consideraciones como se indica en [45].

$$\dot{w}' = -\frac{pV^2}{kw'}(w' - w) \quad (93)$$

La ecuación (93) muestra una clara relación entre la dinámica del SOGI y del FLL, el valor de  $p$  puede ser normalizado como se muestra en (94), con el fin de obtener un sistema lineal de primer orden con frecuencia adaptativa.

$$p = \frac{kw'}{V^2}L \quad (94)$$

La función de transferencia del FLL de primer orden se muestra en (95), donde se puede obtener el tiempo de establecimiento mediante (96).

$$\frac{w'}{w} = \frac{L}{s+L} \quad (95)$$

$$ts_{flu} \cong \frac{4.6}{L} \quad (96)$$

Se debe tener en cuenta que para obtener un óptimo resultado del sistema, se debe garantizar que los tiempos de establecimiento del SOGI y FLL, estén adecuadamente sincronizados, la ecuación (97) muestra la condición con la que se obtiene los mejores resultados [45].

$$Ts_{flu} \leq 2Ts_{SOGI} \quad (97)$$

Finalmente, el sistema SOGI-FLL con ganancia normalizada se presenta en la Figura 42.

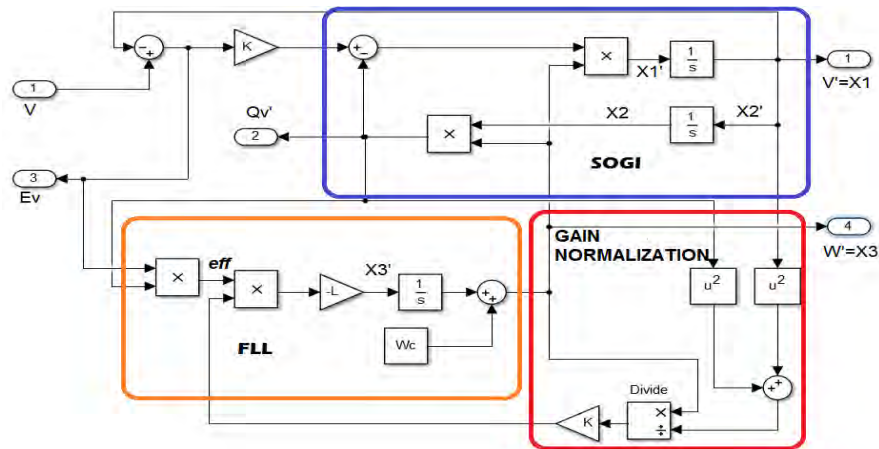


Fig. 42. Diagrama de bloques de SOGI-FLL con ganancia normalizada.

En el SOGI-FLL, la frecuencia es estimada directamente por el FLL, sin embargo variables como amplitud y fase pueden ser indirectamente calculados mediante las ecuaciones (98) y (99) respectivamente.

$$|v'| = \sqrt{v'^2 + qv'^2} \quad (98)$$

$$\theta' = \tan^{-1}\left(\frac{qv'}{v'}\right) \quad (99)$$

### 4.3. DISCRETIZACION DEL SOGI-FLL

Teniendo en cuenta que el sistema de sincronización propuesto se debe implementar de manera digital, se hace necesario la utilización del método de Euler [46] para discretizar las ecuaciones de estado, la ecuación característica de este método se presenta en la ecuación (100).

$$y' = \frac{y[n+1]-y[n]}{T_s} \quad (100)$$

Realizando la transformada de las variables de estado del sistema mediante (100). Donde  $x_1(n)$ ,  $x_2(n)$ , y  $x_3(n)$ , son los estados anteriores de la variable.  $k$  y  $L$  son las constantes del sistema (SOGI-FLL) y  $T_s$  es el tiempo de muestreo que fue establecido en 100uS.

$$x_1(n+1) = x_1(n) + (-kx_3(n)x_1(n) - x_3(n)^2x_2(n) + kx_3(n)u(n))T_s \quad (101)$$

$$x_2(n+1) = x_2(n) + x_1(n)T_s \quad (102)$$

$$x_3(n+1) = x_3(n) + \frac{-Lkx_3(n)^2x_2(n)}{x_1(n)^2+x_2(n)^2x_3(n)^2}(u(n) - x_1(n))T_s \quad (103)$$

Las ecuaciones (101), (102), (103) corresponden al sistema en el dominio del tiempo propuesto en la Figura 42, de esta forma el sistema de control puede ser implementado en cualquier plataforma digital [47].

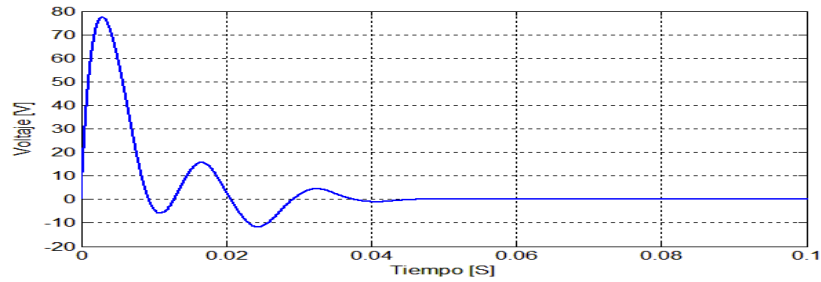
Para evaluar el sistema discreto se codificó un algoritmo en MATLAB® para verificar su correcto funcionamiento antes de ser implementado en alguna plataforma digital [48].

### 4.4. RESULTADOS DE SIMULACION

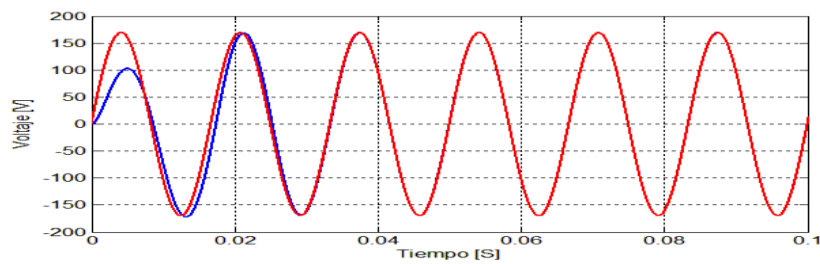
Para verificar la efectividad del sistema de sincronización SOGI-FLL se procede a comprobar su funcionamiento mediante simulación a través del software MATLAB®.



En la Figura 43, se presenta la respuesta del SOGI-FLL ante una entrada sinusoidal de 60 Hz. En la Figura 43a) la señal de error del SOGI-FLL, la cual presenta un tiempo de establecimiento de aproximadamente 40ms, cuyo valor corresponde al que se calculó en (96). En la Figura 43b) la señal de referencia se presenta en rojo y la señal controlada por el SOGI-FLL se presenta en azul.



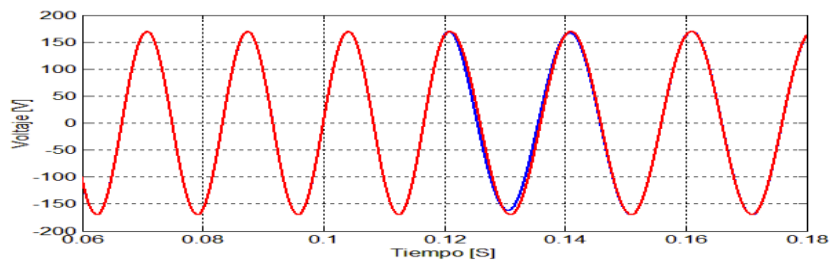
a)



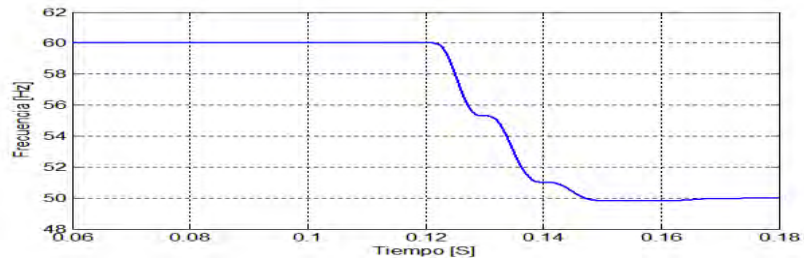
b)

Fig. 43. Respuesta del SOGI-FLL ante una entrada sinusoidal.

En la Figura 44, se realiza un cambio en frecuencia de 60 a 50 Hz en 0.12s, para este caso el sistema se establece eficazmente en un tiempo de aproximadamente 40ms, la Figura 44a), muestra en rojo la señal de referencia y en azul la señal controlada por el SOGI-FLL y la Figura 44b) presenta la señal de error en la estimación de frecuencia.



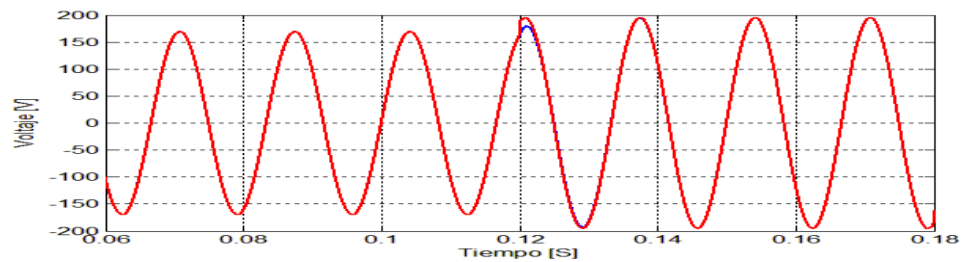
(a)



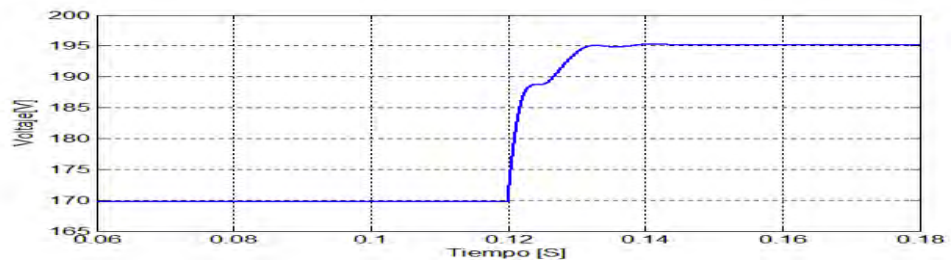
b)

Fig. 44. Respuesta del SOGI-FLL ante un cambio de frecuencia.

Una variación de amplitud es realizada de 170V a 195V, como se observa en la Figura 45. El sistema se estabiliza en 40ms sin sobrepaso. La Figura 45a) muestra en rojo la señal de referencia y en azul la señal controlada por el sistema SOGI-FLL. La Figura 45b), presenta la señal de error en la estimación de amplitud.



(a)



b)

Fig. 45 Respuesta de SOGI-FLL ante una variación de amplitud.

En la Figura 46 se realiza un salto de fase de  $30^\circ$  de la señal de referencia en 0.1s, el sistema logra estabilizar la señal obteniendo un error de fase de  $0^\circ$  en 40ms. En rojo la fase de la señal de referencia y en azul el error de fase estimado por el sistema SOGI-FLL.

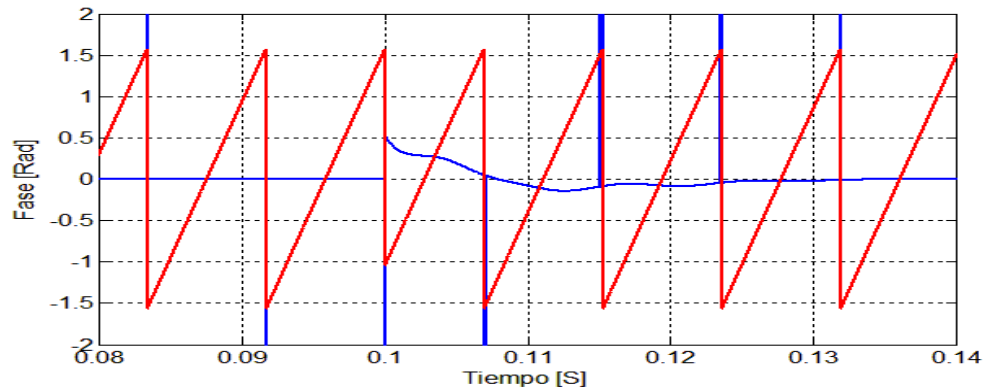


Fig. 46 Respuesta de SOGI-FLL ante un salto de fase.

Finalmente se realiza una prueba donde se adiciona una señal con un armónico de orden 15, como se indica en la Figura 47. De esta se puede resaltar que la señal de salida controlada por el sistema SOGI-FLL no se ve afectada por los armónicos de la señal de referencia, debido a las características de filtro adaptativo del sistema.

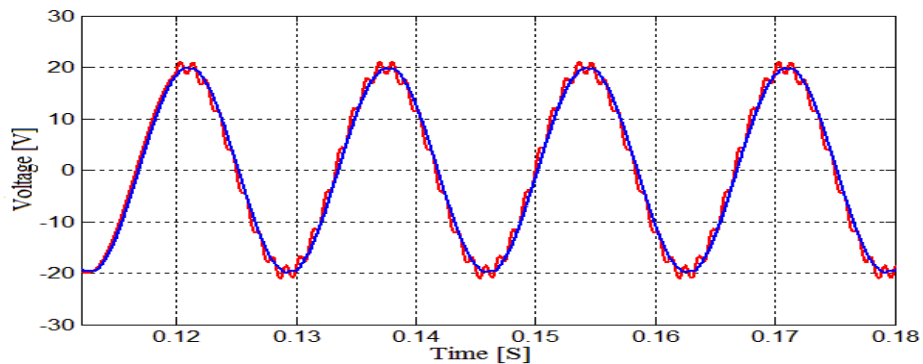


Fig. 47 Respuesta del SOGI-FLL ante una señal de referencia con armónicos.

#### 4.5. RESULTADOS EXPERIMENTALES

En esta sección se muestran los resultados obtenidos al evaluar el sistema SOGI-FLL, implementado en la plataforma Arduino Due. Para esto se utilizó un generador de señales que emula los efectos de variación en amplitud, frecuencia y contenido armónico en la señal de red eléctrica.

En la Figura 48 se presenta la respuesta del SOGI-FLL ante una señal de entrada sinusoidal de 60Hz, la señal en color rojo es la referencia y en color azul la señal del SOGI-FLL. Claramente el sistema se estabiliza en aproximadamente 40ms, como se presentó en simulación.

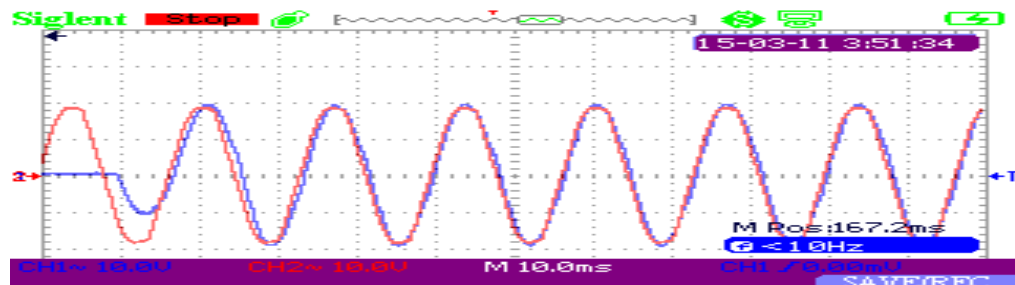


Fig. 48 Respuesta experimental de SOGI-FLL ante una entrada sinusoidal

En la Figura 49 se muestra la respuesta del SOGI-FLL a un cambio de frecuencia de 60 a 50Hz, se puede observar que la señal de salida en color azul se ajusta rápidamente a la frecuencia de la señal de referencia en rojo.

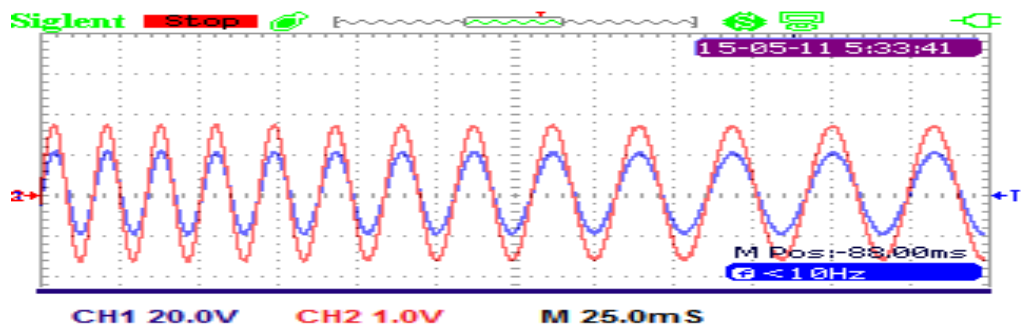


Fig. 49 Respuesta experimental del sistema SOGI-FLL ante un cambio de frecuencia.

Finalmente en la Figura 50, se presenta la respuesta del SOGI-FLL ante una señal con contenido armónico, la señal de salida del SOGI-FLL no se ve afectada, comprobando experimentalmente las características de filtro adaptativo del sistema.

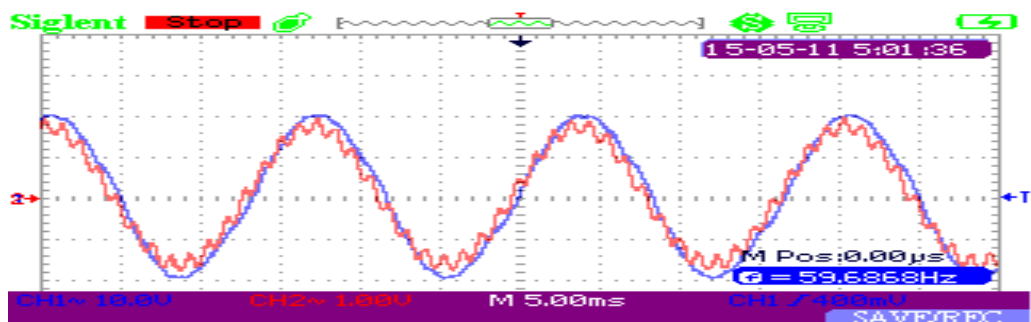


Fig. 50 Respuesta experimental del sistema SOGI-FLL ante una señal de entrada con armónicos.

#### 4.6. ALGORITMO DE DETECCION DE FALLAS BAJO EL ESTANDAR IEEE 1547

El estándar 1547 emitido por el Instituto de Ingeniería Eléctrica y Electrónica (IEEE) en el año 2003 [14], es un documento que proporciona una serie de parámetros para la interconexión de fuentes de generación eléctrica. Además provee de requisitos relevantes para el desempeño, pruebas, funcionamiento, seguridad y el mantenimiento cuando se presenta la conexión de sistemas de generación.

Teniendo en cuenta el estándar, se realiza la revisión de los principales parámetros a ser tenidos en cuenta para la implementación del algoritmo. En la TABLA VI, se describen los tiempos de desconexión cuando se presenta una variación en el voltaje.

TABLA VI Tiempo de desconexión bajo variaciones de voltaje.

Rango de Voltaje [%]	Tiempo de desconexión [S]
$V < 50$	0.16
$50 \leq V \leq 88$	2
$110 \leq V \leq 120$	1
$V \geq 120$	0.16

En TABLA VII, se describen los tiempos de desconexión según la variación en la frecuencia.

TABLA VII Tiempo de desconexión bajo variaciones en frecuencia.

Rango de frecuencia [Hz]	Tiempo de desconexión [S]
$f > 60.5$	0.16
$f < 59.3$	

Además, se tiene en cuenta cuando se retoma la conexión según la TABLA VIII.

TABLA VIII Condiciones de reconexión ante una falla.

Rango de Frecuencia [Hz] Rango de Voltaje [%]	Tiempo de conexión [Min]
$59.3 \leq f \leq 60.5$	5
$88 \leq V \leq 110$	

#### 4.6.1. Propuesta del algoritmo estandarizado

De acuerdo a los anteriores lineamientos, se procede a realizar un algoritmo que permita proteger los dispositivos cuando se presentan condiciones anormales en la red eléctrica, tal como se indica en la Figura 51.

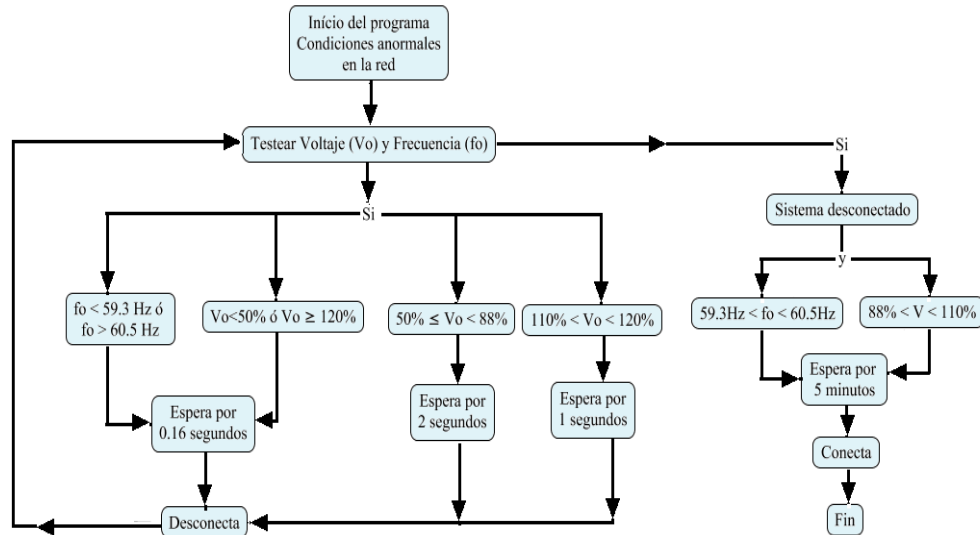
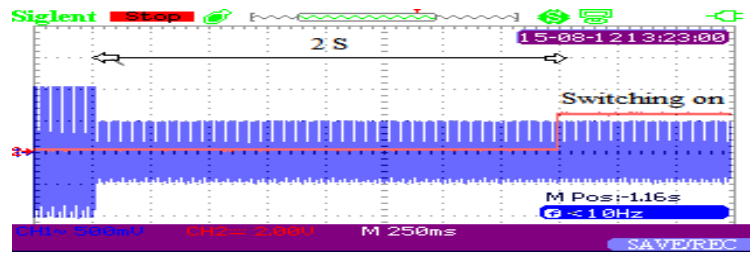


Fig. 51 Algoritmo de detección de fallas en la red eléctrica.

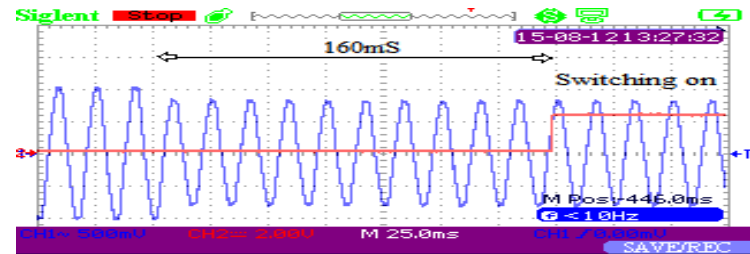
#### 4.6.2. Pruebas experimentales del algoritmo

El sistema SOGI-FLL, proporciona información precisa en términos de amplitud, frecuencia y fase como se presentó en la sección 4.2.1 del sistema. El inversor HERIC debe ser desconectado de la red en caso de que se presenten condiciones anormales en términos de tensión y frecuencia, de esta manera se garantiza la seguridad del personal de mantenimiento y del público en general, también se realiza para evitar daños a los equipos de generación incluyendo el sistema fotovoltaico.

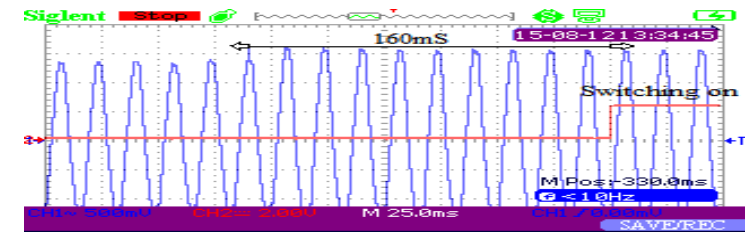
En primer lugar se verifica la eficiencia del algoritmo bajo variaciones en la amplitud de la tensión. En la Figura 52, se indica la respuesta del algoritmo ante variaciones en la amplitud: La Figura 52a) Caída del voltaje en un 50%, la señal de referencia en azul y en rojo la señal de desactivación y la Figura 52b) Caída de voltaje a un 80%, en azul la señal de referencia y en rojo la señal de desactivación. En la Figura 52c) Elevación en la tensión a un 120%, en azul la señal de referencia y en rojo la señal de desactivación.



a)



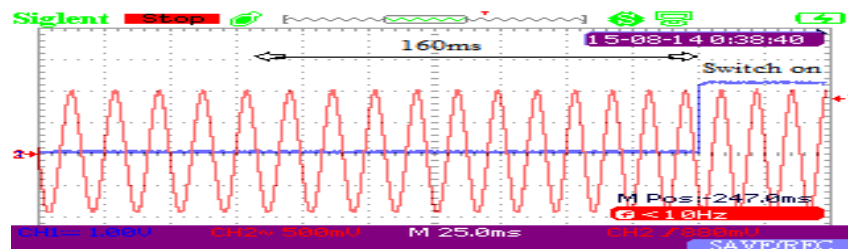
b)



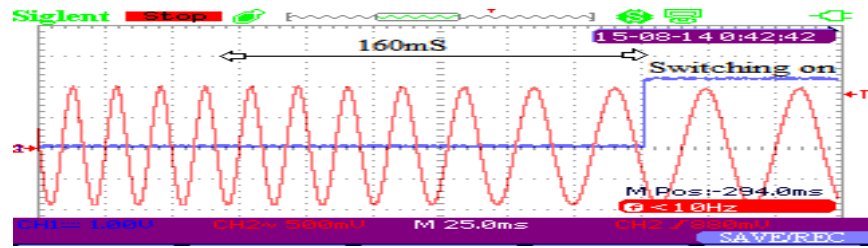
c)

Fig. 52 Respuesta del algoritmo ante cambios en amplitud.

En segundo lugar, se prueba que el algoritmo propuesto es capaz de detectar variaciones en la frecuencia como se indica en la Figura 53a) Respuesta del algoritmo cuando la frecuencia es mayor a 60.5 Hz, en azul la señal de referencia y en rojo la señal de desactivación. La Figura 53b) Respuesta del algoritmo cuando la frecuencia es menor a 59.3 Hz, en azul la señal de referencia y en rojo la señal de desactivación.



a)



b)

Fig. 53 Respuesta del algoritmo ante cambios en la frecuencia.

El algoritmo propuesto para detección de fallos en la interconexión de un sistema de generación con la red eléctrica funciona acertadamente en relación con lo planteado en la Figura 61, debido a que el sistema activa un relé que desactiva el sistema de interconexión de acuerdo con los tiempos establecidos en el estándar IEEE 1547.



## 5. SISTEMAS ACOPLADOS

El sistema propuesto se desarrolló en tres etapas, la primera de ellas el convertidor DC-DC en topología Boost, la segunda el inversor DC-AD en topología HERIC con el filtro LCL y finalmente un transformador que va a la red eléctrica. Sin embargo, para obtener un correcto funcionamiento se debe garantizar el acople de potencias de los dos sistemas de manera efectiva. Esto se consigue mediante el uso de capacitores electrolíticos ubicados en la entrada del inversor, que en la mayoría de los casos son superiores a los 1000 $\mu$ F [1].

El cálculo de este capacitor se realiza de la siguiente manera:

$$C = \frac{P}{2W_{red}U_c\widehat{u}_c} \quad (104)$$

Donde:

$P$  es la potencia nominal de la fuente,  $U_c$  es la tensión media en el condensador,  $\widehat{u}_c$  es la amplitud del rizado de tensión en el condensador,  $W_{red}$  es la frecuencia en radianes de la red eléctrica.

Para el caso de este inversor, se requiere obtener rizados menores a un 10% del voltaje para ello se utilizara un condensador de 1934.17 $\mu$ F o aproximando, de 2000  $\mu$ F.

### 5.1. Resultados del acople de sistemas mediante simulación.

Continuando con la metodología propuesta donde se realiza un diseño, simulación e implementación, se realiza una simulación previa a la implementación de todo el prototipo para obtener resultados que permitan predecir el comportamiento del sistema completo previo a una implementación experimental. No se realiza ningún análisis de los sistemas ya que este fue desarrollado en capítulos anteriores.

En primer lugar se desarrolla una simulación del sistema completo en el software Matlab® teniendo en cuenta los parámetros de diseño y simulación desarrollados en los capítulos anteriores, adicionando elementos como el transformador a la salida del inversor en topología HERIC, el capacitor de acople en la salida del convertidor DC-DC en topología Boost tal como se indica en la Figura 54.

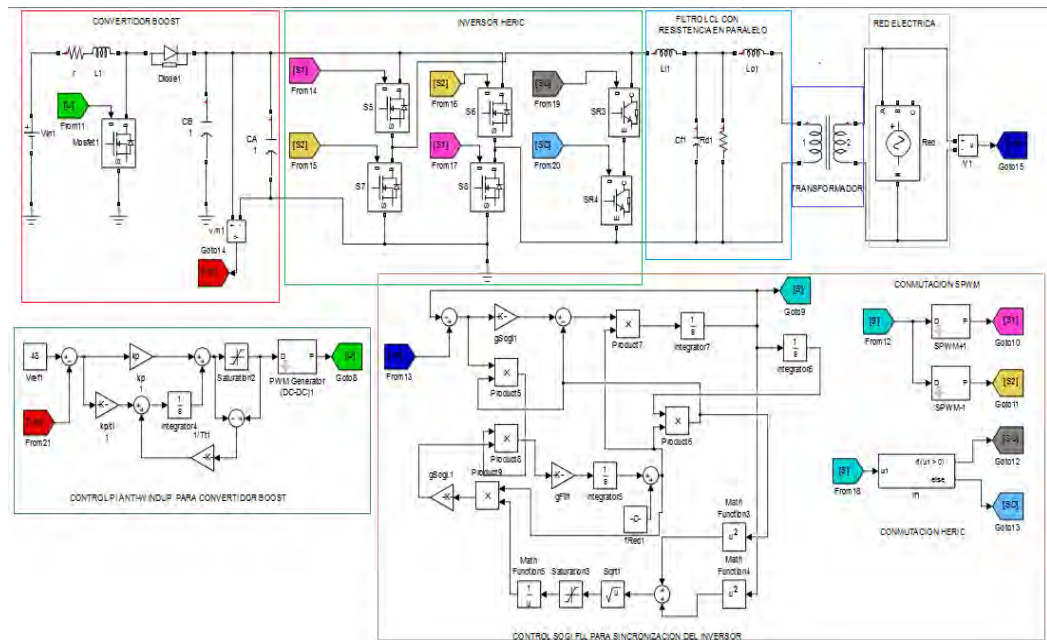


Fig. 54 Simulación completa del sistema en Matlab®.

Para la adquisición de resultados se tienen en cuenta los puntos A y B detallados en la Figura 55, donde A es la salida del acople entre el convertidor Boost y el inversor HERIC. El punto B que es conexión del inversor después del transformador de baja frecuencia con la carga y la red eléctrica.

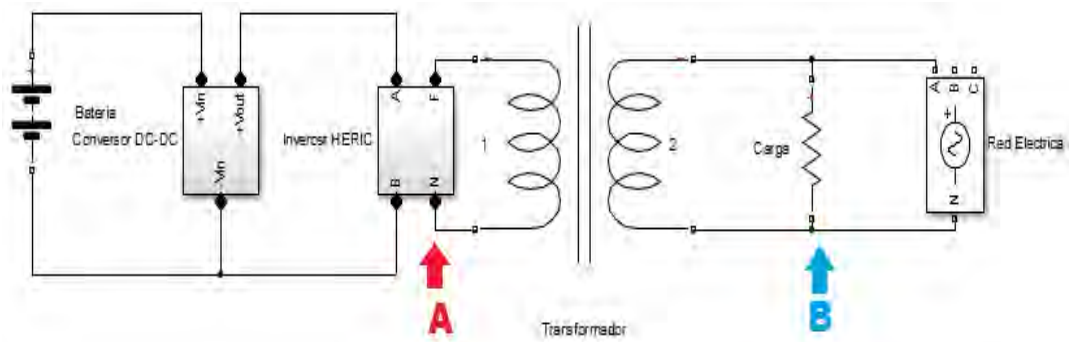


Fig. 55 Esquemático de los nodos donde se toman las medidas.

En primer lugar se analiza la señal de salida del acople entre el convertidor Boost y el inversor HERIC con el filtro LCL sin transformador como se indica en la Figura 56.

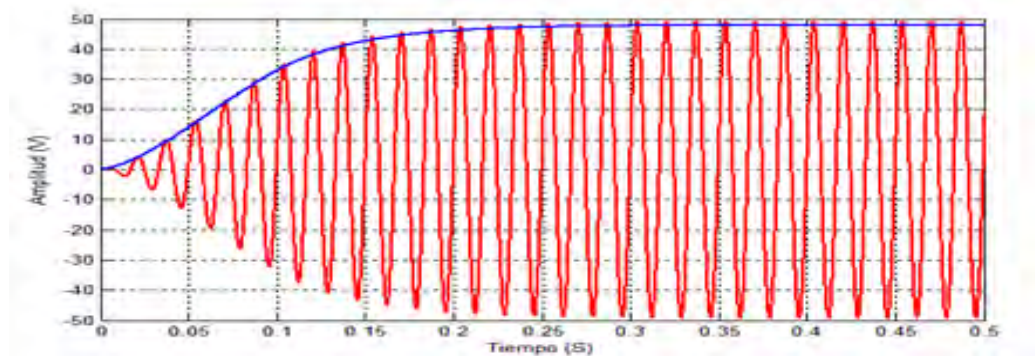


Fig. 56 Simulación del acople del convertidor DC-DC en topología Boost con el inversor HERIC, en azul la señal del convertidor DC-DC y en rojo la señal del inversor HERIC.

Finalmente se realiza la elevación de la señal a través del transformador, con una relación de 1 a 5 alimentando una carga de 40 w obteniendo el resultado en el realizando la medición en el punto B de la Figura 55 a través de la simulación indicada en la Figura 57.

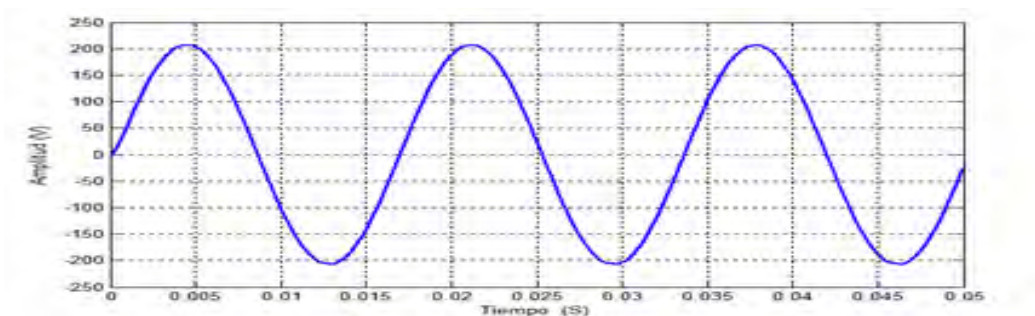


Fig. 57 Señal de salida del inversor conectado al transformador en simulación.

## 5.2. Resultados experimentales del acople de sistemas.

El funcionamiento del prototipo experimental se llevó a cabo en dos fases, en la primera se realizó la prueba de funcionamiento del sistema del convertidor DC-DC en topología Boost junto al inversor HERIC en el punto A de la figura 55.

Con los sistemas listos se iniciaron a recolectar pruebas. En primer lugar se comprobó que el sistema DC-DC mantuviera el voltaje constante de 48V cuando el inversor HERIC era conectado. Para esta prueba se utilizó el filtro LCL con resistencia de amortiguamiento en paralelo estudiado en el capítulo 6.

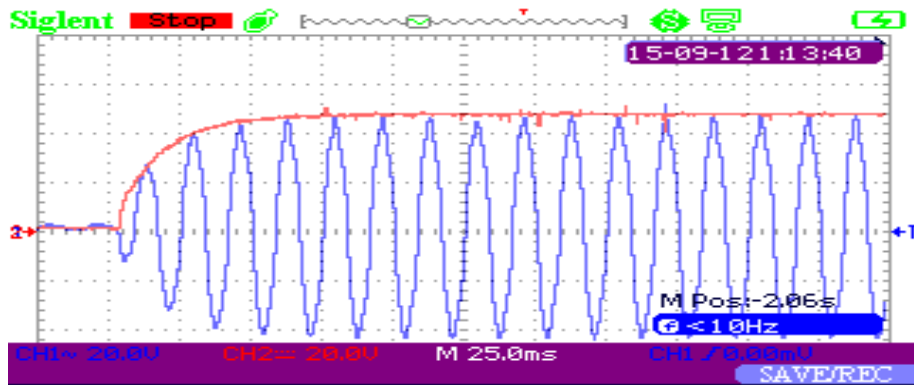


Fig. 58 Acople del convertidor DC-DC en topología Boost con el inversor HERIC, en rojo la señal del convertidor DC-DC y en azul la señal del inversor HERIC.

En la Figura 58 se observa que los sistemas acoplados funcionan de manera óptima ya que la tensión se mantiene constante y durante un periodo de tiempo no existen variaciones de voltaje.

Para observar la acción del condensador de acople, se realizó la misma prueba anterior pero quitando este elemento y se analizó la señal de salida del convertidor DC-DC.

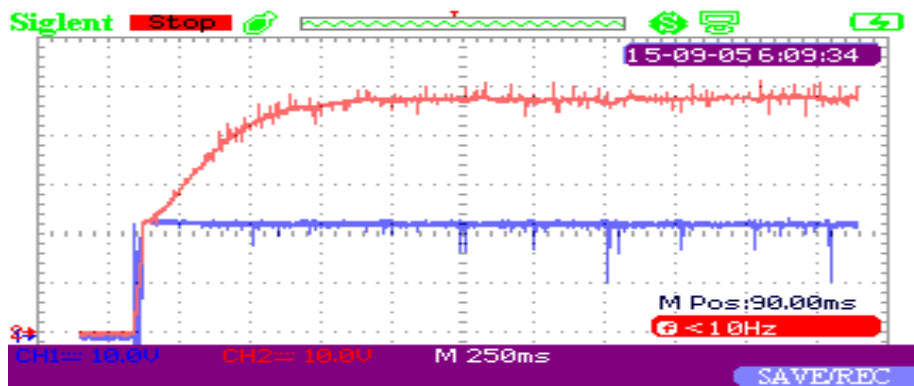


Fig. 59 Señal del convertidor DC-DC en topología Boost acoplado con el inversor, en rojo la señal de salida, en azul la entrada.

En la Figura 59, se puede detallar que se presentan picos y oscilaciones no deseadas para la señal de voltaje a la salida del convertidor Boost a diferencia de la señal que se obtiene en la Figura 58 donde no se presentan este tipo de perturbaciones ya que se utiliza el condensador de acople.

Finalmente, para asegurar que el sistema de conversión propuesto genera una señal idónea para ser interconectada a la red eléctrica. Se realiza la elevación de

la señal de tensión mediante el uso de un transformador de baja frecuencia cuyas características se detallan en la siguiente tabla y el transformador utilizado se presenta en la Figura 60.

TABLA IX Características del transformador de baja frecuencia.

Parámetro	Valor
Frecuencia	50-60 Hz
Potencia	60 VA
Voltaje en el primario	110 Vrms
Voltaje en el secundario	12-0-12 Vrms

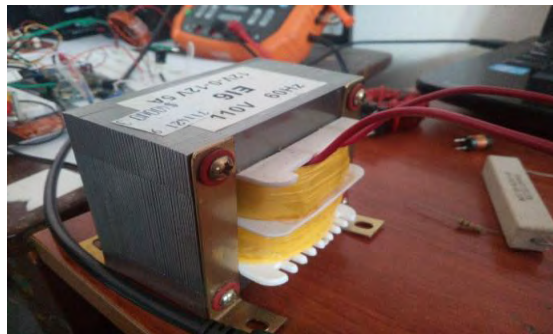
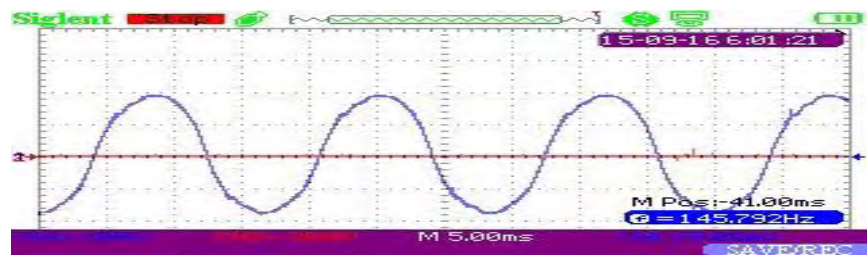
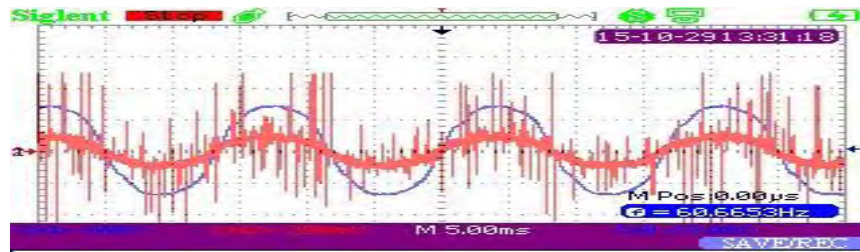


Fig. 60 Transformador de baja frecuencia.

El transformador utilizado es conectado a la salida del filtro indicado en el punto B de la Figura 55 de esta manera se eleva la amplitud de la señal de tensión a una señal con una ganancia de 5. Estimando pérdidas en el proceso de conversión y en el mismo transformador se puede obtener un voltaje de 140 Vrms, esto garantizará que en el momento de la conexión de la red eléctrica el inversor propuesto verá como carga a la red y no viceversa. Finalmente se realiza la conexión del transformador para obtener una señal de tensión que alimenta una carga, que para este caso una bombilla incandescente de 40w. Las señales resultantes se indican en la Figura 61.



a)



(b)

Fig. 61 Señales de salida del inversor a) Señal de tensión b) En azul señal de tensión, en rojo señal de corriente con sensor ACS712

### 5.3. ANALISIS DE LA SEÑAL MEDIANTE ANALIZADOR DE REDES

El analizador de redes es un sistema que permite obtener los parámetros de calidad de la señal una red eléctrica o para este caso la salida del inversor de corriente continua a corriente alterna monofásica en topología HERIC propuesto en secciones anteriores.

En este trabajo se utiliza el analizador de redes HIOKI 3197 para analizar las principales variables de la señal a la salida del transformador de baja frecuencia tal como se indica en la Figura 62.

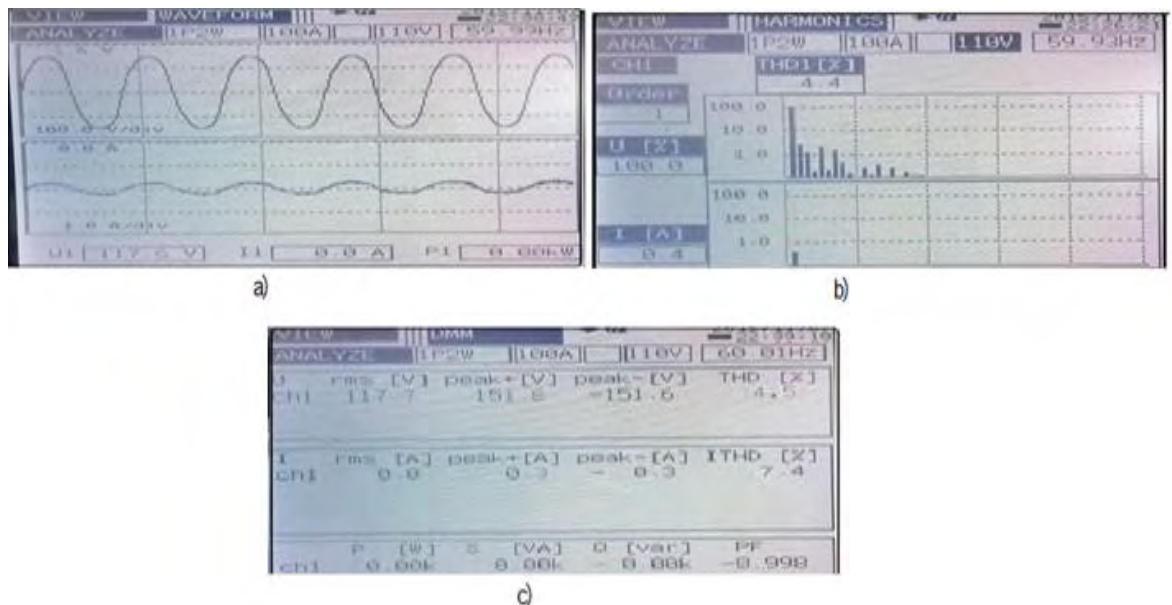


Fig. 62 Información de salida entregada por el analizador de redes a) Indica la señal de voltaje y corriente b) Indica la distorsión armónica total de la onda c) Indica las mediciones de las todas variables junto al factor de potencia.

Se puede detallar que entre las principales características se obtiene:

- Una distorsión armónica total de 4.4%, señal que se ajusta a los estándares internacionales de conexión de sistemas de generación a la red eléctrica.
- Un factor de potencia de 0.98, teniendo en cuenta que se utilizó una carga lineal de 40 w para la prueba.
- La amplitud de la señal es de 118 Vrms.
- La corriente con una amplitud de 300 mArms.

Según los parámetros que entrega el analizador de redes, se detalla que el inversor propuesto funciona de manera adecuada como inversor autónomo ya que es capaz de alimentar cargas mediante una fuente de corriente continua. Sin embargo los parámetros obtenidos no permiten que el sistema realice una inyección de potencia activa a la red eléctrica de forma eficiente porque no se alcanza un voltaje superior a los 120 Vrms de forma constante y la atenuación de armónicos no se realiza de forma efectiva. Esto se debe a que se utilizó un transformador de baja frecuencia que no representa fielmente la señal entregada por el inversor HERIC y además adhiere pérdidas de potencia causada por su construcción.

## 6. CONCLUSIONES

Se diseñó, implementó y verificó un convertidor DC-DC en topología Boost, controlado mediante un sistema Proporcional Integral (PI) Anti-Windup basado en cálculo de regreso y seguimiento se eliminó posibles saturaciones en el actuador de la planta y permitió que el convertidor elevara la tensión de 24 V a 48 V ante diferentes variaciones de carga y voltaje. Se eliminó las oscilaciones no deseadas en la señal de voltaje a la salida del convertidor Boost y la entrada del inversor mediante el uso de un condensador de acople ubicado entre los dos sistemas.

Un inversor HERIC de conexión a red controlado mediante SOGI-FLL, ha sido diseñado, implementado y verificado. La principal ventaja que tiene el inversor HERIC frente al inversor puente H completo, es su alta eficiencia debido a la acción de los dos transistores que atenúan las corrientes de fuga causadas por la capacitancia parásita del panel solar. El prototipo experimental de inversor HERIC es implementado, obteniendo una eficiencia del 88% y un THD de 3.67%.

Por otra parte, el sistema de sincronización SOGI-FLL presenta una adecuada respuesta ante condiciones anormales en la red, como cambios de frecuencia, amplitud, fase, y presencia de armónicos. Este sistema fue desarrollado en la plataforma digital Arduino Due, presentando un rápido y preciso seguimiento en frecuencia de la señal de referencia, generando una señal adecuada para la inyección de energía a la red eléctrica.

Se diseñó e implementó un filtro LCL que convierte la señal SPWM en una señal sinusoidal, y al final para adecuar la tensión a la salida, se conectó un transformador de baja frecuencia de 60 VA para elevar la tensión del inversor y alimentar una carga particular.

El sistema de control SOGI-FLL proporcionó información efectiva en términos de amplitud y frecuencia, facilitando la implementación de un algoritmo que realiza la detección de fallas bajo el estándar IEEE 1547.

Resultado de la investigación y el desarrollo del prototipo se logró la publicación de dos artículos científicos, el primero titulado "Implementation a HERIC Inverter Prototype Connected to the Grid Controlled by SOGI-FLL" en PEPQA 2015 organizado por la Universidad de los Andes [50], y el segundo titulado "SOGI-FLL for Synchronization and Fault Detection in an Inverter Connected to the Grid" en ISGT-LA 2015, organizado por IEEE PES Latinoamerica [51].



## **7. RECOMENDACIONES**

El sistema de sincronización presenta información precisa en términos de amplitud, frecuencia y fase. Con este último parámetro se podría desarrollar un método activo para la detección de islas basado en SOGI-FLL.

Se ha podido observar experimentalmente que en el transformador de baja frecuencia las pérdidas son considerables, por esto se recomienda utilizar transformadores de alta frecuencia en la etapa de elevación en este tipo de aplicaciones.

Para futuras aplicaciones, se recomienda un sistema de control basado en técnicas no lineales para optimizar el funcionamiento del convertidor DC-DC en topología Boost.

## REFERENCIAS

- [1] Nelson Díaz, "Control de un Convertidor Estático en Sistemas Fotovoltaicos Interconectados," Universidad Nacional de Colombia, Bogotá - Colombia, Tesis para Optar por el Título de Magister en Ingeniería - Automatización Industrial, Junio 2011.
- [2] Congreso de la Republica de Colombia, "Ley 1715 del 13 de mayo de 2014," pp. 1–26, 2014..
- [3] E. Contreras, "Confiabilidad de Inversores Integrados," Centro Nacional de Investigación y Desarrollo Tecnológico, Cuernavaca - México, Requisito para optar por el título de Maestría en Ciencias de Ingeniería Electrónica, Marzo 2008.
- [4] N. Mohan, Power Electronics a First Course. USA: John Wiley & Sons, Inc., pp 45 - 50, 2012.
- [5] Martino, M., Citro, C., Rouzbehi and K. Rodriguez, P., "Efficiency Analysis of Single-Phase Photovoltaic Transformer-less Inverters," International Conference on Renewable Energies and Power Quality, Santiago de Compostela (España), 2012.
- [6] IEEE Standart 1459-2010, "IEEE Standard Definitions for Power Measurement of Electric Power Quantities under Sinusoidal, Nonsinusoidal, Balanced or Unbalanced Conditions," pp. 1–50, Marzo 2010.
- [7] T. Salmi, M. Bouzguenda, A. Gastli, and A. Masmoudi, "A novel transformerless inverter topology without zero-crossing distortion," International journal of renewable energy research, 2011.
- [8] M. Moghadam, R. Ma, and R. Zhang, "Distributed frequency control via demand response in smart grids," Acoustics, Speech and Signal Processing (ICASSP), 2013 IEEE International Conference on, 2013.
- [9] F. Muzi, and M. Barbat, "A real-time harmonic monitoring aimed at improving smart grid power quality," Smart Measurements for Future Grids (SMFG), 2011 IEEE International Conference on, 2011.
- [10] F. Freijedo, J. Doval, O. Lopez, and J. Cabaleiro, "Robust phase locked loops optimized for dsp implementation in power quality applications," Industrial Electronics, 2008. IECON 2008. 34th Annual Conference of IEEE, 2008.
- [11] R. Teodorescu, M. Liserre, and P. Rodriguez, Grid converters for photovoltaic and wind power systems. John Wiley and Sons Ltd, 2011.
- [12] J.-S. Park, T. H. Nguyen, and D.-C. Lee, "Advanced soft-switching scheme based on fuzzy logic for single-phase grid-connected converters," Journal of Power Electronics, vol. 14, 2014.
- [13] V. Sánchez, "Perturbaciones en la red eléctrica," *Caos Conciencia* 1, pp. 33-38, 2006.
- [14] Comité de IEEE-SCC21, "1547-2003 - IEEE Standard for Interconnecting Distributed Resources with Electric Power Systems," pp. 1–28, Julio 2003.
- [15] J. Schallenberg, G. Piernavieja, C. Hernandez, P. Unamunzaga, R. García, M. Díaz, D. Cabrera,

- G. Martel, J. Pardilla and V. Subiela, Energías renovables y eficiencia energética, Instituto Tecnológico de Canarias S.A., 2008.
- [16] H. Jimenez, J. Agredano, R. Gonzáles and G. Munguía, "Impacto de un Sistema fotovoltaico conectado a la red en la demanda eléctrica de un usuario DAC en BCS", 2002, "VIII Congreso Internacional sobre Innovación y Desarrollo Tecnológico (CIINDET), Noviembre 2010.
- [17] A. Quezada, "Diseño e Implementación de Inversor Fovovoltaico de Bajo Costo", Trabajo de grado para optar por el título de Ingeniero Civil Electricista, Universidad de Chile, Santiago de Chile, Noviembre 2012.
- [18] S. Bækhoj, "Design and Control of an Inverter for Photovoltaic Applications," Aalborg Universitet, Aalborg - Dinamarca, Dissertation submitted to the Faculty of Engineering and Science at Aalborg University in partial fulfillment of the requirements for the degree of Doctor of Philosophy (Ph.D.) in Electrical Engineering, Mayo 2005.
- [19] Características del panel solar utilizado marca INTI, disponible en:  
<http://www.energiaymovilidad.com/energia-solar/77-paneles-solares-ips-20.html>
- [20] Características de la batería utilizada marca CSB, disponible en:  
[http://www.csb-battery.com/english/01\\_product/02\\_detail.php?fid=6&pid=21](http://www.csb-battery.com/english/01_product/02_detail.php?fid=6&pid=21)
- [21] Características del controlador de carga de batería marca INTI, disponible en:  
[http://www.energiaymovilidad.com/distribuidores?id\\_attachment=22](http://www.energiaymovilidad.com/distribuidores?id_attachment=22)
- [22] M. H. Rashid, Electrónica de potencia: circuitos, dispositivos y aplicaciones. Pearson Educación, Volumen 3, pp. 309 - 320, 2004.
- [23] D. Pefitsis, G. Adamis, P. Bakas and A. Balouktsis, "Photovoltaic system MPPTTracker investigation and implementation using DSP engine and buck - boost DC-DC converter ," *Power Electronics and Motion Control Conference, 2008. EPE-PEMC 2008. 13<sup>th</sup>*, Setiembre 2008.
- [24] J. Andujar, A. Barragán, M. Gegundez and F. Toro, "Aplicacion de la Matriz Jacobiana de un Sistema de Control Borroso a la Obtención de sus Estados de Equilibrio," *XXV Jornadas de Automática* , Huelva - España, Septiembre 2004.
- [25] J. Milena, "Control Lineal y No Lineal de un Levitador Magnético. Estudio Comparativo", Proyecto Fin de Carrera, ESCOLA TÈCNICA SUPERIOR D'ENGINYERIA DE TELECOMUNICACIÓ DE BARCELONA, Universidad Politecnica de Catalunya, 2010.
- [26] K. Ogata, Ingeniería de control moderna, tercera edición. Pearson Educación, 2003.
- [27] H. Rodriguez ,M. Escalante and M. Mata, "Control de seguimiento de la tensión de salida de un convertidor Boost". *Revista Ingenierías*, Enero-Marzo 2012, Año XV, No. 54, pp 28-36., 2012
- [28] F. Suzuki, Y. Chun and Y. Hori , "Anti-windup control using saturated state observer," *Advanced Motion Control, 1998. AMC '98-Coimbra., 1998 5th International Workshop on*. pp. 64-69, 1998.

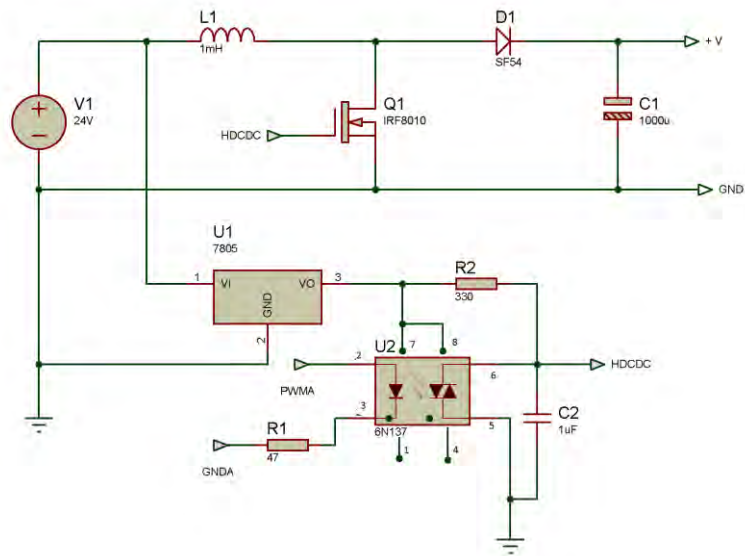
- [29] K. Armstrong, Control System Desing, Department of Mechanical and Environmental Engineering, University of California, pp. 216 - 251, 2002.
- [30] S. Balachandra and C. Shantha,. Numerical Methods: With Programs in BASIC, FORTRAN, Pascal an C++. Revised Edition, Universities Press, 2004.
- [31] F. Valderrama, H. Moreno and H. Vega, "Análisis, simulación y control de un convertidor de potencia DC-DC tipo boost," *Revista de la Facultad de Ingeniería, Ingenium*, pp. 44-55, Diciembre 2011.
- [32] M. Luna, "DISEÑO Y SIMULACIÓN DE INVERSOR MONOFÁSICO EN PUENTE COMPLETO MODULADO MEDIANTE PWM PARA UN SISTEMA FOTOVOLTAICO ", Proyecto Fin de Carrera, Ingeniería industrial: automática y electrónica industrial, Universidad Carlos III de Madrid, 2010.
- [33] M. F. N. Tajuddin, N.H. Ghazali, I. Daut and B. Ismail,"Implementation of DSP Based SPWM for single phase inverter", *Power Electronics Electrical Drives Automation and Motion (SPEEDAM), 2010 International Symposium on, SPEEDAM*, 2010.
- [34] Wei-Fu Lai, Shih –Ming Chen, T-Sorng-juu Liang and Kuan-Wen Lee, "Design and Implementation of Grid Connection Photovoltaic Micro Inverter", *Energy Conversion Congress and Exposition (ECCE), IEEE, ECCE*, 2012.
- [35] Phan Quoc Dzung, Dao Ngoc Dat, Nguyen Bao Anh, Le Chi Hiep, "Design of HERIC Inverter for PV Systems by Using Hardware in the Loop (HIL) Concept", *Industrial Electronics and Applications (ICIEA), 2014 IEEE 9th Conference on (ICIEA)*, 2014.
- [36] K. Kumar and A. Pattanaik, "Comparative assessment of leakage current in a photovoltaic grid connected single phase transformerless inverter system," *International Conference on Recent Advances and Innovations in Engineering (ICRAIE)*, 2014.
- [37] G. Mejía, N. Muñoz, J. Cano, "Modeling, Analysis and Design Procedure of LCL Filter for Grid Connected Converters", *Power Electronics and Power Quality Aplications (PEPQA)* , 2015.
- [38] A. Villa, " Estudio del Filtro LCL aplicado a Inversores Fotovoltaicos", Proyecto de Final de Carrera, Departamento de ingenieria electrica, UNIVERSIDAD CARLOS III DE MADRID, 2011.
- [39] H. R. Karshenas and H. Saghafi, "Basic Criteria in Designing LCL Filters for Grid Connected Converters," *IEEE International Symposium on Industrial Electronics*, vol. 3. pp. 1996–2000, 2006.
- [40] L. Schwartfeger and D. Santos-Martin, "Review of Distributed Generation Interconnection Standards ", EEA Conference & Exhibition, Auckland, June 2014.
- [41] P. Rodriguez, A. Luna, I. Candela, R. Teodorescu, and F. Blaabjerg, "Grid synchronization of power converters using multiple second order generalized integrators," *Industrial Electronics, 2008. IECON 2008. 34<sup>th</sup> Annual Conference of IEEE*, 2008.
- [42] T. Basso, J. Hambrick and D. DeBlasio, "Update and review of IEEE P2030 Smart Grid Interoperability and IEEE 1547 interconnection standards", *Innovative Smart Grid*

*Technologies (ISGT) IEEE PES ,2012.*

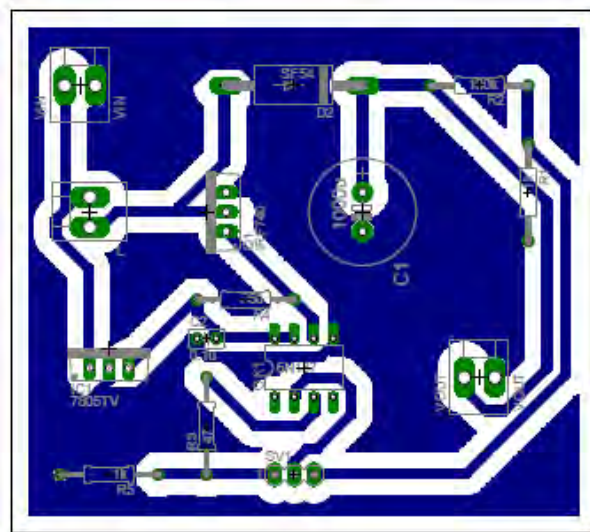
- [43] Xiao-Qiang GUO, Wei-Yang WU and He-Rong GU, "Phase locked loop and synchronization methods for gridinterfaced converters: a review", *PRZEGLĄD ELEKTROTECHNICZNY (Electrical Review)*, ISSN 0033-2097 , 2011.
- [44] P. Rodriguez, A. Luna, I. Candela, R. Mujal, and R. Teodorescu, "Multiresonant frequency locked loop for grid synchronization of power converters under distorted grid conditions," *IEEE Transactions on Industrial Electronics*, vol. 58, 2011.
- [45] J. Olives, "Control convertidor dc-ac de 100kW," Proyecto de Final de Carrera, Grado en Ingeniería Eléctrica , Escola d'Enginyers de Terrassa , Universidad Politecnica de Cataluña, 2013.
- [46] D. G. Zill, *Differential Equations with Modelilng Aplications*. International Thomson Ed., 1997, vol 6.
- [47] M. Bhardwaj, "Software phase locked loop design using C2000 microcontrollers for single phase grid connected inverter", Texas Instruments, *Application Report*, 2013.
- [48] R. Kippenberger, "On Real Time Digital Phase Locked Loop Implementation with Application to Timing Recovery", A thesis submitted in partial fulfillment of the requirements for the degree of Master of Engineering in Electrical and Electronic Engineering, University of Canterbury, Christchurch, New Zealand, 2006.
- [49] A. Reznik, M.Godoy Simões, Ahmed Al-Durra, S. M. Muyeen, "LCL Filter Design and Performance Analysis for Grid Interconnected Systems", *Industry Applications*, IEEE Transactions on (Volume:50 , Issue: 2 ), 2013.
- [50] D. Gámez, E. Guama, J. Revelo, and E. Escobar, "Implementation a HERIC inverter prototype connected to the grid controlled by SOGI-FLL," *Power Electronics and Power Quality Applications (PEPQA)*, 2015 IEEE Workshop on, Bogotá- Colombia, 2015.
- [51] D. Gámez, E. Guama, J. Revelo, and E. Escobar, "SOGI-FLL for synchronization and fault detection in an inverter connected to the grid," *INNOVATIVE SMART GRID TECHNOLOGIES CONFERENCE LATINAMERICA*, Montevideo - Uruguay, 2015.

## ANEXOS

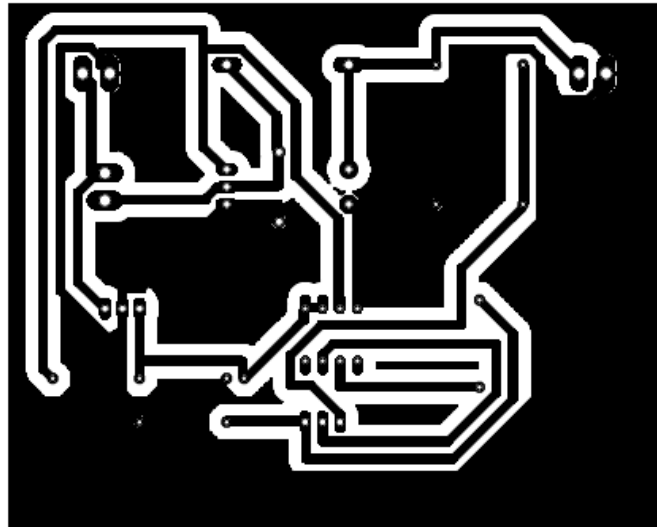
### Anexo 1 Esquema convertidor DC-DC en topología Boost



### Anexo 2 Esquema del circuito impreso convertidor DC-DC en topología Boost

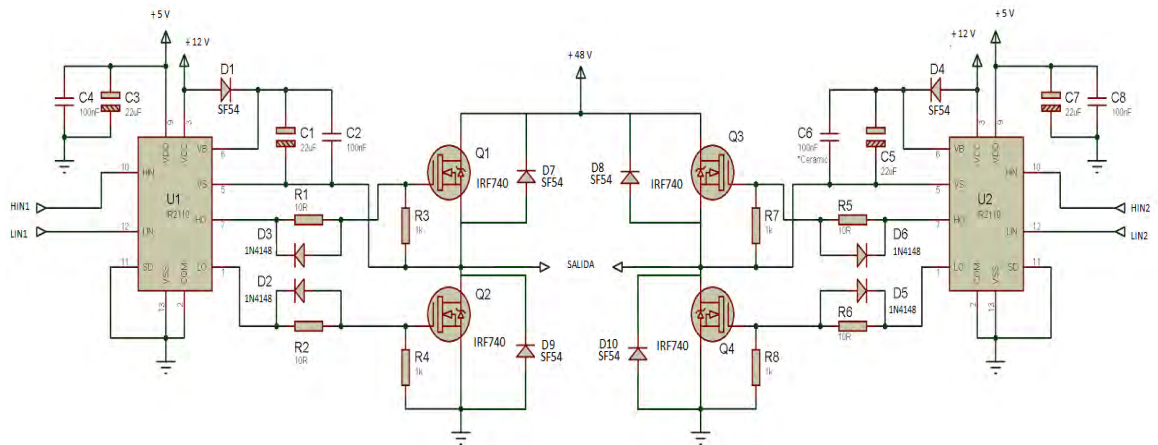


Vista de componentes

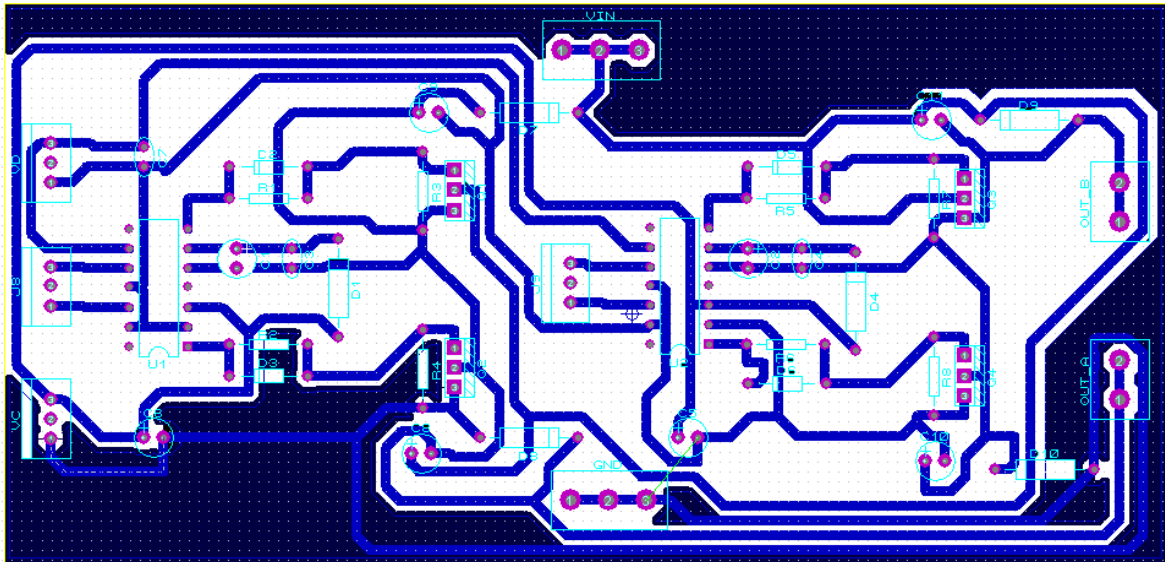


Vista de pistas

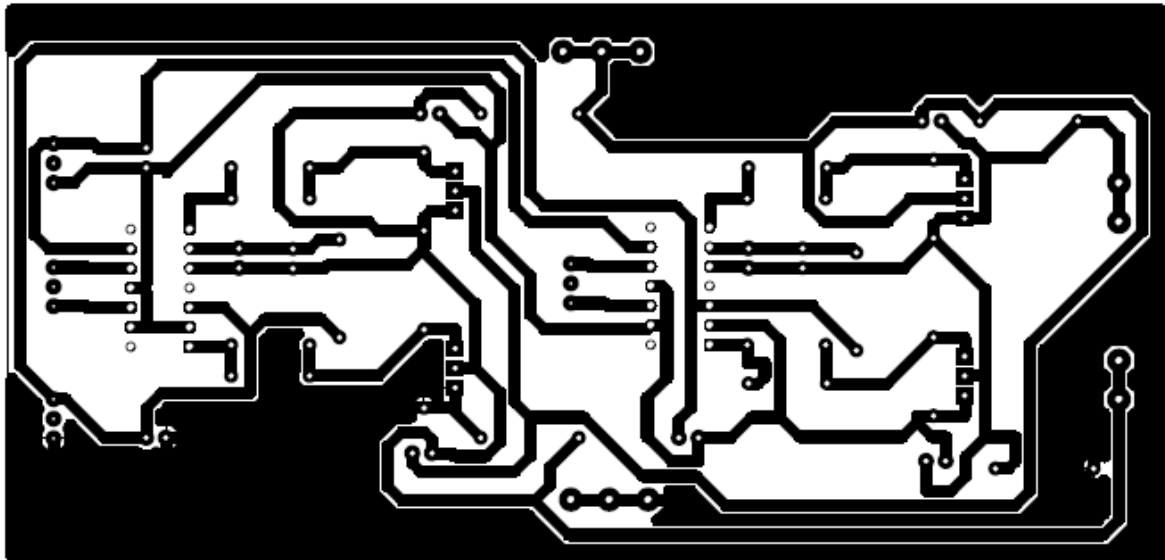
### Anexo 3 Esquema inversor puente completo con Mosfet's activado mediante IR2110



Anexo 4 Esquema del circuito impreso inversor puente completo con Mosfet's activado mediante IR2110



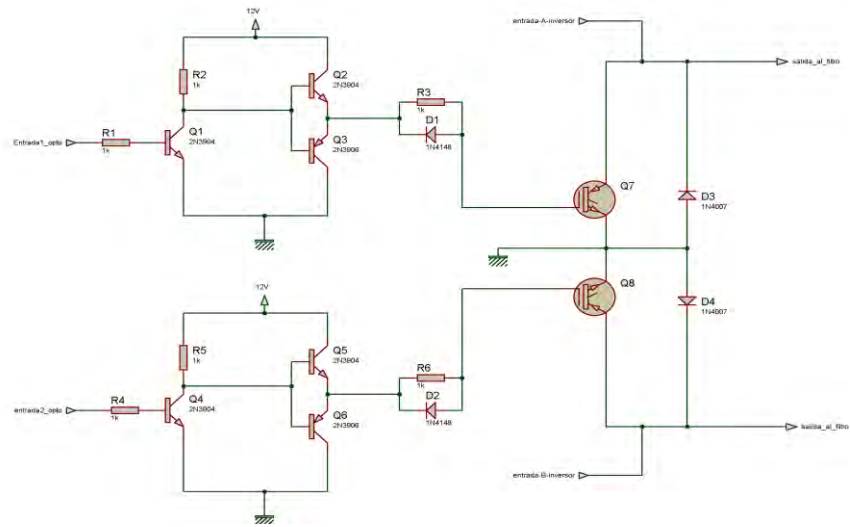
Vista de componentes



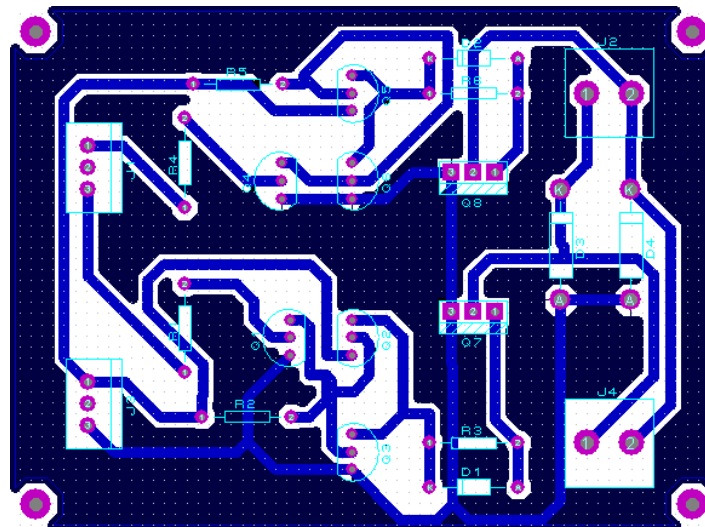
Vista de pistas



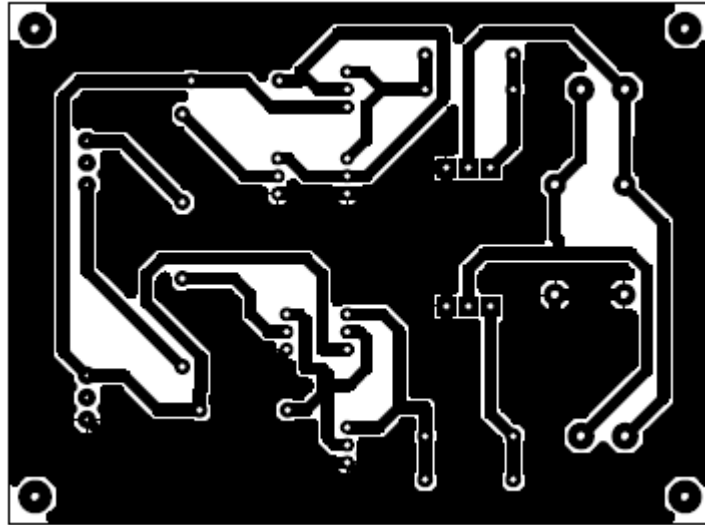
### Anexo 5 Esquema etapa inversor HERIC



### Anexo 6 Esquema del circuito impreso inversor etapa inversor HERIC

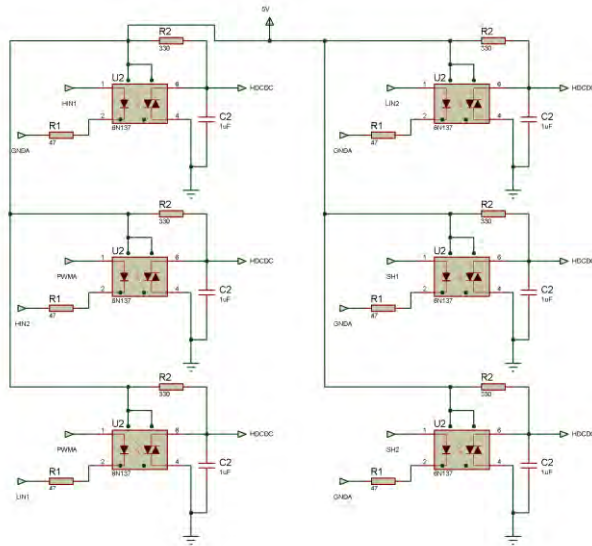


Vista de componentes

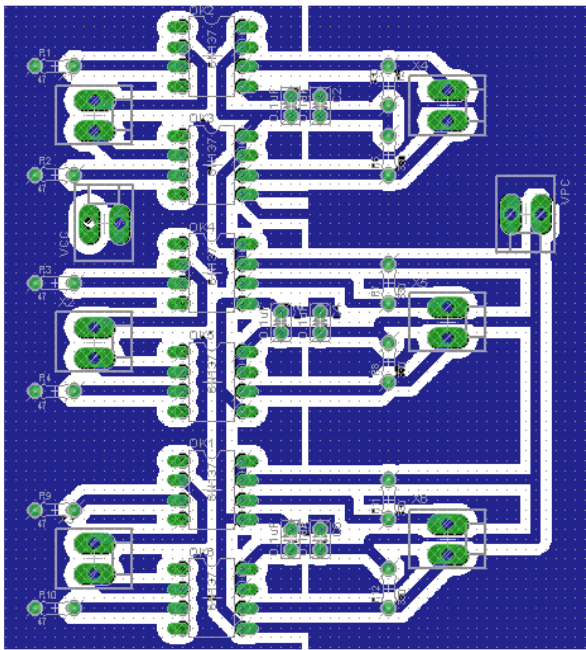


Vista de pistas

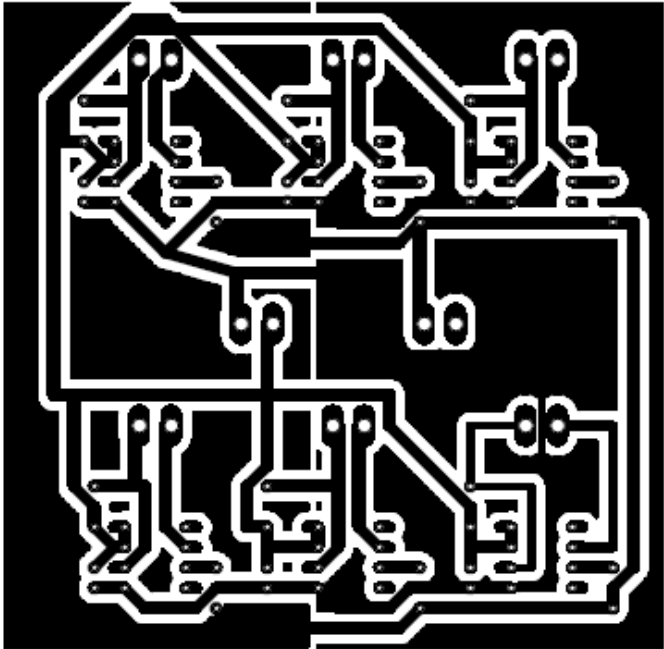
### Anexo 7 Esquema de opto acopladores 6N137 para protección del inversor



Anexo 8 Esquema del circuito impreso optoacopladores 6N137 – protecciones del inversor

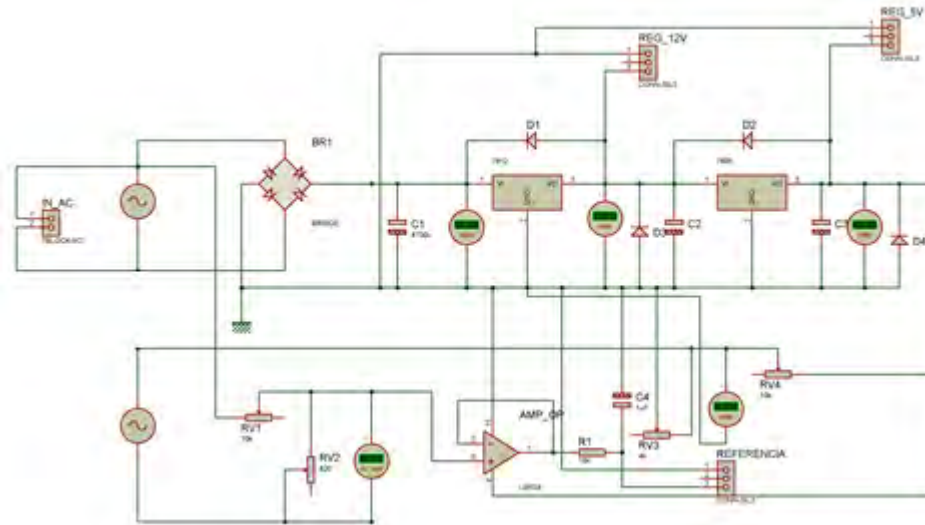


Vista de componentes

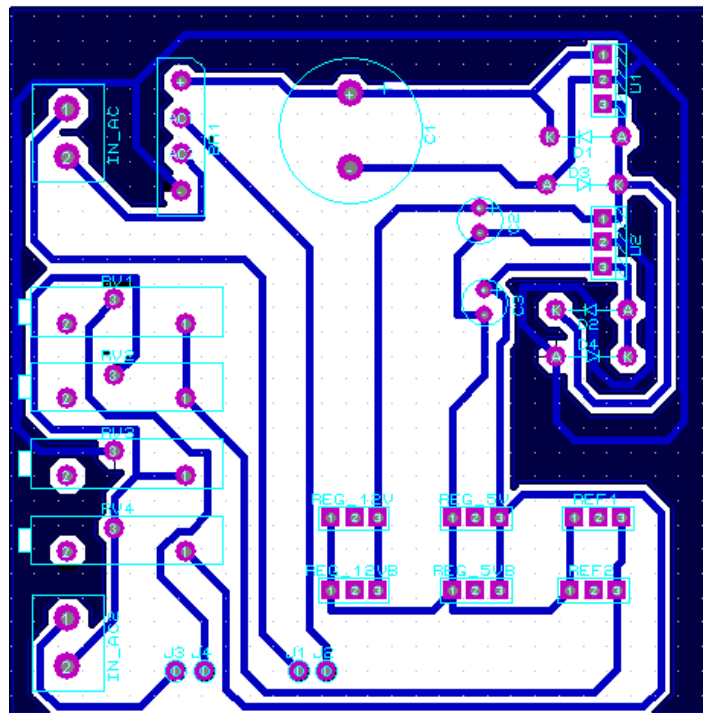


Vista de pistas

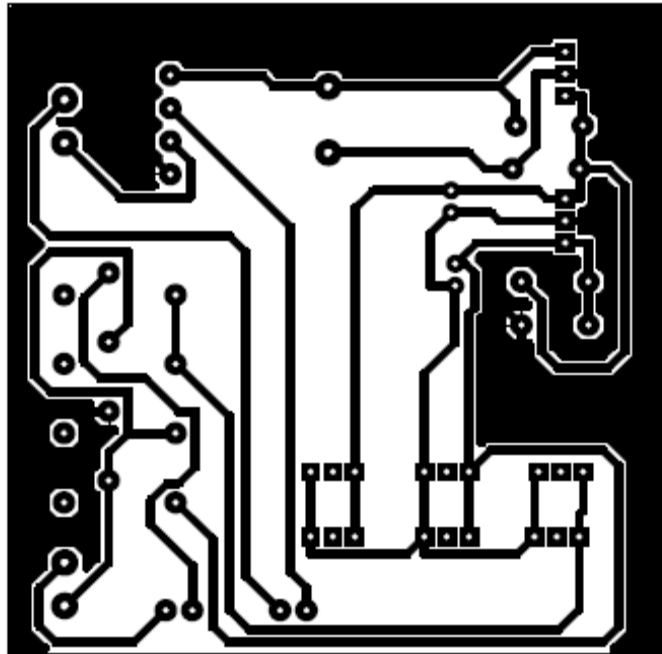
### Anexo 9 Esquema lectura de la referencia (RED ELECTRICA) y alimentación Arduino DUE



### Anexo 10 Esquema del circuito impreso lectura de la referencia (RED ELECTRICA) y alimentación Arduino DUE



Vista de componentes



Vista de pistas

### Anexo 11 Código de análisis en Matlab® del convertidor DC-DC en topología Boost controlado mediante PI Anti-WindUp

```

clear all
close all
clc

% Definición de parámetros

E=24;           % Voltaje de entrada
Vo=48;          % Voltaje esperado a la salida
L=1e-3;        % Valor de inductancia
Cc=1000e-6;    % Valor de capacitancia
rl=0.1;        % Resistencia interna en el inductor
R=13;          % Resistencia de carga a máxima potencia en la fuente
D =1-(E/Vo);   % Ciclo útil
V=[0;0];       % Vector de voltaje
I=[0;0];       % Vector de corriente
U=[0;0];       % Vector de entrada
Uco=[0;0];     % Vector de entrada sin saturada
Epi=[0;0];    % Vector de error de saturación
Err=[0;0];     % Vector de error
Ts=1e-4;       % Tiempo de muestreo
tfinal=2;      % Tiempo de simulación
Vref=48;       % Voltaje de referencia
t=0:Ts:tfinal; % Vector de tiempo
Uc=0.5;        % Ciclo útil constante
Umax=0.99;     % Valor máximo de ciclo útil

```

```

% Representación en espacio de estados

% Linealización del sistema mediante el cálculo del Jacobiano

syms ia v u;

f1=(1/Cc)*((u*ia)-(v/R));
f2= (1/L)*(E-(ia*rl)-(u*v));

A = [diff(f1,v) diff(f1,ia);...
     diff(f2,v) diff(f2,ia)];

B = [diff(f1,u);...
     diff(f2,u)];

% Cálculo de los parámetros en el punto de linealización

u = 1-(E/Vo);
ia = E/(rl+(u^2*R));
v = u*ia*R;

% Evaluación de las matrices

A2 = eval(A);
B2 = eval(B);
C2 = [-1 0];
D2=[0];

% Función de transferencia conversor DC-DC
[NUM,DEN] = ss2tf(A2,B2,C2,D2);
G=tf(NUM,DEN)

% Sintonización PI mediante Ziegler y Nichols

kcr=-(DEN(1,2)/NUM(1,2)); % Calculado mediante análisis de Routh Hurwitz
Tcr=6.96e-3; % Calculado mediante respuesta del sistema a kcr

kp=kcr/2.2
ti=Tcr/1.2
Tt=sqrt(ti*kp) % Factor de adición del PI AntiWindup

% Funcion de transferencia del controlador PI
numc=[kp ti];
denc=[1 0];
Cs=tf(numc,denc);

% Función de transferencia total del sistema
Hs=G*Cs;

%%

% Sistema discreto mediante Euler

Rcarga=100; % Variación de resistencia en la carga

for n=2:tfinal/Ts
    % Ecuaciones DC DC controlador por PI AntiWindup

```

```

Err(n+1)= Vref-V(n);
Epi(n+1)=Uco(n)-U(n);
% Señal de control PI AntiWindpu
U(n+1)=(Err(n+1)*kp*(ti+Ts)/ti)-(kp*Err(n))+(Epi(n+1)*Ts/Tt)+(U(n));
% Saturación del sistema
if U(n+1)>1
    Uco(n+1)=1;
elseif U(n+1)<0
    Uco(n+1)=0;
else (U(n+1)<=1 && 0<=U(n+1));
    Uco(n+1)=U(n+1);
end
% Señal voltaje
V(n+1) = V(n)+((Ts/Cc)*(Uco(n+1)-(V(n)/Rcarga)));
% Señal de corriente
I(n+1) = I(n)+((Ts/L)*(E-I(n)*rl-(Uco(n+1).*V(n))));
end

% Visualización de variables
figure
plot(t,V);           % Voltaje
grid on;
figure
plot(t,Uco,t,U);    % Señal de control saturada vs señal de control
grid on;

```

## Anexo 12 Código de análisis en Matlab® del sistema de sincronización SOGI-FLL discretizado mediante Euler.

```

clear all
close all
clc

% Definicion de vectores, constantes y condiciones iniciales

w=2*pi*60;           % Frecuencia de red
tfinal=0.2;         % Tiempo de simulacion
k=sqrt(2);           % Constante del sistema SOGI
L=92;                % Constante del FLL
Ts=1e-4;            % Tiempo de muestreo
t=0:Ts:tfinal;      % Vector de tiempo
X1=[0;0.1];         % Salida X1=V'
X2=[0;0];           % Salida X2=Qv'*W'
X3=[0;w];           % Salida X3=Frecuencia de resonancia de SOGI
Ev=[0;0];           % Vector de error
%%
% Generacion de señales de entrada
% CASO 1:Cambio de fase de pi/2 en t/2
H=length(t);
for n=1:floor(H)
    u(n)=sin(w*Ts*n);
end
for n=floor(H/2):H
    u(n)=sin(w*Ts*n+pi/2);
end

%% CASO 2: ARMONICOS
H=length(t);
for n=1:floor(H)

```

```

        u(n)=sin(w*Ts*n);
    end
    for n=floor(H/2):H
        u(n)=sin(w*Ts*n)+0.1*sin(30*w*Ts*n);
    end
%% CASO 3: Cambio de frecuencia en t/2
H=length(t);
    for n=1:floor(H)
        u(n)=sin(w*Ts*n);
    end
    for n=floor(H/2):H
        u(n)=sin(-2*pi*65*Ts*n);
    end
%% CASO 4: Variacion de amplitud en t/2
H=length(t);
    for n=1:floor(H)
        u(n)=sin(w*Ts*n);
    end
    for n=floor(H/2):H
        u(n)=0.8*sin(w*Ts*n);
    end

%% Señal sinusoidal normal
H=length(t);
    for n=1:floor(H)
        u(n)=sin(w*Ts*n);
    end

%%
% Controlador SOGI FLL con ganancia normalizada
% Algoritmo discretizado mediante euler
    for n=2:tfinal/Ts

        %ecuaciones sogi fll no lineal.

        X1(n+1)=X1(n)+(-k.*X3(n).*X1(n)-(X3(n)).^2.*X2(n)+k.*X3(n).*u(n)).*Ts;
        X2(n+1)=X2(n)+X1(n).*Ts;
        X3(n+1)=X3(n)+( (-
L*k.*X3(n).^2.*X2(n)) / ((X1(n).^2)+X2(n).^2.*X3(n).^2) ).*(u(n)-X1(n)).*Ts;
        Ev(n+1)=u(n)-X1(n);
        V(n+1)=X1(n+1).^2+X2(n+1).^2.*X3(n+1).^2;

    end

%% Visualización de resultados
% Salida vs Entrada
plot(t,X1,t,u)
grid on
% Señal de Error
figure()
plot(t,Ev)
grid on
% Frecuencia de resonancia
figure()
plot(t,X3)
grid on

```



## Anexo 13 Código del prototipo en Arduino IDE.

```
// Inversor Fotovoltaico de Conexion a Red
// David Esteban Gámez Patiño
// Edison Geovanny Guama Erira

//-----
// Constantes control DC-DC Boost
//-----
float V=0,U=0.5,Ua=0.5,Va=0,M,Erra=24;
float Uc=0.5;
unsigned long tiempo2;
unsigned long tprevio2=0;
unsigned long resta2;
const long intervalo2 =50;
float Ts=1e-4;
const float ti=0.0056;
const float kp=0.0099;
const float Tt=0.0097;
float Err=0,Uco=0,Epi=0;

//-----
// Constantes sistema de control SOGI-FLL
//-----
unsigned long tiempo; // variable en la que se almacenara el tiempo transcurrido
despues de encender la placa
unsigned long tprevio=0;
unsigned long resta;
int intervalo =100;
float w=2*3.141592*60;
float k=1.4142;
int L=92;
//float Ts=1e-4;
float X1=0.01;
float X2=0.0;
float X3=w;
float Ev=0.0;
//float
u[]={0.0377,0.0753,0.113,0.15,0.1875,0.2242,0.260,0.297,0.333,0.368,0.402,0.437,0
.47,0.503,0.535,0.567,0.598,0.628,0.656,0.684,0.711,0.737,0.762,0.786,0.809};
float u;
float g;
float m;

//-----
// Declaración de Salidas
//-----
void setup() {
  // put your setup code here, to run once:
  pinMode(9,OUTPUT);
  pinMode(10,OUTPUT);
  pinMode(11,OUTPUT);
}

void loop() {
  // put your main code here, to run repeatedly:
  tiempo2=millis();
  resta2=tiempo2-tprevio2;
  if (resta2>=intervalo2){
    tprevio2=tiempo2;
```

```

// Sensor de Voltaje
V=(analogRead(A0)*3.3)/1024)*100;
// Error de estado estacionario
Err=24-V;
// Controlador PI Windup
if (V==0){
    U=0;
}
else {
    Epi=Uco-U;
    U=(Err*kp*(ti+Ts))/ti-(kp*Erra)+(Epi*Ts/Tt)+(Ua);
}
if (U>1) {
    Uco=1;
}
else if (U<0) {
    Uco=0;
}
else {
    Uco=U;
}
// Actualizacion de variables
Ua=U;
Va=V;
Erra=Err;
// Escritura Analoga
analogWrite(9,255*(1-Uco));
}

    tiempo=micros();
resta=tiempo-tprevio;
if(resta>=intervalo)
{
    tprevio=tiempo;
    u=analogRead(A1);
    g=(u/490)-1;

    if(X1>-0.001 && X1<0.001)
    {
        X1=0.001;
    }
}
//-----
// Control de sincronizacion SOGI-FLL discretizado mediante euler.
//-----
X1=X1+(-k*X3*X1-(X3*X3)*X2+k*X3*g)*Ts;
X2=X2+X1*Ts;
X3=X3+((-L*k*(X3*X3)*X2)/((X1*X1)+(X2*X2)*(X3*X3)))*(g-X1)*Ts;
if(X1>0 )
{
    digitalWrite(11,0);
    if(g>=0.0001)
    {
        digitalWrite(10,1);
    }
    m=mapfloat(X1,0,1,0,255);
    analogWrite(6,255-0.95*m);
    analogWrite(7,255);
}
else
{
    digitalWrite(10,0);
}

```

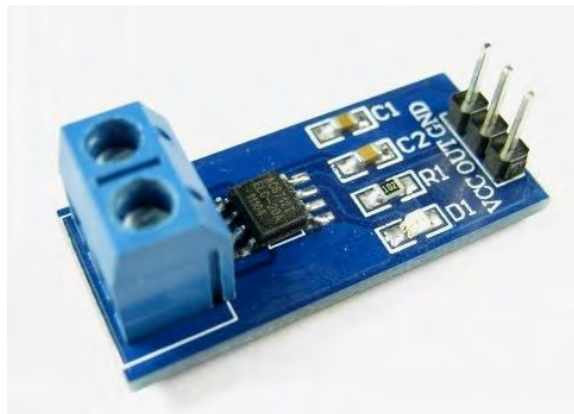
```

        if(g<=-0.0001)
        {
            digitalWrite(11,1);
        }
        m=mapfloat(X1,0,-1,0,255);
        analogWrite(7,255-0.95*m);
        analogWrite(6,255);
    }
}
}
//-----
// Funciones
//-----

float mapfloat(float x, float in_min, float in_max, float out_min, float out_max)
{
    return (float)(x - in_min) * (out_max - out_min) / (float)(in_max - in_min) +
    out_min;
}

```

#### Anexo 14 Descripción sensor ACS712.



Este sensor es usado para la recolección de información en términos de corriente, posee 3 terminales VCC que es la entrada de 5V, GND que es la tierra del circuito, y OUT que es la salida. Este sensor tiene una resolución de 185mV/A y la corriente máxima soportada es de 5A.