

**DISEÑO E IMPLEMENTACIÓN DE UN GENERADOR DE RF EN LAS
BANDAS VHF Y UHF**

**CECILIA MARCELA CALPA ORTIZ
GABRIEL HERNANDO VILLOTA BRAVO**

**UNIVERSIDAD DE NARIÑO
FACULTAD DE INGENIERIA
INGENIERIA ELECTRONICA
SAN JUAN DE PASTO**

2013

**DISEÑO E IMPLEMENTACIÓN DE UN GENERADOR DE RF EN LAS
BANDAS VHF Y UHF**

**CECILIA MARCELA CALPA ORTIZ
GABRIEL HERNANDO VILLOTA BRAVO**

**Trabajo de grado presentado como requisito para optar al título de Ingeniero
Electrónico**

**ASESOR
CARLOS ANDRÉS VITERI MERA
INGENIERO ELECTRONICO**

**UNIVERSIDAD DE NARIÑO
FACULTAD DE INGENIERIA
INGENIERIA ELECTRONICA
SAN JUAN DE PASTO**

2013

NOTA DE RESPONSABILIDAD

Las ideas y conclusiones aportadas en el siguiente trabajo son responsabilidad exclusiva del autor.

Artículo 1ro del Acuerdo No. 324 de octubre 11 de 1966 emanado del Honorable Consejo Directivo de la Universidad de Nariño.

Nota de aceptación

Firma del presidente del Jurado

Firma del Jurado

Firma del Jurado

Nariño, 30 de Agosto de 2013

CONTENIDO

Pág.

INTRODUCCION.....	14
JUSTIFICACIÓN	17
1. OBJETIVOS.....	18
2. MARCO TEÓRICO	19
2.1 OSCILADORES DE RADIOFRECUENCIA	19
2.1.1 OSCILADORES SINTONIZADOS POR VARACTOR	19
2.2 OSCILADORES CONTROLADOS POR CRISTAL.....	20
2.3 SINTETIZADORES DE FRECUENCIA	20
2.3.1 LAZO DE SEGUIMIENTO DE FASE (PLL, PHASE-LOCKED LOOPS) .	21
2.3.1.1 ESTADOS DE FUNCIONAMIENTO DEL PLL	25
2.3.1.2 RANGOS DE FUNCIONAMIENTO DE UN PLL.....	25
2.3.1.4 PREESCALAMIENTO.....	28
3. DISEÑO	31
3.1 GENERACION DE RADIOFRECUENCIA	31
3.2 POTENCIA	36
3.3 INTERFAZ DIGITAL.....	36
3.3.1 PROGRAMACIÓN	36
3.4 MÓDULO DE ALIMENTACIÓN.....	37
4. SIMULACION	38
5. IMPLEMENTACIÓN.....	40
6. CARACTERIZACIÓN	41
7. MODULACIÓN DIGITAL DE AMPLITUD	51
7.1 GENERADOR DE PULSOS.....	52
7.2 MODULADOR.....	53

7.3	IMPLEMENTACIÓN	53
7.4	CARACTERIZACIÓN	54
8.	CONCLUSIONES	63
9.	RECOMENDACIONES	64
10.	REFERENCIAS	66
11.	ANEXOS.....	68
11.1.	ANEXO A: MANUAL DE FABRICACIÓN.....	68
11.2.	ANEXO B: MANUAL DE USUARIO	102

1.

LISTA DE FIGURAS

	Pág
Figura 1. Respuesta de la ganancia en frecuencia de un circuito microondas.	16
Figura 2. Lazo de seguimiento de fase.	21
Figura 3. Diagrama de bloques de un PLL.	22
Figura 4. Diagrama de bloques de un modelo linealizado de un PLL.	24
Figura 5. Rangos de funcionamiento de un PLL.	26
Figura 6. Sintetizador de frecuencia simple.	27
Figura 7. Sintetizador de frecuencia con divisor para la frecuencia de referencia	28
Figura 8. Sintetizador de frecuencia con preescalamiento fijo.	29
Figura 9. Diagrama de conexiones lógicas del generador de RF.	31
Figura 10. Potencia máxima de salida.	33
Figura 11. Potencia de salida promedio.	34
Figura 12. Desviación estándar de la potencia de salida medida y la potencia de salida promedio.	35
Figura 13. Simulación de un generador de RF basado en PLL.	38
Figura 14. Densidad espectral de la señal de salida ajustada en 2.4 GHz.	39
Figura 15. Aspecto externo del generador de RF.	40
Figura 16. Ruido de fase en la frecuencia de 600 MHz a 30°C, 40°C y 50°C.	41
Figura 17. Densidad espectral de potencia en la frecuencia de 600 MHz.	42
Figura 18. Ruido de fase en la frecuencia de 1200 MHz a 30°C, 40°C y 50°C.	42
Figura 19. Densidad espectral de potencia en la frecuencia de 1.2 GHz.	43
Figura 20. Ruido de fase en la frecuencia de 1.8 GHz a 30°C, 40°C y 50°C.	43
Figura 21. Densidad espectral de potencia en la frecuencia de 1.8 GHz.	44
Figura 22. Ruido de fase en la frecuencia de 2.4 GHz a 30°C, 40°C y 50°C.	44
Figura 23. Densidad espectral de potencia en la frecuencia de 2.4 GHz.	45
Figura 24. Ruido de fase en la frecuencia de 3 GHz a 30°C, 40°C y 50°C.	45
Figura 25. Densidad espectral de potencia en la frecuencia de 3 GHz.	46
Figura 26. Ruido de fase en la frecuencia de 3.6 GHz a 30°C, 40°C y 50°C.	46
Figura 27. Densidad espectral de potencia en la frecuencia de 3.6 GHz.	47
Figura 28. Ruido de fase en la frecuencia de 4.2 GHz a 30°C, 40°C y 50°C.	47
Figura 29. Densidad espectral de potencia en la frecuencia de 4.2 GHz.	48
Figura 30. Diseño de un modulador digital de amplitud.	51
Figura 31. Diagrama del diseño del modulador digital de amplitud.	52
Figura 32. Aspecto externo del modulador.	53
Figura 33. Señal rectangular en el tiempo.	54
Figura 34. Transformada de Fourier para un pulso rectangular.	54

Figura 35. Transformada de Fourier centrada en la frecuencia de la onda portadora.	55
Figura 36. Señal en banda base con dos estados y periodo de 2ms.	56
Figura 37. Densidad espectral de potencia de la señal modulada, con selección de dos estados y periodo de 2ms en el generador de pulsos.	56
Figura 38. Señal en banda base con dos estados y periodo de 4ms.	57
Figura 39. Densidad espectral de potencia de la señal modulada, con selección de dos estados y periodo de 4ms en el generador de pulsos.	57
Figura 40. Señal en banda base con tres estados y periodo de 2ms.	58
Figura 41. Densidad espectral de potencia de la señal modulada, con selección de tres estados y periodo de 2ms en el generador de pulsos.	58
Figura 42. Señal en banda base con tres estados y periodo de 4ms.	59
Figura 43. Densidad espectral de potencia de la señal modulada, con selección de tres estados y periodo de 4ms en el generador de pulsos.	59
Figura 44. Señal en banda base con cinco estados y periodo de 2ms.	60
Figura 45. Densidad espectral de potencia de la señal modulada, con selección de cinco estados y periodo de 2ms en el generador de pulsos.	60
Figura 46. Señal en banda base con cinco estados y periodo de 4ms.	61
Figura 47. Densidad espectral de potencia de la señal modulada, con selección de cinco estados y periodo de 4 ms en el generador de pulsos.	61

LISTA DE TABLAS

Tabla I. Desviación de frecuencia de la señal de salida	49
Tabla II. armónicos de la señal de salida	50
Tabla III. Valores nulos en el espectro de las diferentes señales moduladas	62

LISTA DE ANEXOS

Anexo A: Manual de Construcción

Anexo B: Manual de Usuario

GLOSARIO

PLL: (Phase Locked Loop) Lazo de Enganche de Fase. Es un sistema retroalimentado que consta de un comparador de fase, un filtro pasa bajas, un amplificador y un oscilador controlado por tensión (VCO). A partir de una señal de referencia externa, controla la frecuencia y fase de un oscilador, permitiendo así la implementación de un sintetizador de frecuencias.

VCO: (Voltage-controlled oscillator) Oscilador Controlado por Tensión. Es un dispositivo electrónico que usa amplificación, realimentación y circuitos resonantes que da a su salida una señal eléctrica de frecuencia proporcional a la tensión de entrada

SMA: (SubMiniature version A) un tipo de conector roscado para cable coaxial utilizado en microondas, útil hasta una frecuencia de 33 GHz. Tienen una impedancia característica de 50Ω

RF: Radiofrecuencia, contiene las frecuencias situadas entre 3 kHz y 300 GHz.

VHF:(Very High Frequency) es la banda del espectro electromagnético que ocupa el rango de frecuencias de 30 MHz a 300 MHz.

UHF:(Ultra High Frequency, 'frecuencia ultra alta') es una banda del espectro electromagnético que ocupa el rango de frecuencias de 300 MHz a 3 GHz.

DAC:(digital to analogue converter) es un dispositivo para convertir datos digitales en señales de corriente o de tensión analógica.

PIC: Es un dispositivo elaborado por Microchip Inc. Según sus diseños y modelos es posible controlar diferentes periféricos de entrada/salida, como por ejemplo teclados, displays, leds, botones, displays gráficos, hasta módulos gps, wifi, bluetooth, pantallas touch etc.

Densidad Espectral: Informa de cómo está distribuida la potencia de una señal sobre las distintas frecuencias de las que está formada, es decir, su espectro.

RESUMEN

En este proyecto se presenta el diseño e implementación de un generador de RF con potencia y frecuencia variables. Para la implementación del dispositivo se hace uso de la técnica de Lazo de Enganche de Fase (Phase Locked Loop, PLL), y se añaden las etapas de amplificación, atenuación y control para todo el sistema.

El generador de RF es un importante instrumento de trabajo que permite el estudio de los temas relacionados con propagación electromagnética, tales como determinar la potencia recibida en un área determinada y poder determinar la mejor ubicación de los sistemas de transmisión.

ABSTRACT

This project presents the design and implementation of a RF generator with variable frequency and power. The device implementation is made using the technique of phase locked loop (PLL), are added the amplifier, attenuation and control stages for the entire system.

The RF generator is an important working tool that allows the study of electromagnetic propagation topics, such as determining the power received in a particular area and determine the best location of the transmission systems.

INTRODUCCION

Los sistemas de radiocomunicaciones se han desarrollado rápidamente en los últimos años, lo cual ha generado una mayor interés por conocer los fenómenos de propagación de señales electromagnéticas; En los procesos de propagación el generador de RF es uno de los más importantes instrumentos de trabajo, ya que facilita la implementación de sistemas que permitan la realización de pruebas y mediciones sobre propagación electromagnética, y circuitos microondas.

Las comunicaciones inalámbricas hacen uso de un sistema radioeléctrico, consistente de un transmisor, un receptor y un medio de propagación. El soporte físico de la comunicación son ondas electromagnéticas. El transmisor toma la información que va a comunicarse y la convierte en una señal electrónica compatible con el medio de comunicaciones. Este proceso suele incluir la generación de una señal con una frecuencia en un punto deseado del espectro, la modulación y la amplificación.

En la transmisión por radio el medio natural de propagación es la atmosfera terrestre, y los procesos físicos que intervienen en la propagación de las ondas electromagnéticas son principalmente la atenuación, la reflexión especular y difusa, la difracción, la refracción y la dispersión [1], es por ello, que siempre que se va a implementar un nuevo sistema de radiotransmisión, se realizan estudios de propagación, uno particularmente es el estudio de potencia promedio, que básicamente es la suma de las ganancias y pérdidas que a lo largo de su trayectoria sufre una señal transmitida debido a los múltiples factores por los cuales se ve afectada. Esto permite establecer si la transmisión de información es eficiente o, qué parámetros deberán tener los equipos para que ésta lo sea.

De esta forma, el generador de RF permite el estudio de la propagación electromagnética ya que al ser capaz de entregar una señal de frecuencia y potencia configurable, puede ser utilizado en la implementación del transmisor como del receptor de distintos sistemas radioeléctricos en los diferentes estudios de propagación.

En un modelo de un sistema radioeléctrico, se establece la necesidad de realizar una conversión de energía electromagnética guiada en radiada, y viceversa. Esta

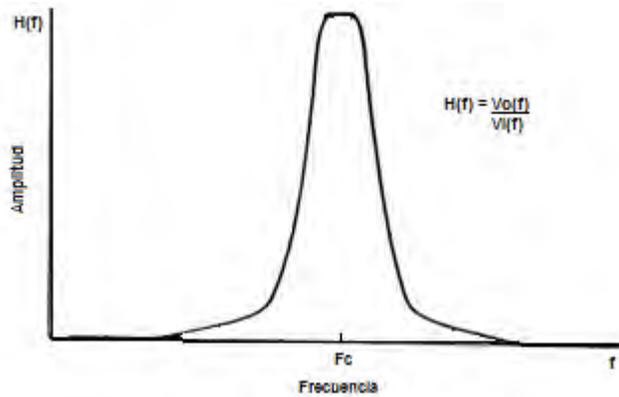
conversión es realizada a través de antenas. Las funciones básicas de una antena son las de transmitir y la de recibir energía, bajo condiciones particulares para cada aplicación. Dado que la antena forma parte de un sistema de radiocomunicación más complejo, es necesario caracterizarla con una serie de parámetros que la describan y permitan evaluar el efecto que una determinada antena va a tener sobre el sistema en su conjunto. Los parámetros básicos de una antena son: polarización, patrón de radiación, ganancia y la respuesta en frecuencia. [2]

Por lo general, para caracterizar o calibrar el funcionamiento de una antena es necesaria otra denominada sonda que transmita una señal para de esta forma registrar la señal recibida en la antena. El generador de RF proporciona una señal de referencia que permite tanto caracterizar como calibrar una determinada antena.

Así mismo, el generador de RF también permite el estudio y caracterización de los circuitos microondas; en la actualidad el empleo de sistemas de microondas es muy importante, sus aplicaciones incluyen control de tráfico aéreo, navegación marina, control de misiles, aviación, vigilancia, telecomunicaciones, entre muchas otras.

Esta caracterización se realiza de acuerdo con los parámetros de dispersión (S). Particularmente el generador de RF permite la medida del parámetro S_{21} , que es la ganancia de la tensión en directa, dicha medición permite generar graficas de la respuesta de la ganancia en frecuencia [3]. Un ejemplo de esto es la gráfica mostrada en la figura 1.

Figura 1. Respuesta de la ganancia en frecuencia de un circuito microondas.



Es así como con ayuda del generador de RF se podrá conocer el comportamiento de un circuito microondas, y de este modo saber si un determinado diseño es satisfactorio o no.

En este sentido, este proyecto tiene como objetivo principal el diseño e implementación de un generador de RF con frecuencias de salida en las bandas de VHF (Very High Frequency) y UHF (Ultra High Frequency), que permita el fortalecimiento de la investigación de los sistemas de comunicación.

El diseño del generador de RF se hace mediante el empleo de la técnica de Lazo de Enganche de Fase (Phase Locked Loop, PLL). También se realiza las etapas de amplificación, atenuación y control para todo el sistema.

Este documento presenta el diseño del generador de RF. En la sección II se encuentra el marco teórico del proyecto, en la sección III las etapas del diseño, tales como: generación de radiofrecuencia, potencia, interfaz digital, diseño de placas y módulo de alimentación, en la sección IV la simulación del sistema haciendo uso de la herramienta Simulink de Matlab, en la sección V la implementación y en la sección VI la caracterización del generador de RF haciendo uso del analizador de espectros ANRITSU MS2723B.

JUSTIFICACIÓN

El generador de RF es uno de los más importantes instrumentos de trabajo que permite el estudio de los temas relacionados con propagación electromagnética, tales como determinar la potencia recibida en un área determinada y poder determinar la mejor ubicación de los sistemas de transmisión. Además permite el estudio y caracterización de los circuitos de microondas, por ejemplo, filtros, como también calibrar y caracterizar el funcionamiento de antenas, entre otros.

El generador de RF es entonces un apoyo necesario en los cursos de comunicaciones y electivas relacionadas con los sistemas de comunicación para un aprendizaje de calidad y para el desarrollo del proceso de investigación.

Sin embargo el laboratorio de electrónica carece de este instrumento, debido a sus altos costos; es por eso que se propone el diseño de un generador de RF en las bandas VHF y UHF haciendo uso de materiales de bajo costo.

1. OBJETIVOS

1.1 OBJETIVO GENERAL

Diseñar e implementar un generador de radio frecuencia (RF) configurable capaz de suministrar señales sinusoidales de onda continua con frecuencia de salida en las bandas VHF y UHF.

1.2 OBJETIVOS ESPECÍFICOS

- Diseñar un generador de RF con frecuencia y potencia de salida modificable a través de una interfaz digital.
- Implementar una simulación del sistema, teniendo en cuenta los parámetros de desempeño que más se adapten a la disponibilidad de los recursos a nivel software y hardware.
- Implementar el prototipo diseñado a nivel hardware.
- Realizar pruebas de validación del prototipo usando un analizador de espectros, que permitan corroborar los parámetros de desempeño considerados en la fase de simulación.
- Implementar una modulación digital de amplitud o fase.

2. MARCO TEÓRICO

2.1 OSCILADORES DE RADIOFRECUENCIA

Para la implementación de osciladores de alta frecuencia comúnmente se hace uso de circuitos LC, algunos de estos son el oscilador Hartley, Colpits y Clapp. [4]

Modificar el elemento inductivo o capacitivo, permite realizar un control de frecuencia en un oscilador LC. Es posible sintonizar un inductor al mover un núcleo de ferrita hacia adentro o hacia afuera de la bobina, como también un capacitor al intercalar en menor o mayor grado los dos conjuntos de láminas que posee.

Así, es posible realizar un control de frecuencia en un oscilador LC, sin embargo, los capacitores e inductores son dispositivos mecánicos a los cuales se debe mover físicamente, lo cual dificulta dicho control.

2.1.1 OSCILADORES SINTONIZADOS POR VARACTOR

En muchas aplicaciones se hace uso de varactores para reemplazar capacitores variables. Un varactor es un diodo de silicio polarizado inversamente, el cual posee una capacidad de variación, la cual se controla mediante la magnitud de la tensión inversa a la cual se somete el diodo, al incrementar la tensión inversa disminuye la capacidad de juntura debido a que aumenta el ancho de la capa de agotamiento del diodo. Así, si esta capacitancia de juntura hace parte de un circuito resonante, se puede realizar el control de la frecuencia de resonancia al variar la tensión DC en el varactor. Al circuito resultante se le llama oscilador controlado por tensión (VCO). [5].

2.2 OSCILADORES CONTROLADOS POR CRISTAL.

Un oscilador de cristal alcanza gran precisión y estabilidad al usar una placa de cuarzo como resonador mecánico, pero opera a una frecuencia fija.

2.3 SINTETIZADORES DE FRECUENCIA

La mayoría de los sistemas de comunicaciones requieren la estabilidad y precisión de los osciladores de cristal pero también versatilidad en sus frecuencias, por esto, en la actualidad el método predilecto es la síntesis de frecuencia. Existen principalmente tres métodos, la síntesis analógica, la síntesis digital directa (DDS, Direct Digital Synthesis) y la síntesis de frecuencia indirecta PLL.

La síntesis analógica directa consiste en efectuar operaciones aritméticas en el dominio de la frecuencia a partir de una referencia estable. Para esto, se hace uso de herramientas tales como multiplexores, mezcladores, filtros y divisores. Aunque se pueden alcanzar velocidad de conmutación alta y una gran pureza espectral, la complejidad de diseño y construcción hace que los costos sean elevados. [6]

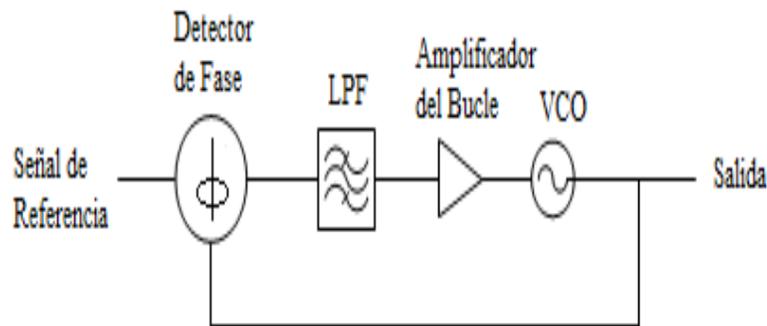
La síntesis digital directa consiste en el procesamiento digital de datos. Básicamente, se divide una frecuencia de referencia por un factor o palabra de sintonización programable, lo cual permite una alta resolución. Este puede ser implementado esencialmente por un reloj de referencia, un contador de direcciones, una memoria programable y un DAC, en donde el convertidor DAC genera una señal analógica en relación a la palabra de entrada digital. A pesar de sus grandes ventajas, tales como cambios de frecuencia rápidos y gran resolución, ésta presenta una limitación, el teorema de muestreo de Nyquist establece que la tasa de muestreo debe ser el doble de la frecuencia de la señal muestreada, por lo tanto la señal generada requerirá una tasa de muestreo demasiado elevada para frecuencias altas.[6]

El método más popular es la síntesis de frecuencia de fase sincronizada o enganchada, ya que ésta proporciona muy buena estabilidad y la versatilidad necesaria en sus frecuencias; esencialmente se trata de un control de un lazo o bucle (PLL) mediante una señal de referencia.

2.3.1 LAZO DE SEGUIMIENTO DE FASE (PLL, PHASE-LOCKED LOOPS)

La mayoría de sintetizadores se basan en PLL. Las partes fundamentales de un PLL simple son un detector de fase, un oscilador controlado por voltaje (VCO) y un filtro pasabajos (LPF). Un PLL simple se muestra en la Figura 2.

Figura 2. Lazo de seguimiento de fase. Tomada de [5]

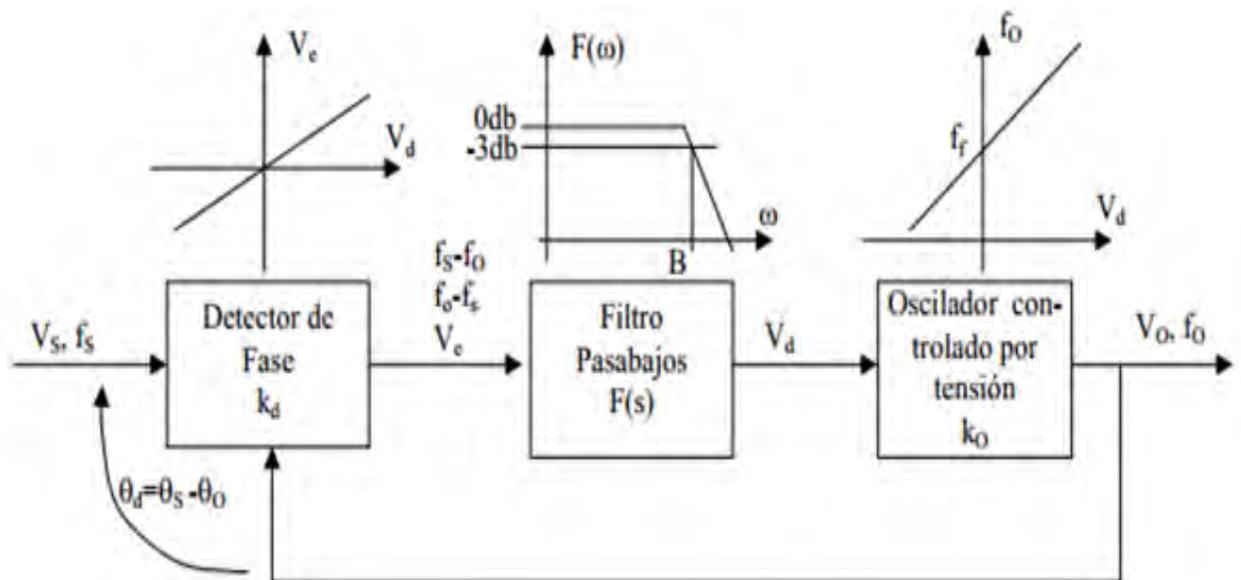


El funcionamiento del lazo o bucle consiste en comparar una señal de referencia externa con la señal del VCO en el detector de fase, en donde se produce una tensión de error cuya amplitud varía con la diferencia de fase entre las dos señales, esta señal de error después de ser filtrada, se aplica como tensión de control al VCO, de esta manera la señal del VCO se acercará gradualmente a la señal de referencia hasta establecerse la sincronización. El tiempo en el que se logra la sincronización se llama intervalo de captura. Así, el objetivo del PLL es que la señal del VCO se enganche a la señal de referencia, es decir, que tengan la misma frecuencia, de forma que el ángulo de fase entre ellas sea constante.

La finalidad del amplificador de bucle es proporcionar una ganancia para la señal de control.

El diagrama en bloques de un PLL mostrado en la Figura 3 explica el principio de funcionamiento del mismo.

Figura 3. Diagrama de bloques de un PLL. Tomado de [7]



Cuando se describe sintetizadores de frecuencia matemáticamente, es usual utilizar un modelo linealizado.

Aunque el PLL es no lineal, debido a que la mayoría de efectos que ocurren en el detector de fase son altamente no lineales, éste puede ser exactamente aproximado por un modelo lineal cuando el lazo está enganchado [8].

El detector de fase es básicamente un multiplicador, si se asume que la señal de entrada al PLL es $\cos(2\pi f_c t + \theta_s)$ y la señal de salida del VCO es $\sin(2\pi f_c t + \theta_o)$ [9], el producto de estas dos señales es:

$$e(t) = \cos(2\pi f_c t + \theta_s) \sin(2\pi f_c t + \theta_o) \quad (1)$$

$$e(t) = \frac{1}{2} \sin(\theta_o - \theta_s) + \frac{1}{2} \sin(4\pi f_c t + \theta_s + \theta_o) \quad (2)$$

Así, en estado fijo o enganchado, el error de fase $(\theta_o - \theta_s)$ es pequeño, por lo tanto se asume que $\sin(\theta_o - \theta_s) \approx \theta_o - \theta_s$.

De esta forma, en el detector de fase, la frecuencia libre de oscilación F_f del VCO (determinada generalmente por una red LC) es comparada con la frecuencia de referencia, entregando así, la mezcla de ambas $f_s - f_o$ o $f_o - f_s$ dependiendo cual es mayor. Las frecuencias tales como $f_s + f_o, 2f_s, 2f_o$, etc. Son eliminadas por el filtro pasabajos.

Se asume que el voltaje de salida en el detector de fase es proporcional a la diferencia de fase entre sus entradas, es decir:

$$V_e = k_e(\theta_s - \theta_o) \quad (3)$$

Donde V_e es el voltaje de salida del detector de fase, y $\theta_s - \theta_o$ son las fases de la señal de referencia y la señal del VCO, respectivamente. k_e es el factor de ganancia del detector de fase y sus dimensiones están en voltios por radianes.[8]

Si la frecuencia de la señal V_e ($f_s - f_o$) es lo suficientemente baja para no ser atenuada o desfasada por el filtro pasabajos, V_d controlara el VCO. Éste puede ser modelado como dispositivo lineal, cuya frecuencia de salida difiere de su frecuencia de libre funcionamiento por un incremento de frecuencia:

$$2\pi\delta f = k_o V_d \quad (4)$$

Donde V_d es el voltaje de salida del filtro pasa bajo, y k_o es el factor de ganancia del VCO con dimensiones de radianes por segundo por voltio. Debido a que la frecuencia es la derivada en tiempo de la fase, el VCO puede ser descrito como:

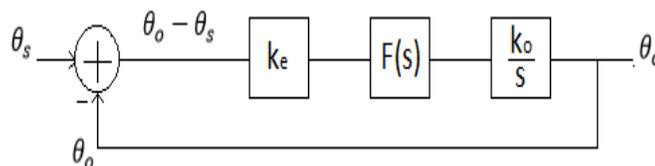
$$2\pi\delta f = \frac{d\theta_o}{dt} = k_o V_d \quad (5)$$

De esta manera, el VCO es básicamente un generador de una señal sinusoidal con una fase instantánea [9] dada por:

$$\theta_o(t) = k_o \int_{-\infty}^t V_d(\tau) d\tau \quad (6)$$

Con estos supuestos, el PLL puede ser representado por un modelo lineal mostrado en la Figura 4:

Figura 4. Diagrama de bloques de un modelo linealizado de un PLL [8].



Así, el PLL es caracterizado por la función de transferencia de lazo cerrado:

$$H(s) = \frac{\theta_o}{\theta_s} = \frac{k_e k_o F(s)/s}{1 + k_e k_o F(s)/s} \quad (7)$$

En donde, en teoría de control, la entrada del sistema de PLL, es la señal de referencia con fase θ_s , y la salida es la señal entregada por el VCO con fase θ_o , la cual es controlada por la señal de error V_e filtrada por F_s , es decir por la señal V_d . Así, el propósito es forzar la señal de error a cero y enganchar la fase del VCO a la fase de una referencia externa, aun cuando esta pueda cambiar constantemente debido al ruido. [10]

2.3.1.1 ESTADOS DE FUNCIONAMIENTO DEL PLL

- Estado de corrida libre

Se efectúa cuando no hay señal de entrada. En esta condición, $V_d = 0$ generalmente.

- Estado de captura

Corresponde al estado previo al fijo, es cuando el VCO cambia de frecuencia hasta lograr el enganche con la señal de referencia.

- Estado fijo

Ocurre cuando el lazo está enganchado en fase. Es decir, $f_o = f_s$ salvo una diferencia finita de fase θ_d . [7]

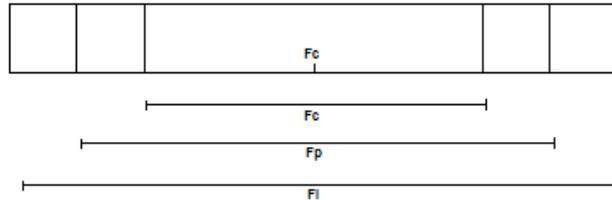
2.3.1.2 RANGOS DE FUNCIONAMIENTO DE UN PLL

F_c : Rango de captura. Es el margen de frecuencias en el que el PLL puede llegar a engancharse.

F_p : Rango de tracción. Es el margen de frecuencias para las que ante un salto brusco de la frecuencia de entrada, el PLL no se desengancha.

F_l : Rango de seguimiento. Es el margen de frecuencias para las que el PLL puede seguir a la entrada para variaciones muy lentas de ésta. [7]

Figura 5. Rangos de funcionamiento de un PLL



El rango de seguimiento F_l no depende de las características del filtro. Los límites superior y/o inferior quedan definidos por el dispositivo que primero se sature, puede ser el comparador de fase, el VCO o algún otro dispositivo activo del lazo.

El rango de captura F_c y el rango de tracción F_p dependen entre otras cosas, del filtro pasabajos.

La rapidez en que el estado fijo puede ser alcanzado se ve limitada por las características del filtro, dado que la tensión del capacitor no puede cambiar instantáneamente. Sin embargo esto permite que éste actúe como un capacitor de memoria, asegurando así, una rápida recaptura de la señal, cuando el sistema sale de sincronismo por un transitorio de ruido.

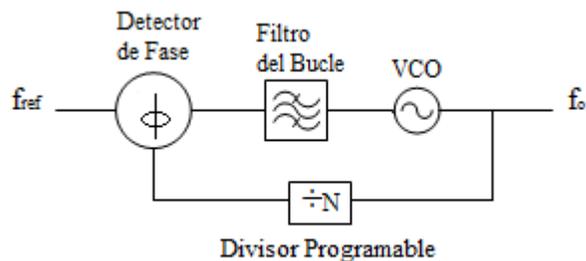
Al completarse el proceso de adquisición del sincronismo, el PLL seguirá automáticamente las variaciones de la señal de entrada.

Si esta señal es estable, el lazo requiere muy poca información para reproducirla fielmente. En este caso, un filtro de pequeño ancho de banda es suficiente. El uso del PLL reduce en gran manera el contenido de ruido de la señal de entrada. [7]

2.3.1.3 SINTETIZADORES DE FRECUENCIA SIMPLES

Por otra parte, un PLL debe cumplir el propósito de generar una frecuencia variable y con gran estabilidad sin usar un gran número de cristales, por lo cual es necesario agregar un divisor programable al bucle. La Figura 6 muestra un esquema de un sintetizador de frecuencia elemental.

Figura 6. Sintetizador de frecuencia simple. Tomada de [5]



En este circuito, la frecuencia del VCO es dividida entre un número entero N , para después ser comparada con la frecuencia de referencia. Hacer uso de un divisor programable permite modificar el valor de N .

Así, cuando el PLL está sincronizado:

$$f_{REF} = \frac{f_{VCO}}{N} \quad (8)$$

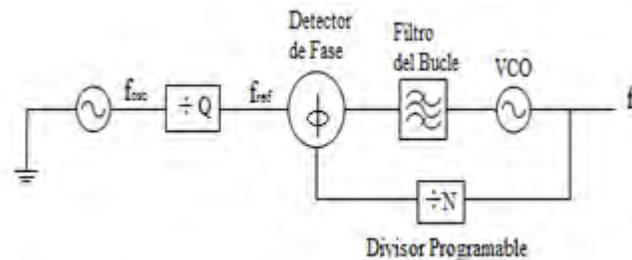
En donde la frecuencia que genera el VCO es la frecuencia de salida.

Así que,

$$f_0 = N * f_{REF} \quad (9)$$

De esta forma, se puede generar distintas frecuencias de salida sincronizadas a una única frecuencia de referencia al variar el modulo (de valor N), lo cual facilita en gran manera el control remoto. Sin embargo, el sintetizador de frecuencia simple solo puede generar aquellas frecuencias que son múltiplos de la frecuencia de referencia, esto limitaría algunos sistemas de comunicaciones, razón por la cual se hace uso de divisores programables que dividen la frecuencia de referencia [5]. La Figura 7 muestra un sintetizador de frecuencia con divisor para la frecuencia de referencia.

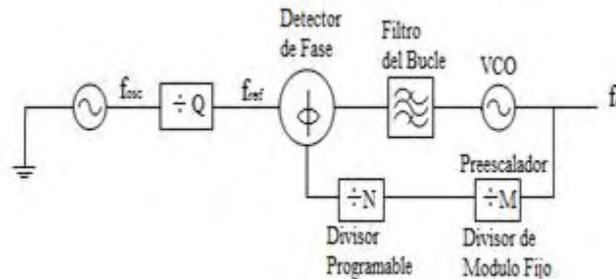
Figura 7. Sintetizador de frecuencia con divisor para la frecuencia de referencia



2.3.1.4 PREESCALAMIENTO

Debido a que no hay divisores programables que sean aptos para operar a frecuencias mayores de 100 MHz, se agrega un divisor de modulo fijo en seguida del programable, así, el preescalamiento permite lograr que un sintetizador funcione a frecuencias mayores a aquellas a las que operan los divisores programables. La Figura 8 muestra un sintetizador de frecuencia con preescalamiento fijo. [5]

Figura 8. Sintetizador de frecuencia con preescalamiento fijo



De esta manera el lazo de seguimiento de fase requiere dos tipos de osciladores, uno típicamente es el oscilador de cristal, el cual genera la señal de referencia para el sintetizador, y el oscilador controlado por voltaje (VCO), el cual se varía en frecuencia por el sistema que produce la señal de salida del sintetizador.

La mayoría de los equipos de telecomunicaciones y equipos de prueba hacen uso de la síntesis de frecuencia, particularmente de PLL, debido a su gran confiabilidad y bajo costo.

2.3.1.5 PRINCIPALES PARÁMETROS DE DESEMPEÑO DE UN PLL

- Ruido de fase: De forma genérica, el ruido de fase se conoce como las fluctuaciones aleatorias que sufre una señal en torno a su frecuencia. [11]

Las fluctuaciones a Corto Plazo están muy asociadas con el término jitter, el cual se refiere a un conjunto de variaciones rápidas, inesperadas y repetitivas que afectan las características en frecuencia de la señal generada. El jitter es aleatorio por naturaleza.

Las fluctuaciones a Largo Plazo se asocian al término deriva (drift), el cual se define como un cambio lento y progresivo en la frecuencia de un oscilador, y puede ser unidireccional o bidireccional (aumentando o disminuyendo la

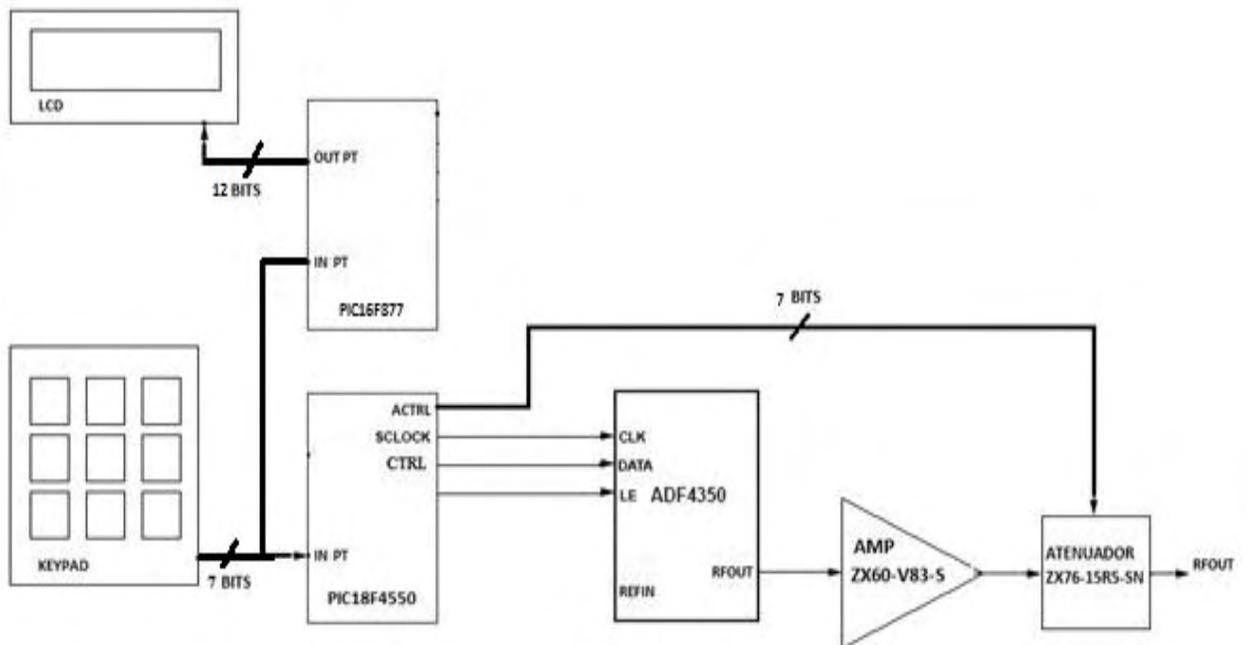
frecuencia de oscilación). La deriva es causada principalmente por el envejecimiento del oscilador (aging) y por cambios en los factores ambientales. Este tipo de estabilidad se mide, por lo general, en partes por millón (ppm) con respecto a la frecuencia nominal de salida (frecuencia central). [12]

- Envejecimiento: Es el cambio gradual sistemático de la frecuencia en el tiempo. El Envejecimiento es el resultado del deterioro de determinados parámetros de la frecuencia debido a los métodos de ajuste de frecuencia y de manejo de nivel de potencia, y a cambios en el cristal. El envejecimiento se expresa como la desviación en la frecuencia, por lo general en partes por millón en el tiempo (ppm/year) [13].
- Precisión: Es el error que se debe a la diferencia entre la frecuencia configurada y la frecuencia real obtenida en el generador.

$$P = \frac{f_{real} - f_{conf}}{f_{conf}} \quad (10)$$

3. DISEÑO

Figura 9. Diagrama de conexiones lógicas del generador de RF



3.1 GENERACION DE RADIOFRECUENCIA

El diseño del generador de RF parte de la tarjeta de evaluación EVAL-ADF4350 de Analog Devices. La tarjeta contiene el sintetizador ADF4350, del cual se genera la señal RF, y el oscilador TCXO de 10 MHz de Fox Electronics, del cual se hace uso como fuente de referencia para el sintetizador ADF4350.

La tarjeta puede ser alimentada por medio de conectores de alimentación DC (4 conectores tipo banana 4 mm), con voltaje de alimentación de 3,75 V a 9 V.

Ésta tiene cuatro conectores SMA, dado que solo se hará uso de una salida diferencial dual, la otra es desactivada por software. El dispositivo es muy sensible a la impedancia de desequilibrio, por esta razón, cuando no se hace uso de la salida auxiliar, se conecta a esta una carga de 50Ω , para esto se utiliza la terminación SMA ANNE-50L+ de Minicircuits que opera en el rango de frecuencias desde DC hasta 12GHz.

Para ingresar los datos de control, los cuales son la señal de referencia, datos y un habilitador, se hace uso de los pines 1, 3 y 7, del conector de la tarjeta.

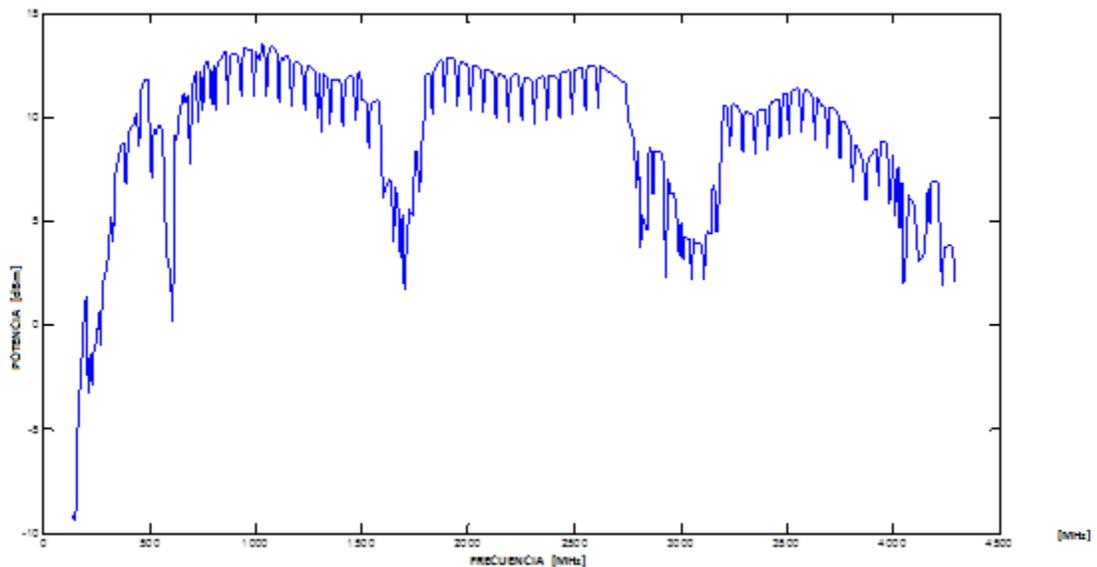
El integrado ADF4350 permite la implementación de un sintetizador de frecuencia basado en PLL con frecuencia de salida hasta 4400 MHz.

El ADF4350 tiene integrado un oscilador controlado por voltaje (VCO), con una frecuencia de salida fundamental que va desde 2200 MHz a 4400 MHz. Además, circuitos divisores entre 1/2/4/8 o 16 que permiten generar frecuencias de salida de RF tan bajas como 137,5 MHz.

El control de las frecuencias de oscilación para el ADF4350 se realiza a través de una interfaz en serie de 3 entradas, en donde el control de todos los registros del chip se hacen a través de esta, la secuencia de registros para el encendido y una forma de cómo programar el sintetizador ADF4350 se encuentran en [14]

Dado que el integrado ADF4350 también permite niveles de potencia de salida programable, haciendo uso del analizador de espectros ANRITSU MS2723B se verifico los niveles de potencia en su salida, la figura 10 muestra las potencias de salida más altas en cada frecuencia:

Figura 10. Potencia máxima de salida

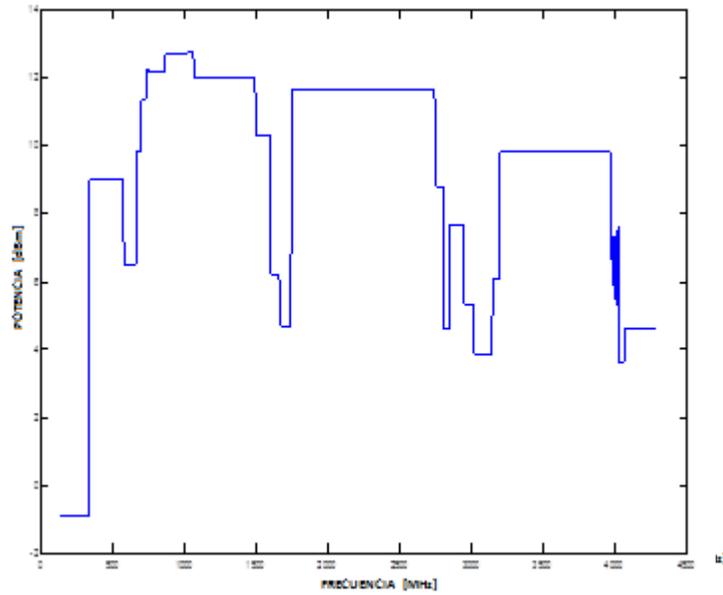


El ruido de amplitud, comprende un cambio repentino en el nivel de potencia, específicamente, en el generador de RF este puede ser causado por conmutaciones en los circuitos.

También se debe tener en cuenta que el diseño del generador es un sistema en cascada, en donde la señal de entrada viaja a través de una cascada de componentes diferentes, cada uno de los cuales puede degradar la relación señal a ruido en cierto grado. [15]

La programación para obtener el nivel de potencia máximo varía con cada frecuencia, debido a la gran cantidad de datos se hacen rangos en donde determinadas frecuencias sean programadas con el mismo dato y se hace un promedio de la potencia de salida dentro de cada uno de los rangos, obteniendo así un nivel de potencia para cada rango, tal como se indica en la Figura 11.

Figura 11. Potencia de salida promedio

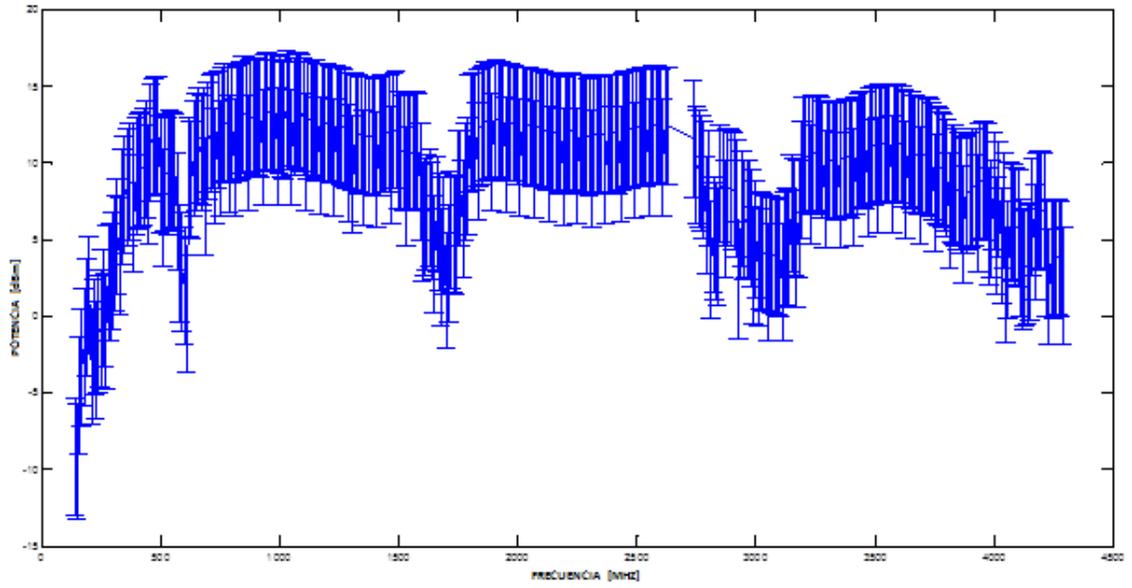


El promedio de la potencia de salida dentro de cada uno de los rangos es el valor utilizado en la interfaz digital del generador de RF, específicamente en el dispositivo de salida, es decir, el display LCD.

La desviación estándar representa la variación de las mediciones de la potencia de salida mostradas en la figura 10 con respecto al promedio del rango en el que se encuentra cada una de estas.

La Figura 12 muestra la desviación estándar, en donde en ninguno de los casos es superior a 2 dB.

Figura 12. Desviación estándar de la potencia de salida medida y la potencia de salida promedio



3.2 POTENCIA

Con el fin de aumentar y hacer variable la potencia de salida se emplea el amplificador ZX60-V83-S, el cual tiene un ancho de banda de 20 a 4700 MHz con ganancia de 17dB (2 GHz) [16] y el atenuador ZX76-15R5-PN-S+ de minicircuits , el cual ofrece un rango de atenuación hasta 15.5 dB en pasos de 0.5 db, cuenta con una interfaz en paralelo de 5 bits para el control, y opera con un voltaje de alimentación dual de 3v y -3v. [17].

3.3 INTERFAZ DIGITAL

El generador de RF tendrá frecuencia y potencia de salida modificable a través de una interfaz digital, la cual está constituida por dos pulsadores, un teclado y un display de LCD, el programa de gestión se realiza haciendo uso de los microcontroladores PIC18f4550 y el PIC16F877, de la familia PIC (Microchip) debido a su bajo costo y su gran gama de posibilidades, el PIC18F4550 permite implementar el estándar de comunicaciones SPI el cual es necesario para la interfaz con el ADF4350, y el PIC16F877 permite implementar el control para el display LCD.

3.3.1 PROGRAMACIÓN

La programación de los microcontroladores se realiza en lenguaje C y se utiliza el compilador PCW de la casa CCS. Mediante un programador se transfiere el código compilado del computador al microcontrolador, para este proyecto se emplea el programador PICKit 2, de la microchip el cual se conecta por medio del puerto USB al computador.

El diagrama de bloques de conexiones lógicas del generador de RF, ilustra la comunicación entre cada elemento del sistema, este se muestra en la Figura 9.

3.4 MÓDULO DE ALIMENTACIÓN.

El módulo de alimentación se utiliza para alimentar la tarjeta EVAL-ADF4350, el amplificador ZX60-V83-S+, el atenuador ZX76-15R5-PN-S+, el circuito de control, el display y el modulador digital, por lo cual se requiere que proporcione 9 V, 5V, 3V y -3V; para lo cual se diseña una fuente de voltaje dual haciendo uso de un transformador, rectificador, condensadores y reguladores.

4. SIMULACION

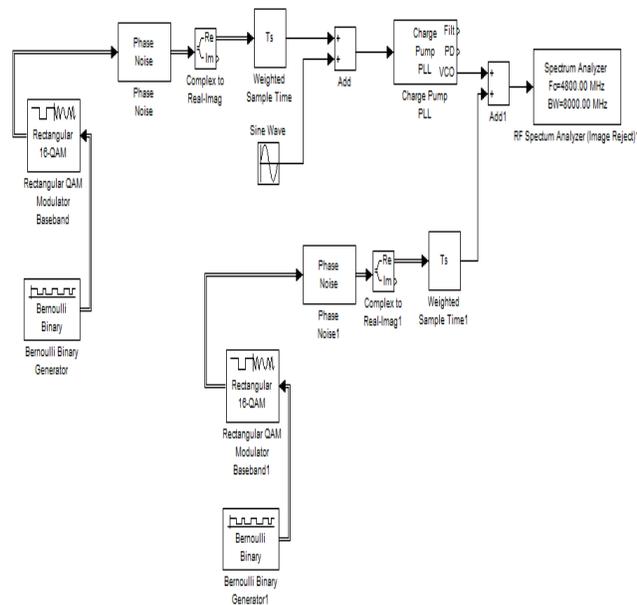
Simulink es un entorno de programación visual, que funciona sobre el entorno de programación de Matlab.

Es un entorno de programación de más alto nivel de abstracción que el lenguaje interpretado por Matlab (archivos con extensión .m). Simulink genera archivos con extensión .mdl (de “model”). Simulink es entonces una herramienta que permite simular y analizar sistemas teniendo en cuenta los fenómenos físicos que hacen parte de los mismos.

Haciendo uso de la herramienta Simulink de Matlab se buscó obtener los parámetros de desempeño del generador de RF mediante una simulación, teniendo en cuenta los principales parámetros, tales como el ruido de fase.

La Figura 13 muestra la simulación de un generador de RF basado en PLL mediante la herramienta Simulink de Matlab.

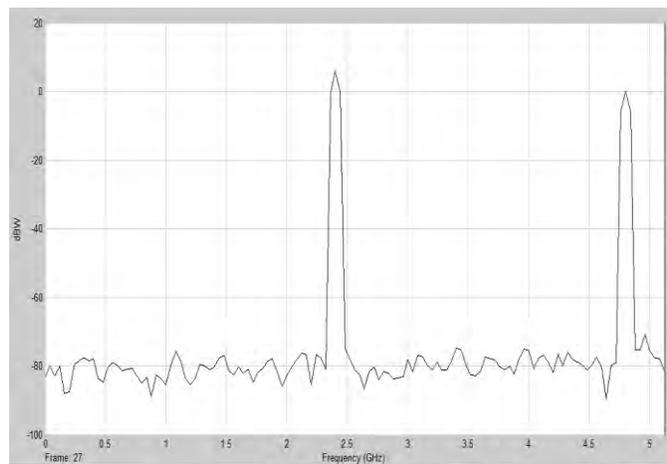
Figura 13. Simulación de un generador de RF basado en PLL.



En el PLL, charge pump hace referencia al funcionamiento del detector de fase, en donde la diferencia en fase entre la señal de referencia y la señal de salida, determina el tiempo durante el cual la corriente atraviesa un capacitor, permitiendo un control sobre la carga suministrada a éste. El voltaje en el condensador se utiliza para sintonizar el VCO, para así, generar la señal con frecuencia de salida deseada.

La Figura 14 muestra el espectro de la señal generada por el PLL cuando este ha sido configurado a una frecuencia de 2400 MHz.

Figura 14. Densidad espectral de la señal de salida ajustada en 2.4 GHz.



La grafica generada por la simulación permite observar el valor máximo ubicado en la frecuencia central, el ruido de fase, y el primer armónico.

5. IMPLEMENTACIÓN

Se ubican cada uno de los elementos del sistema dentro de una caja plástica.

Todas las conexiones RF se hacen a través de conectores SMA (50Ω). La figura 9 muestra el diagrama de bloques de las conexiones DC y RF, la Figura 15 muestra el aspecto externo del generador de RF.

Figura 15. Aspecto externo del generador de RF.



6. CARACTERIZACIÓN

Se realizan pruebas de validación del prototipo usando el analizador de espectros ANRITSU MS2723B. Éste entrega la densidad espectral de potencia para cada frecuencia, la cual indica la forma en que está distribuida la potencia de una señal sobre las diferentes frecuencias de las que está formada, y permite así, corroborar los parámetros de desempeño del generador de RF. De esta manera, es posible medir el ruido de fase, espurios y armónicos de una señal.

Figura 16. Ruido de fase en la frecuencia de 600 MHz a 30°C, 40°C y 50°C.

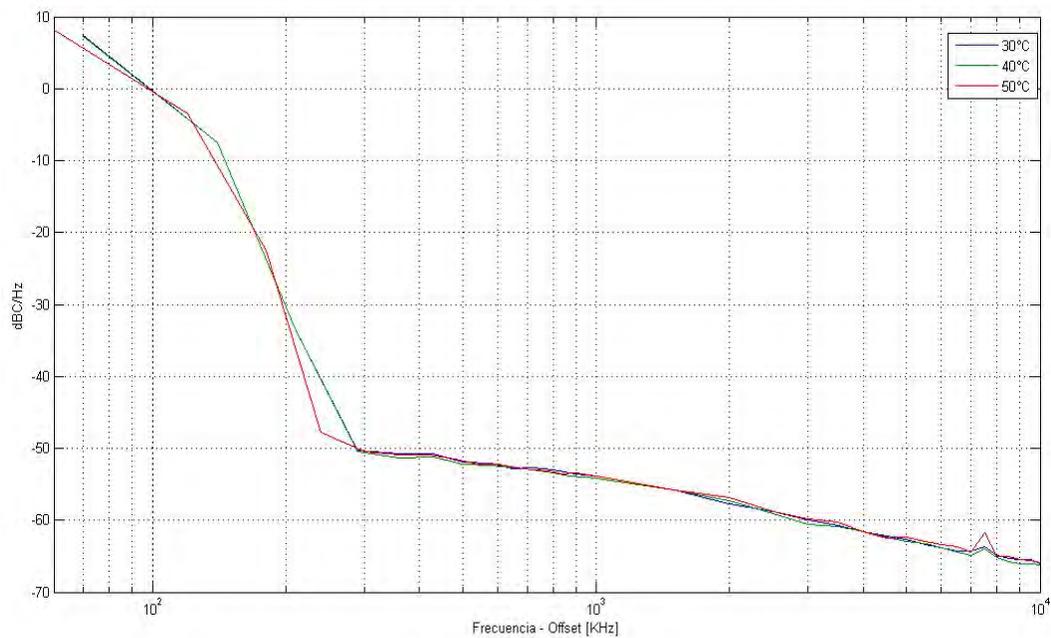


Figura 17. Densidad espectral de potencia en la frecuencia de 600 MHz

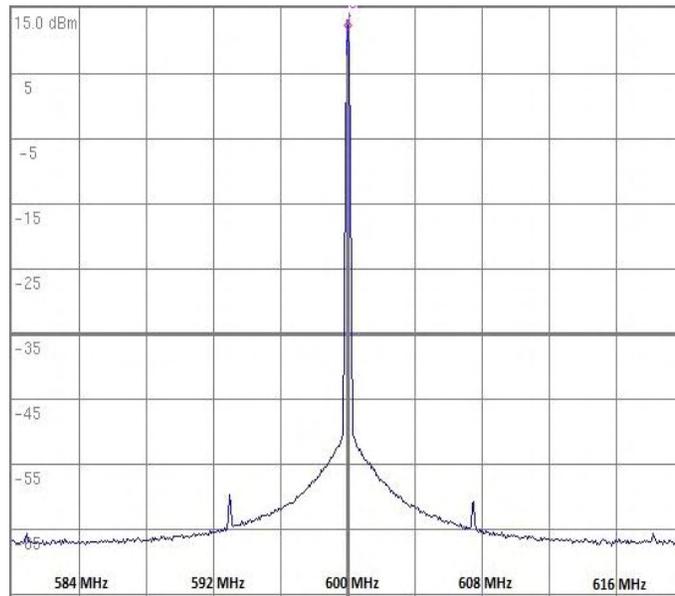


Figura 18. Ruido de fase en la frecuencia de 1200 MHz a 30°C, 40°C y 50°C

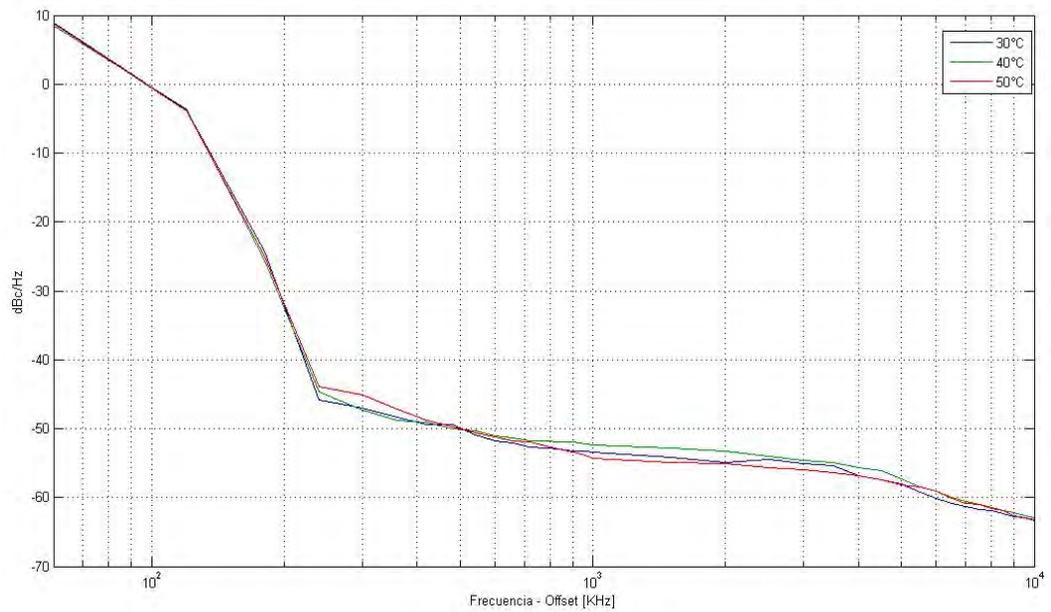


Figura 19. Densidad espectral de potencia en la frecuencia de 1.2 GHz

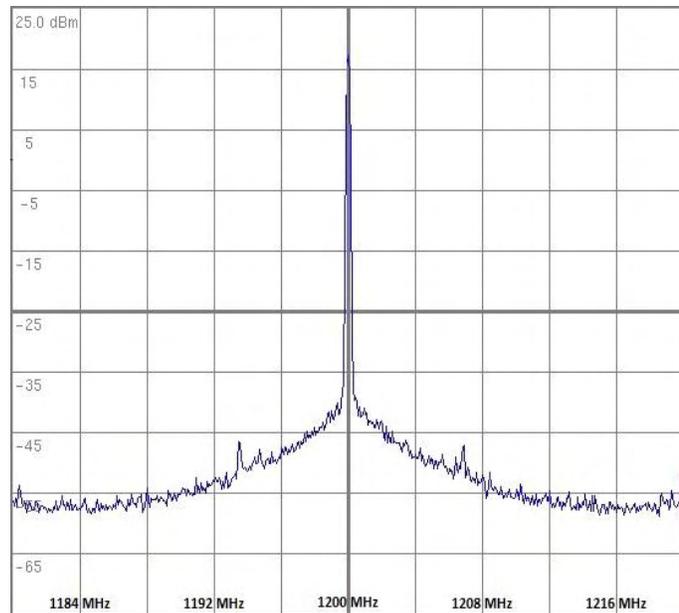


Figura 20. Ruido de fase en la frecuencia de 1.8 GHz a 30°C, 40°C y 50°C.

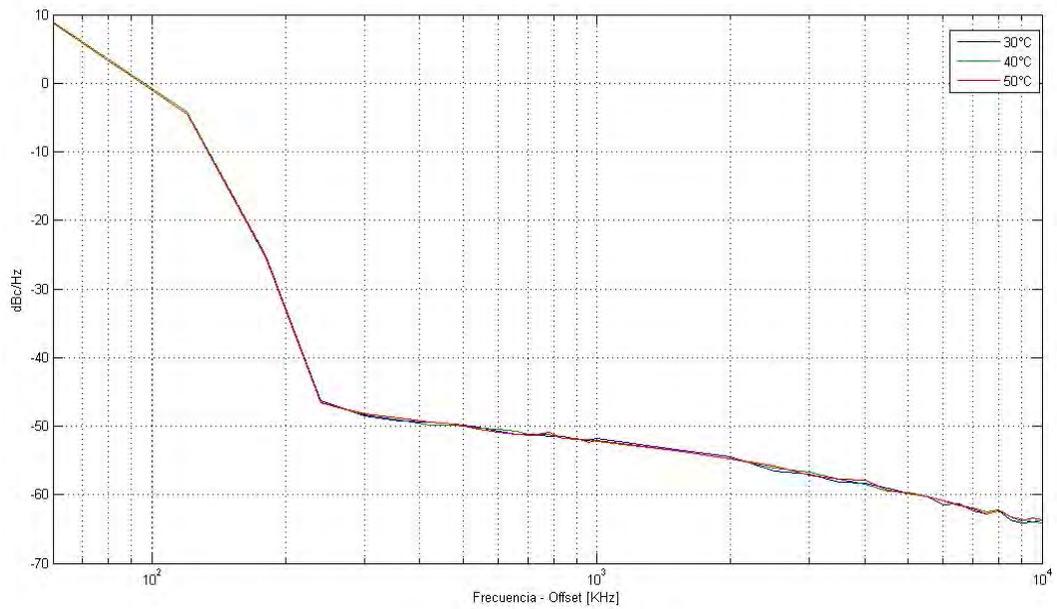


Figura 21. Densidad espectral de potencia en la frecuencia de 1.8 GHz

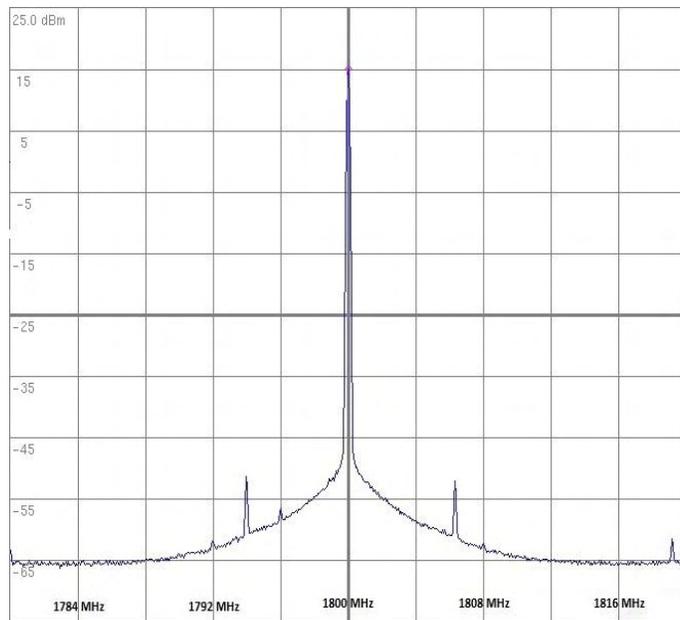


Figura 22. Ruido de fase en la frecuencia de 2.4 GHz a 30°C, 40°C y 50°C.

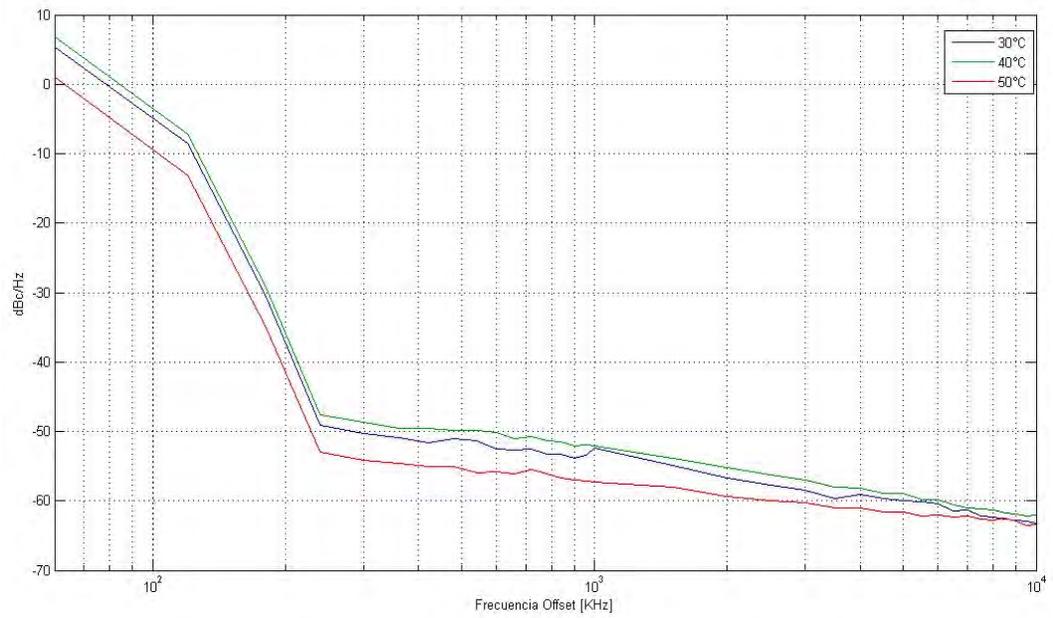


Figura 23. Densidad espectral de potencia en la frecuencia de 2.4 GHz

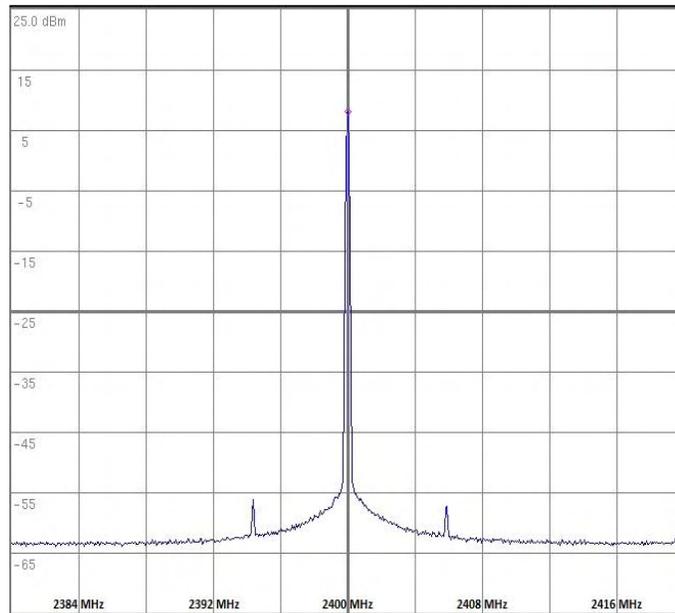


Figura 24. Ruido de fase en la frecuencia de 3 GHz a 30°C, 40°C y 50°C.

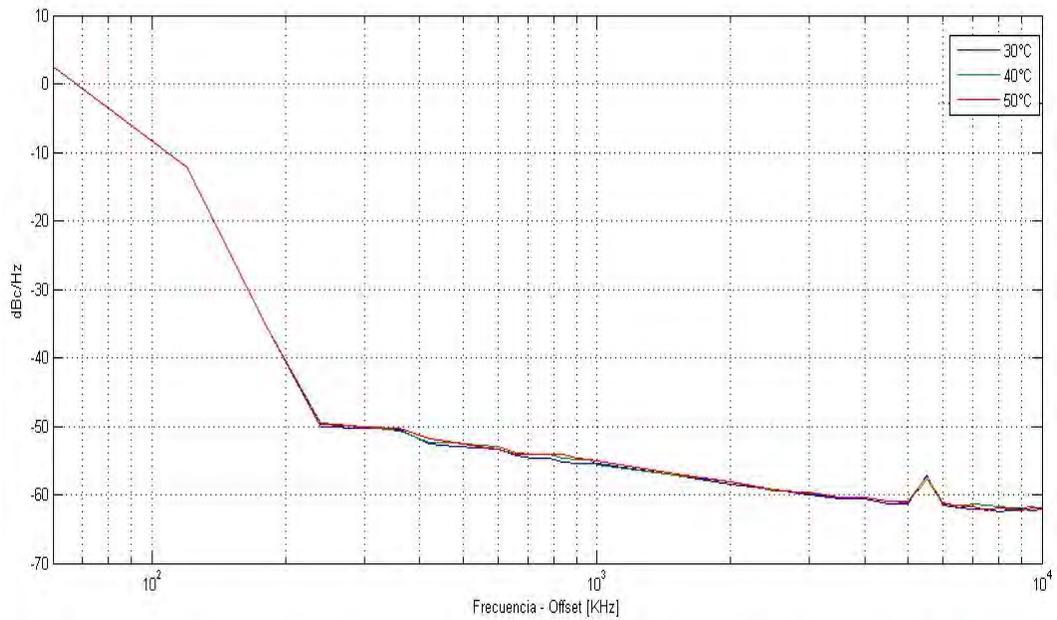


Figura 25. Densidad espectral de potencia en la frecuencia de 3 GHz

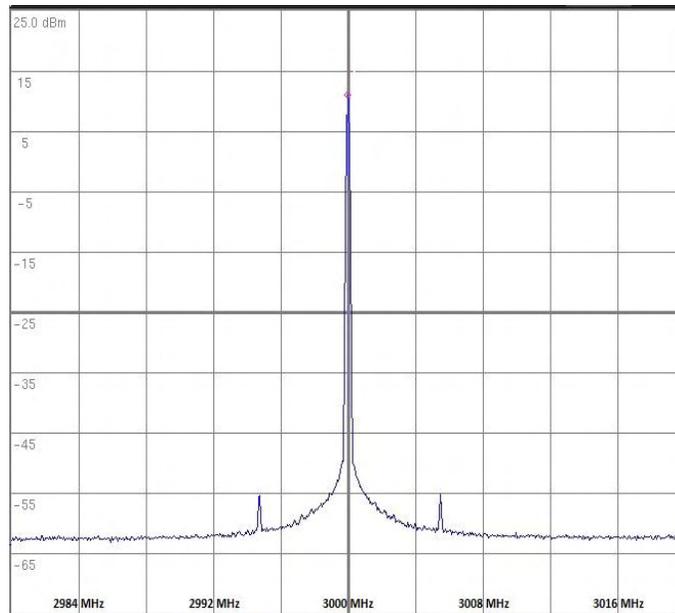


Figura 26. Ruido de fase en la frecuencia de 3.6 GHz a 30°C, 40°C y 50°C.

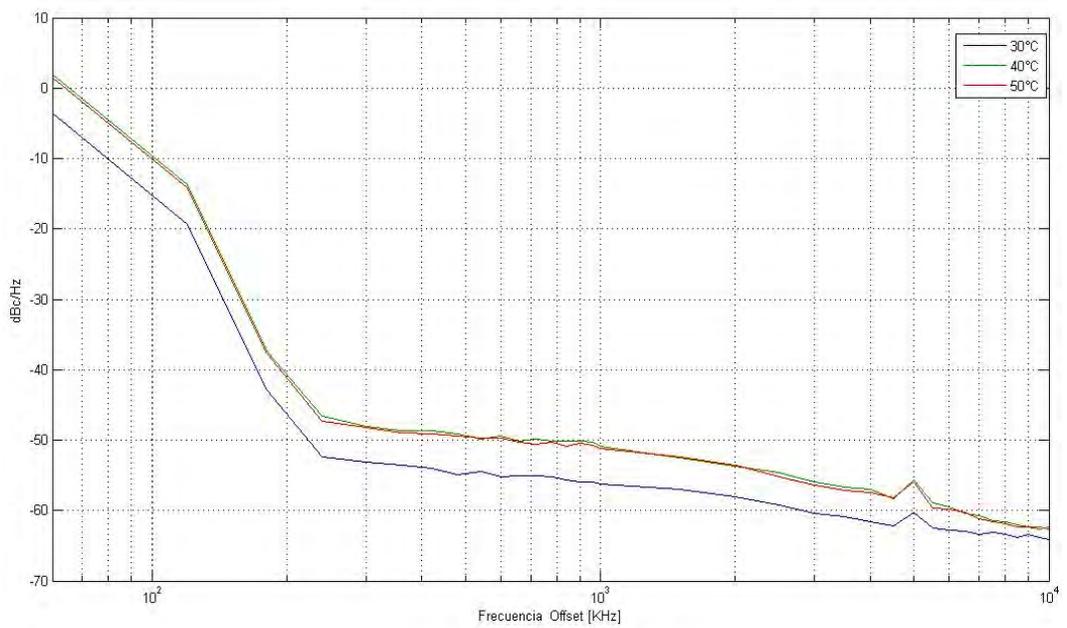


Figura 27. Densidad espectral de potencia en la frecuencia de 3.6 GHz

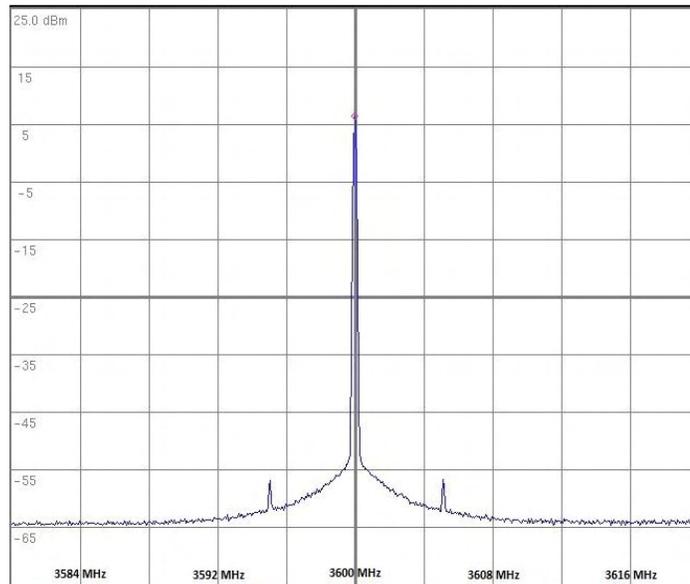


Figura 28. Ruido de fase en la frecuencia de 4.2 GHz a 30°C, 40°C y 50°C.

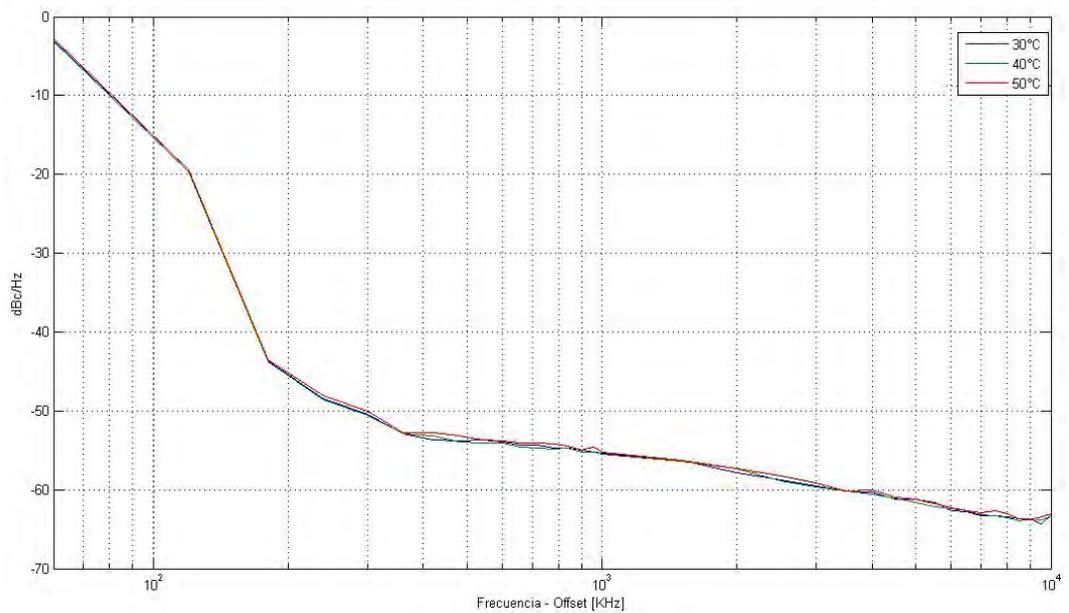
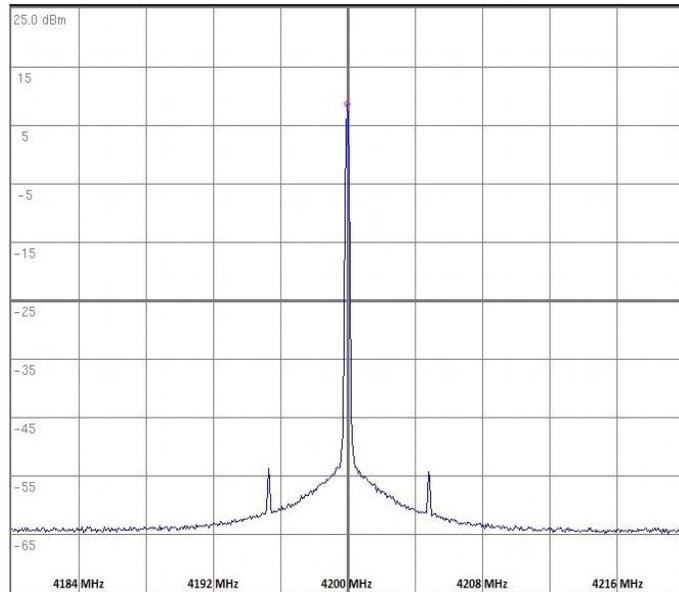


Figura 29. Densidad espectral de potencia en la frecuencia de 4.2 GHz



Un oscilador ideal debería tener un espectro de frecuencia que consista en una función delta única en su frecuencia de operación, sin embargo un oscilador real tendrá un espectro como el mostrado en la Figura 29; en donde se hallan ruido de fase, señales espurias y armónicos.

El ruido de fase es la fluctuación aleatoria de corto y largo plazo en la fase o frecuencia de una señal periódica, causado por fuentes de ruido térmico y otros. Aparece como una amplia distribución continua localizada sobre la señal de salida.

Este se mide de dos formas, la densidad de potencia del ruido alrededor de la frecuencia central con respecto a la potencia de la señal, la cual se expresa en decibeles por hertz [dBc/Hz]. Particularmente en el generador de RF, esta se ve afectada debido a la utilización del amplificador, el cual a incrementar el nivel de potencia de la señal, incrementa asimismo el nivel de ruido.

Con ayuda del analizador de espectros ANRITSU MS2723B, se calculó este valor, el cual está reflejado en las figuras 16, 18, 20, 22, 24, 26 y 28.

También se mide la desviación estándar de la frecuencia central de la señal. Estos datos se muestran en la Tabla I.

TABLA I. DESVIACIÓN DE FRECUENCIA DE LA SEÑAL DE SALIDA

Frecuencia [GHz]	Desviación [KHz]
0.6	0.001
1.2	0
1.8	0
2.4	0.001
3	60.606
3.6	60.606
4.2	60.606

Aunque la desviación de frecuencia medida, es en general pequeña, se debe tener en cuenta, que el analizador de espectros, debido a su uso también introduce un cierto índice de error en la medición hecha.

En la señal de salida también se hallan espurias y armónicos. Las señales no deseadas que se producen a causa de la amplificación o de la misma generación de la señal, son conocidas como señales espurias; pueden proceder de oscilaciones parasitas, deformaciones en los circuitos alineales u otras inestabilidades de los circuitos.

El uso de amplificadores puede dar un gran origen a señales espurias ya que solo son lineales teóricamente, en la práctica son alineales y producen grandes distorsiones.

Muchas veces los armónicos se consideran espurias, debido a que son señales indeseadas, pero no siempre un armónico es una espuria. Los armónicos son las señales sinusoidales que componen una señal periódica, en las que las respectivas frecuencias son múltiplos de la fundamental.

La Tabla II muestra el armónico típico (primer armónico) de la señal de salida en las diferentes frecuencias.

TABLA II. ARMÓNICOS DE LA SEÑAL DE SALIDA

Frecuencia [GHz]	Armónico típico [dBc]
0.6	-9.9
1.2	-17.3
1.8	-18.1
2.4	-24.9
3	-23.9
3.6	-30.5
4.2	-34.7

7. MODULACIÓN DIGITAL DE AMPLITUD

Una de las aplicaciones del generador de RF es ser usado como señal portadora de un sistema de modulación.

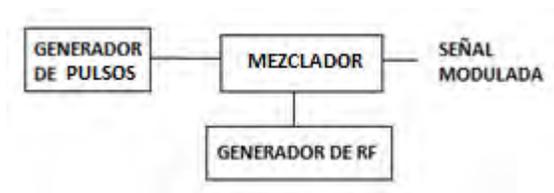
Modulación es el conjunto de técnicas que se usan para transportar información sobre una onda portadora, típicamente una onda sinusoidal. Estas técnicas permiten un mejor aprovechamiento del canal de comunicación lo que posibilita transmitir más información en forma simultánea además de mejorar la resistencia contra posibles ruidos e interferencias.

Básicamente, la modulación consiste en hacer que un parámetro de la onda portadora cambie de valor de acuerdo con las variaciones de la señal moduladora, que es la información que se busca transmitir.

La modulación de amplitud es un tipo de modulación lineal que consiste en hacer variar la amplitud de la señal portadora de forma que esta cambie de acuerdo con las variaciones de nivel de la señal moduladora, que es la información que se va a transmitir.

La Figura 30 muestra el diseño de un modulador digital de amplitud basada en un generador de pulsos, un mezclador de frecuencias y un DAC.

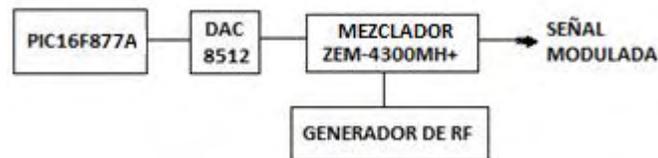
Figura 30. Diseño de un modulador digital de amplitud.



Se implementa un modulador digital de amplitud a partir del generador de RF ya que la señal que este genera cumple la función de señal portadora necesaria para la modulación; el generador de pulsos es implementado haciendo uso del PIC16F877 de la familia PIC (Microchip) y el conversor DAC8512 de Analog Devices; el modulador es implementado haciendo uso del mezclador de

frecuencias ZEM-4300MH+ de Minicircuits dado que este es apto para recibir las frecuencias y la potencia de salida del generador de RF. La Figura 301 muestra el diseño del modulador digital de amplitud.

Figura 31. Diagrama del diseño del modulador digital de amplitud



7.1 GENERADOR DE PULSOS.

Se hace uso del microcontrolador PIC16F877 y el conversor digital análogo DAC8512 para la generación de pulsos. La salida del amplificador operacional del DAC8512 se establece en un rango de 0 V a +4.095 V y tiene una resolución de 1mV/bit, este tiene una entrada serial de 12 bits y está diseñado para operar con una alimentación de 5V, la interfaz serial se compone principalmente de un CLK (reloj), una entrada de datos serial (SDI) y un habilitador (LD). [16]

El microcontrolador envía la señal adecuada al DAC según se seleccione el número de estados (niveles de tensión), que se desee en la salida del DAC; es posible seleccionar 2, 3 o 5 estados. También es posible seleccionar el tiempo de duración del pulso entre 2ms y 4ms.

7.2 MODULADOR

Se hace uso del mezclador de frecuencias ZEM-4300MH+, ya que este es apto para recibir frecuencias en un rango de 300 a 4300 MHz. [17].

7.3 IMPLEMENTACIÓN

Se ubican cada uno de los elementos del sistema dentro de una caja plástica. La Figura 32 muestra el aspecto externo del modulador.

Figura 32. Aspecto externo del modulador.

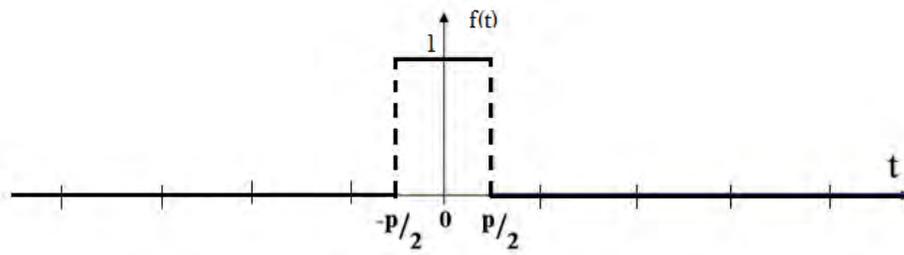


7.4 CARACTERIZACIÓN

La señal moduladora está compuesta de pulsos rectangulares, los cuales se pueden definir de la siguiente manera:

$$f(t) = \begin{cases} 0 & t < -\frac{p}{2} \\ 1 & -\frac{p}{2} < t < \frac{p}{2} \\ 0 & \frac{p}{2} < t \end{cases} \quad (11)$$

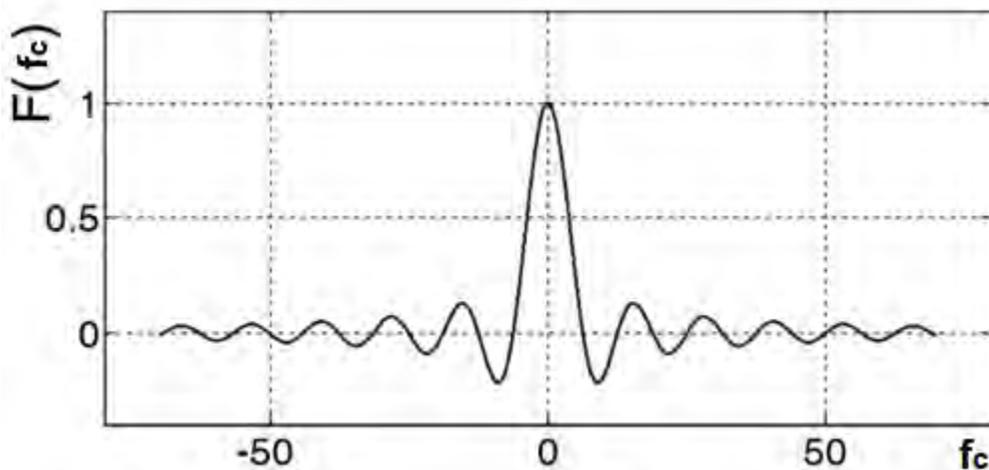
Figura 33. Señal rectangular en el tiempo.



La transformada de Fourier permite calcular una señal en el dominio de la frecuencia, es así como para un pulso rectangular la transformada de Fourier es:

$$F(2\pi f_c t) = p \operatorname{sinc}(2\pi f_c t p/2) \quad (12)$$

Figura 34. Transformada de Fourier para un pulso rectangular.



El modulador mezcla la señal moduladora $f(t)$ con la onda portadora es decir la señal del generador de RF, dada por: $\cos(2\pi f_0 t)$. Es así como la señal de salida del modulador está dada por:

$$f(t) \cdot \cos(2\pi f_0 t) \quad (13)$$

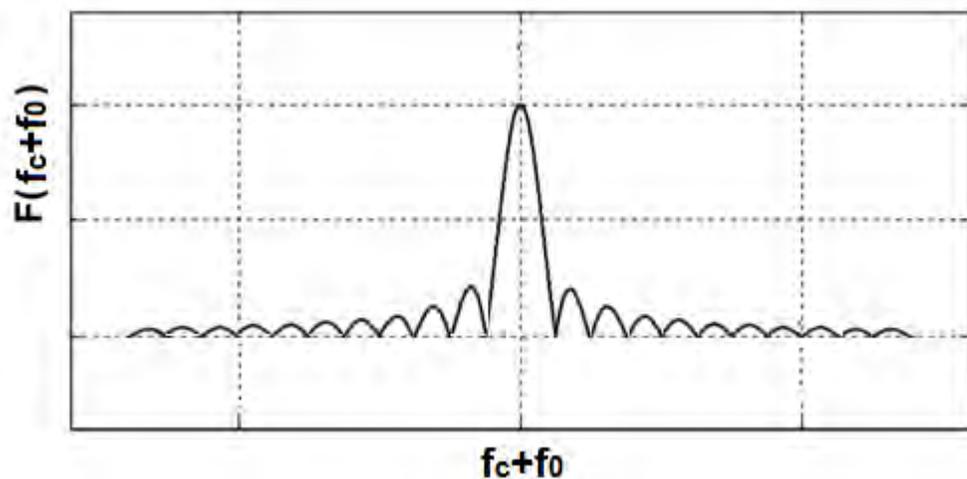
En donde la transformada de Fourier es:

$$f(t)\cos(2\pi f_0 t) \Rightarrow \frac{F(f_c+f_0)+F(f_c-f_0)}{2} \quad (14)$$

Es decir, en el dominio de la frecuencia, la modulación traslada la señal moduladora hasta la frecuencia de la onda portadora.

En las representaciones graficas solo se representa el modulo al cuadrado, y el grafico resultante se conoce como densidad espectral de potencia. [18]

Figura 35. Transformada de Fourier centrada en la frecuencia de la onda portadora.



Haciendo uso del analizador de espectros ANRITSU MS2723B se realizaron pruebas de la señal modulada. También haciendo uso del osciloscopio digital UT2202C se realizaron pruebas de validación para cada tipo de señal banda base

Figura 36. Señal en banda base con dos estados y periodo de 2ms.

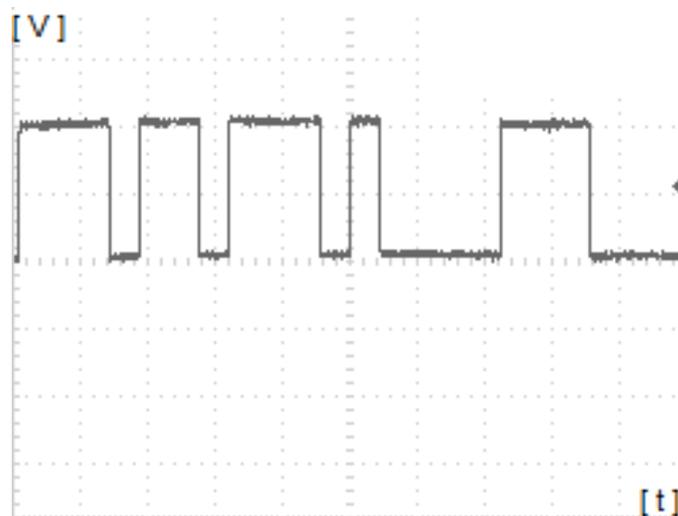


Figura 37. Densidad espectral de potencia de la señal modulada, con selección de dos estados y periodo de 2ms en el generador de pulsos.

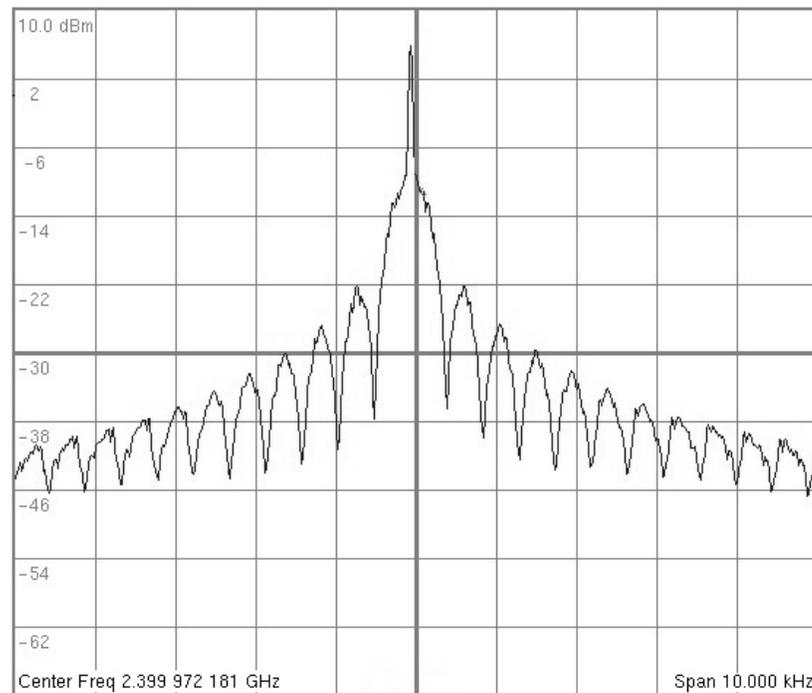


Figura 38. Señal en banda base con dos estados y periodo de 4ms.

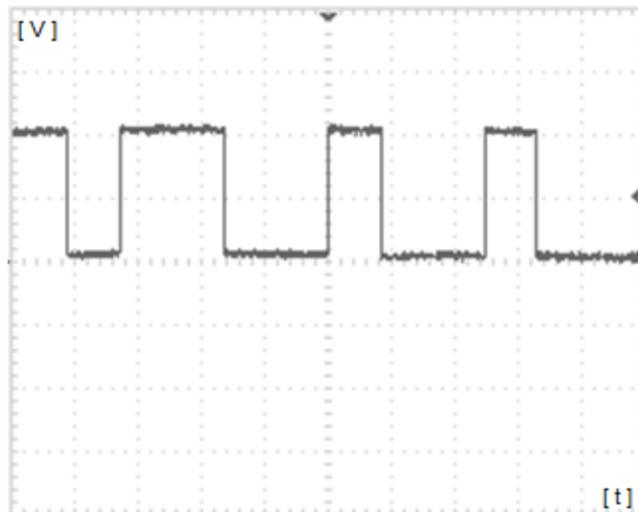


Figura 39. Densidad espectral de potencia de la señal modulada, con selección de dos estados y periodo de 4ms en el generador de pulsos.

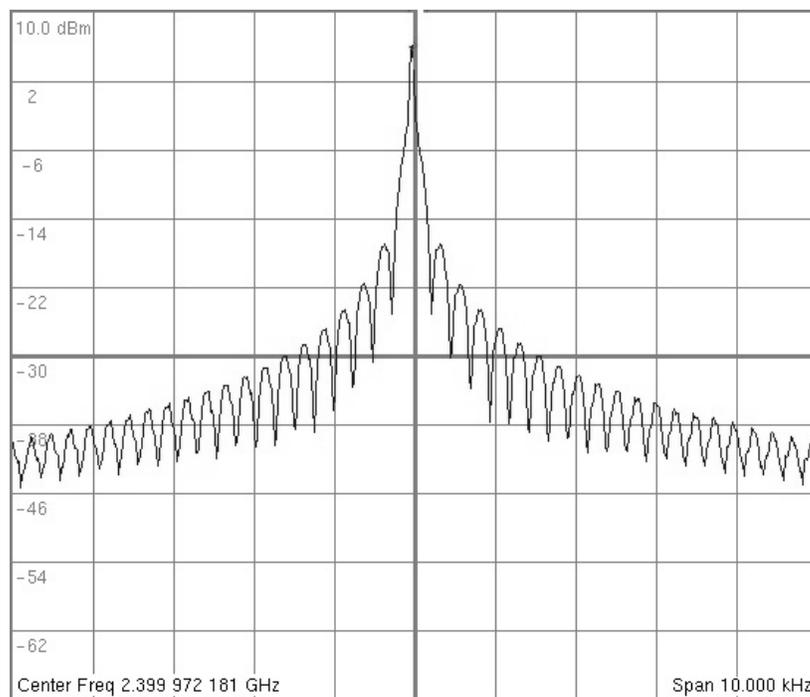


Figura 40. Señal en banda base con tres estados y periodo de 2ms.

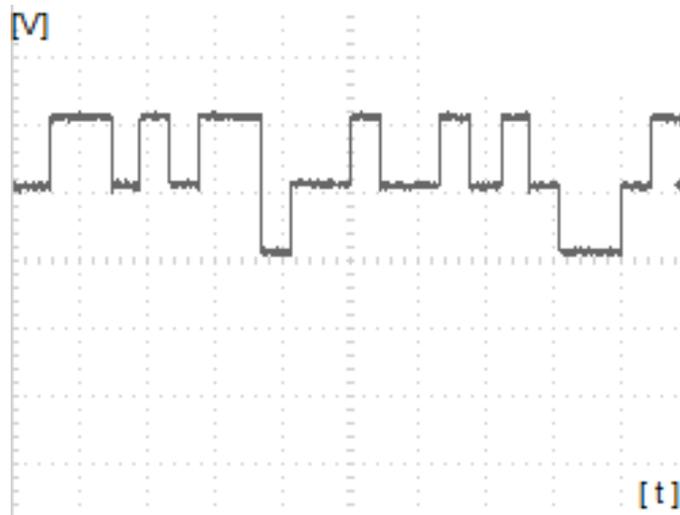


Figura 41. Densidad espectral de potencia de la señal modulada, con selección de tres estados y periodo de 2ms en el generador de pulsos.

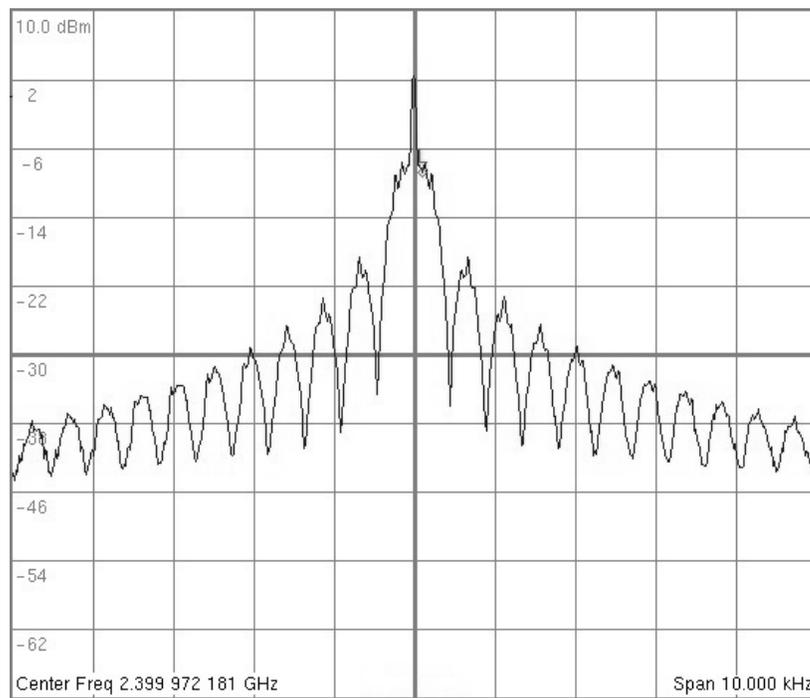


Figura 42. Señal en banda base con tres estados y periodo de 4ms.

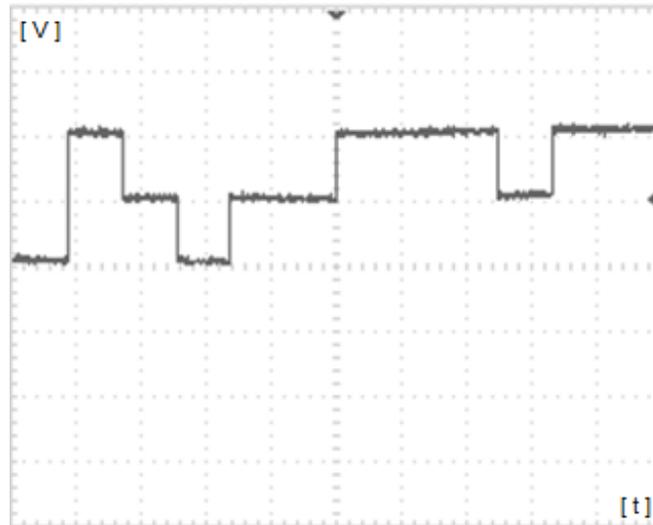


Figura 43. Densidad espectral de potencia de la señal modulada, con selección de tres estados y periodo de 4ms en el generador de pulsos.

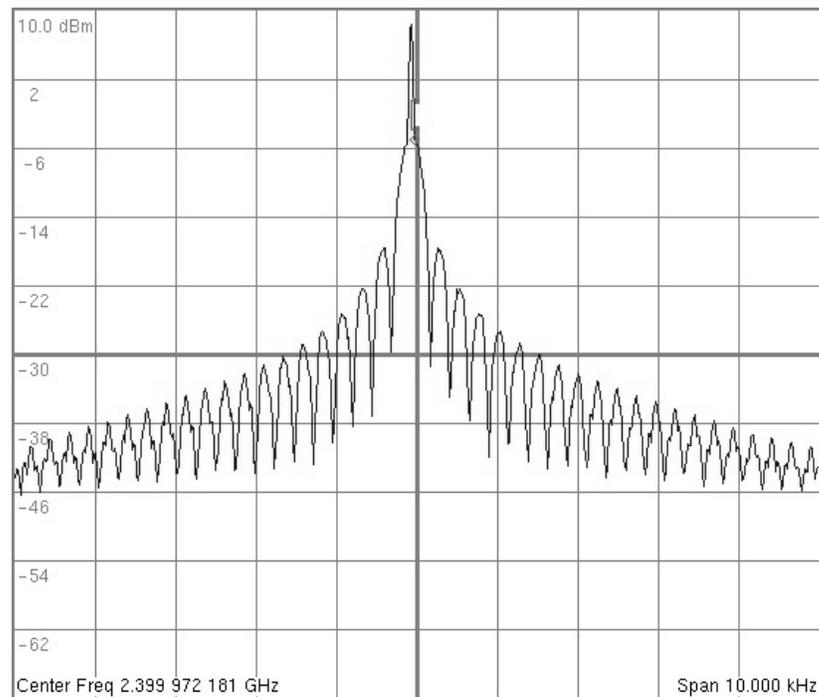


Figura 44. Señal en banda base con cinco estados y periodo de 2ms.

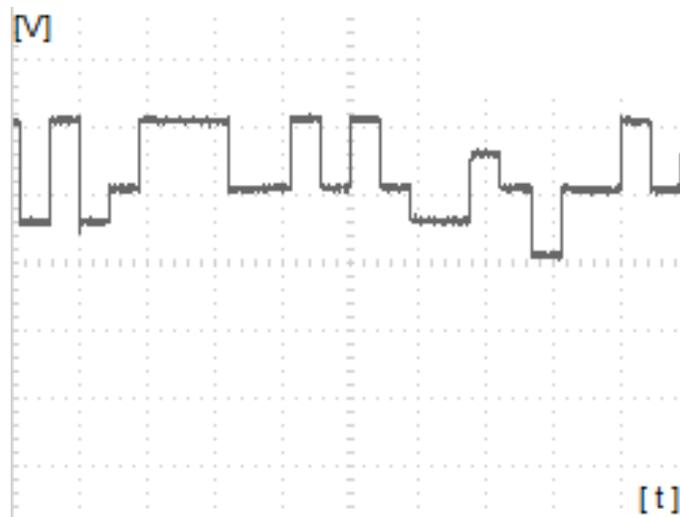


Figura 45. Densidad espectral de potencia de la señal modulada, con selección de cinco estados y periodo de 2ms en el generador de pulsos.

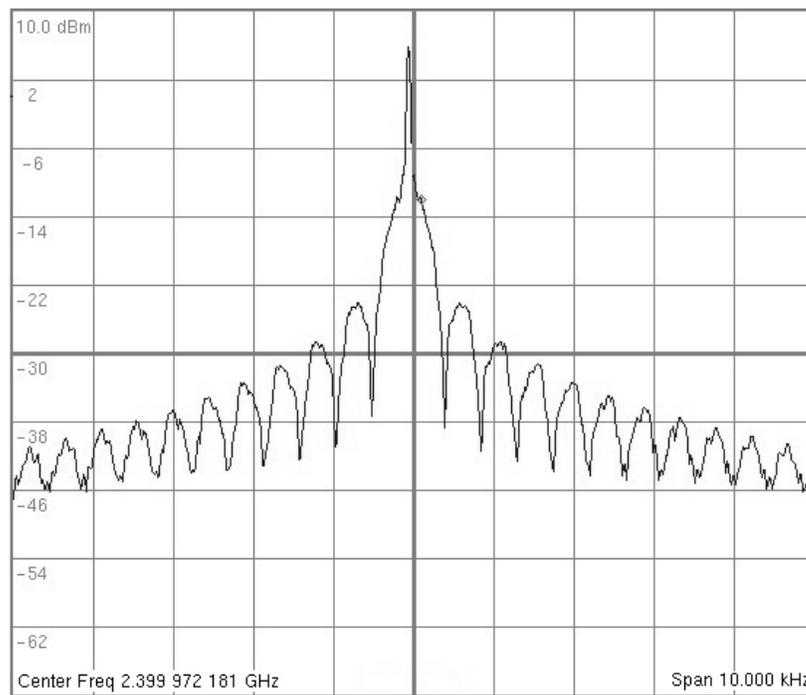


Figura 46. Señal en banda base con cinco estados y periodo de 4ms.

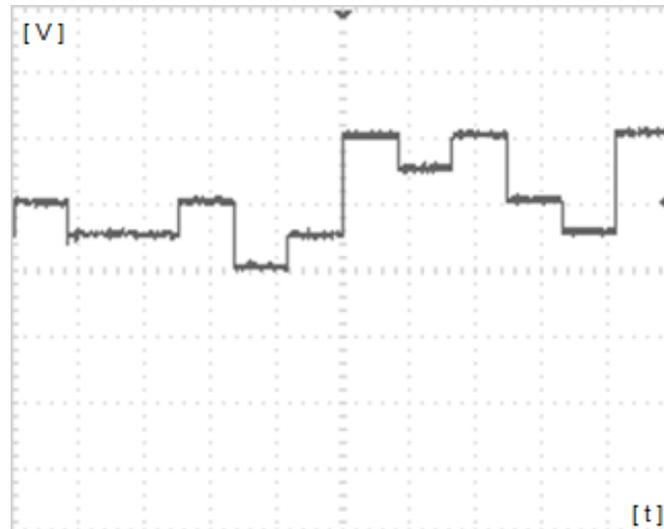
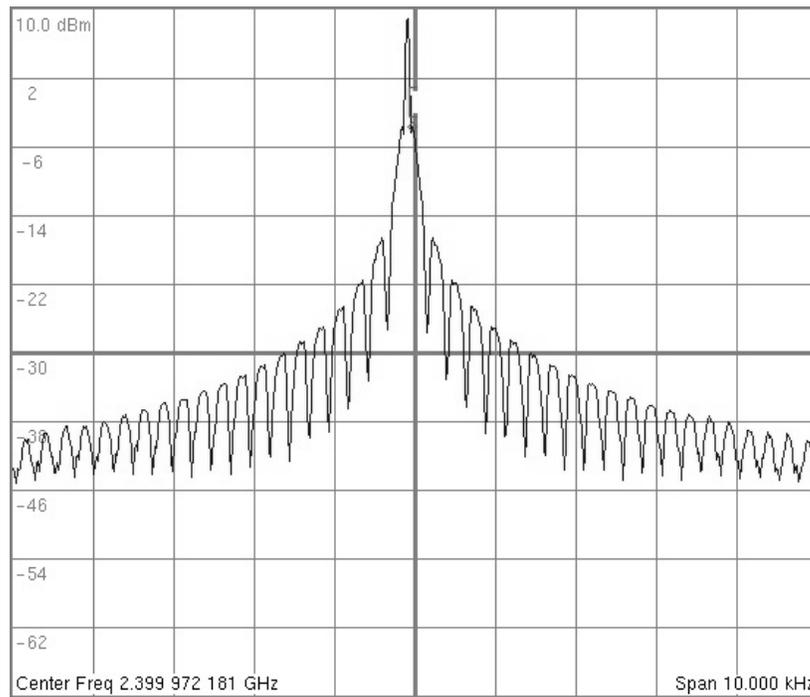


Figura 47. Densidad espectral de potencia de la señal modulada, con selección de cinco estados y periodo de 4 ms en el generador de pulsos.



En las pruebas de validación del modulador, se encuentra que la señal de salida del modulador está dada por:

$$\frac{F(f_c+f_0)+F(f_c-f_0)}{2} + \delta(f_0) \quad (15)$$

Debido a que la transformada de Fourier es una función lineal [19], es decir:

$$f(t) + g(t) \leftrightarrow F(2\pi f_c t) + G(2\pi f_c t) \quad (16)$$

Es posible decir que la señal de salida del modulador es:

$$f(t) \cdot \cos(2\pi f_0 t) + \cos(2\pi f_0 t) \quad (17)$$

Es decir que la onda portadora se ha sumado a la señal ya modulada. Esto se debe a que el aislamiento de los puertos del mezclador no es ideal, ya que permite que la señal del generador se sume a la señal modulada.

Por otra parte, también se mide la frecuencia central y los nulos de cada señal modulada. Estos datos se muestran en la Tabla 3.

TABLA III. VALORES NULOS EN EL ESPECTRO DE LAS DIFERENTES SEÑALES MODULADAS

Tp (Tiempo de pulso) [ms]	Niveles	Nulo [KHz]
2	2	0,44
2	3	0,46
2	5	0,45
4	2	0,25
4	3	0,25
4	5	0,25

En algunos casos el nulo no se encuentra con exactitud en $1/T_p$, esto es debido a que los pulsos de la señal en banda base no son perfectamente rectangulares, especialmente cuando el tiempo de pulso es 2 ms.

8. CONCLUSIONES

- El ruido de fase en el generador de RF se ve afectado debido a la utilización del amplificador, el cual al incrementar el nivel de potencia de la señal, incrementa asimismo el nivel de ruido. A pesar de esto, en todas las frecuencias, el ruido de fase es menor que -50 dBc/Hz a 1 MHz de la frecuencia central.
- La desviación estándar de la frecuencia central de la señal en todas las frecuencias es menor a 70 KHz. Aunque la desviación de frecuencia medida, es en general pequeña, se debe tener en cuenta, que el analizador de espectros, debido a su uso también introduce un cierto índice de error en la medición hecha.
- El armónico típico de la señal de salida varía según las diferentes frecuencias, sin embargo en todos los casos es menor a -9 dBc, y en las frecuencias más altas es menor a -30 dBc.
- Un parámetro muy importante en un mezclador es el aislamiento que hay entre sus puertos, ya que al no ser ideal, en la salida de cada puerto puede aparecer parte de la señal de los otros.
- Al caracterizar el desempeño final del prototipo del generador de RF, se concluye que si bien no se logra el desempeño de los generadores de RF comerciales, si se acerca considerablemente, por lo que es posible decir que es un instrumento con características útiles para el estudio de sistemas de comunicación y por ende, una herramienta valiosa en cursos y electivas relacionados con esta área.

9. RECOMENDACIONES

Este trabajo de investigación nace a partir de la convocatoria de investigación estudiantil “José Dolores Martínez”, dirigida a fomentar la investigación en el departamento de electrónica en la Universidad de Nariño, específicamente en temas de investigación que apunten a solucionar las necesidades de instrumentos y herramientas del laboratorio de electrónica.

De esta manera, se presenta la propuesta “Diseño e Implementación de un Generador de RF en las bandas UHF y VHF”, como una herramienta fundamental en el estudio de los sistemas de comunicaciones. El desarrollo de este trabajo nos llevó a profundizar conocimientos en el área de las comunicaciones, específicamente en osciladores de radio frecuencia.

La primera dificultad encontrada fue la falta de componentes electrónicos con las características necesarias que se encontraran en el ámbito nacional, es por esto que la mayoría de los componentes son importados.

Uno de los elementos más importantes es el integrado ADF4350, ya que permite implementar el sintetizador de frecuencias; para enviar las señales de control a éste, fue necesario implementar el estándar de comunicaciones SPI, a través del cual se controla la frecuencia de salida.

Inicialmente se buscó hacer el control de todo el sistema con el microcontrolador PIC18F4550, sin embargo este presenta inconvenientes con la interfaz digital, razón por la cual se designó el microcontrolador PIC16F877 para el control específico de esta tarea.

Después de ubicar cada uno de los elementos dentro la caja plástica, se realizó las pruebas de validación del prototipo en las diferentes temperaturas, sin embargo el cable utilizado no fue resistente a las altas temperaturas, razón por la cual se realizó el cableado nuevamente haciendo uso de uno de mejor calidad.

A partir de los resultados obtenidos en el desarrollo del generador de RF se realizan las siguientes recomendaciones:

- El programa de gestión se realiza haciendo uso del microcontrolador PIC18F4550, este permite implementar el estándar de comunicaciones SPI el cual es necesario para la interfaz con el integrado ADF4350, sin embargo debido a la cantidad de inconvenientes que este presenta con el control para el display LCD se hizo uso del PIC16F877 para esta tarea

específica. Por lo tanto, con el fin de reducir el número de componentes, se recomienda hacer uso de un microcontrolador que sea capaz de realizar ambas tareas.

- Se recomienda hacer uso de un amplificador con una mayor ganancia, ya que el nivel de potencia varía con cada frecuencia, y en algunos casos este nivel es bajo, por otra parte, también se pueden presentar cambios repentinos en la potencia de salida debido a factores como el ruido de amplitud o conmutaciones en los circuitos.
- En las pruebas de validación del modulador se encuentra que la onda portadora se ha sumado a la señal ya modulada, esto se debe a que el aislamiento de los puertos del mezclador no es ideal, por esta razón se recomienda hacer uso de un mezclador con un factor de aislamiento mayor.
- Se recomienda implementar otra forma de alimentación eléctrica, en busca de que el generador de RF sea portable y pueda ser útil en trabajos de campo. Esto se podría realizar haciendo uso de un sistema de energización con baterías que logre suministrar la corriente suficiente, y de un circuito de regulación con el cual se obtengan los voltajes requeridos.

10. REFERENCIAS

- [1] Constantino Pérez Vega, José María Zamanillo Sáinz de la Maza, Alicia Casanueva López, Sistemas de telecomunicación, Universidad de Cantabria, 2007.
- [2] Constantine A. Balanis, Antenna Theory: Analysis and Design
- [3] NATIONAL INSTRUMENTS, Fundamentos del Análisis de Red, 2012, documento disponible en línea en: <http://www.ni.com/white-paper/11640/es>
- [4] Wayne tomasi, Sistemas de Comunicaciones Electronicas, Mexico, 2003.
- [5] Roy Blake, Sistemas Electrónicos de Comunicaciones, 2004
- [6] Alvaro Bastidas, Pablo Gordillo, Construcción de un Prototipo Transmisor de Información GPS en la Banda de VHF, Utilizando Técnicas de Síntesis Digital Directa y Modulación Digital en Tiempo real, a Traves de la Tarjeta de Evaluación del AD9912 y el Microcontrolador ATMEGA644P. Quito, 2010, documento disponible en línea en: <http://bibdigital.epn.edu.ec/bitstream/15000/2398/1/CD-3130.pdf>
- [7] Ulrich L. Rohde, David P. Newkirk, RF/Microwave Circuit Design for Wireless Applications, 2000
- [8] Daniel Rabinovich, Oscar Santa Cruz, PLL - PHASE LOOP LOCKED - Lazos Enganchados en Fase, 2010, documento disponible en línea en: <http://www.profesores.frc.utn.edu.ar/electronica/ElectronicaAplicadaIII/Aplicada/Cap02RedesPLL.pdf>.
- [9]
- [10]
- [11] Guadalupe Toscano Leria, Caracterización Experimental de la Distorsión y el Ruido en Sistemas de Comunicaciones Inalámbricas, España, 2004, documento disponible en línea en: <http://bibing.us.es/proyectos/abreproy/10922/fichero/Caracterizaci%C3%B3n+Experimental+de+la+Distorsi%C3%B3n+y+el+Ruido+en+.pdf>
- [12] Álvaro Mendoza, Luis Torres, Humberto Campanella, Estudio de las Imperfecciones en los Osciladores, Marzo de 2001, documento en línea disponible en: http://manglar.uninorte.edu.co/bitstream/10584/1494/1/estudio_de_las_imperfecciones_en_los_osciladores.pdf
- [13] Anderson Electronics, Technical, Aging, documento en línea disponible en: <http://www.aextal.com/tutorial-aging.htm>

- [14] ANALOG DEVICES, Datasheet ADF4350, Wideband Synthesizer with Integrated VCO, documento en línea disponible en:
http://www.analog.com/static/imported-files/data_sheets/ADF4350.pdf
- [15] Minicircuits, Wideband Amplifier, Documento disponible en línea en:
<http://www.minicircuits.com/pdfs/ZX60-V83+.pdf>
- [16] Minicircuits, Digital Step Attenuator, Documento disponible en línea en:
<http://www.minicircuits.com/pdfs/ZX76-15R5-PN+.pdf>
- [17] Marcos Faúndez Zanuy, Sistemas de Comunicaciones, 2001.
- [18] ANALOG DEVICES, Datasheet DAC8512, Serial Input Complete 12-Bit DAC, Documento disponible en línea en:
http://www.analog.com/static/imported-files/data_sheets/DAC8512.pdf
- [19] Minicircuits, Datasheet ZEM-4300MH, Frequency Mixer, Documento disponible en línea en: <http://www.minicircuits.com/pdfs/ZEM-4300MH+.pdf>
- [20] Martha Cecilia Guzmán Zapata, Matemáticas especiales para ingeniería, 2008.
- [21] Marcos Faúndez Zanuy, Sistemas de comunicaciones, 2001.

11. ANEXOS

11.1. ANEXO A: MANUAL DE FABRICACIÓN

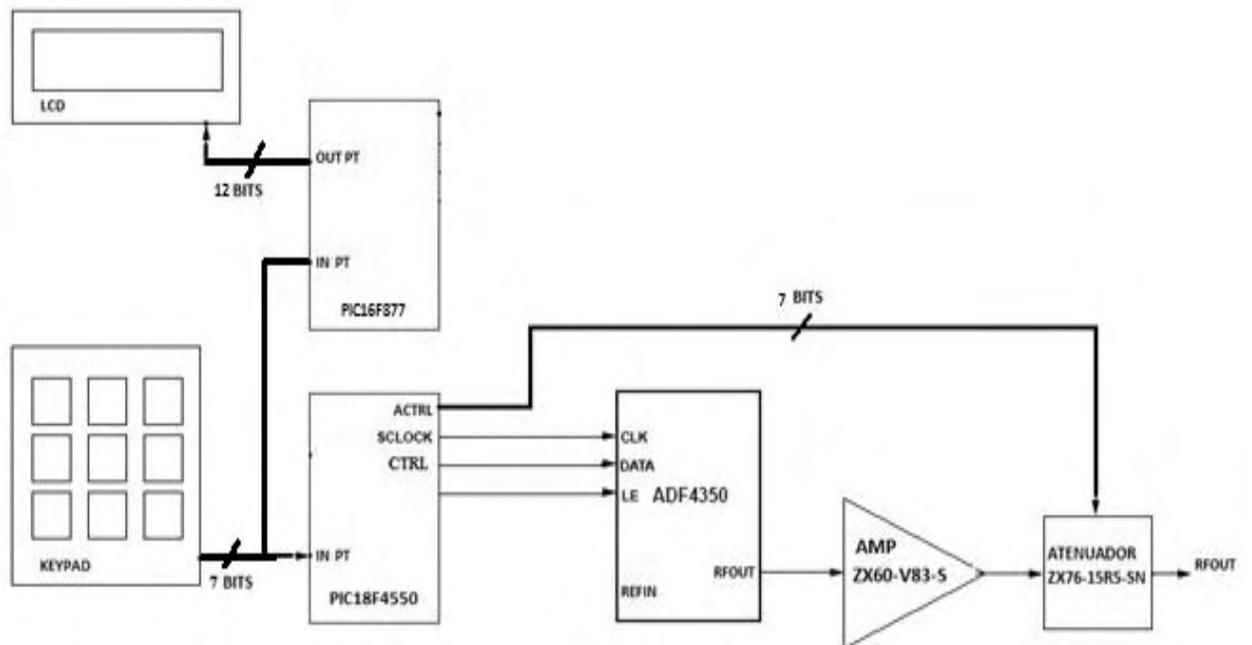
Generador De RF

Manual De Fabricación

Contenido	
Diseño general.....	3
Circuitos de control.....	4
Circuito de control principal.....	4
Circuito de control de la interfaz digital	5
Circuito de control del modulador.....	7
Módulo de alimentación.....	8
Conexiones.....	9
Conexiones lógicas.....	9
Conexiones DC.....	10
Conexiones RF.....	11
Recursos	12
Anexo A Código Pic 18f4550.....	13
Anexo B Código Pic 16F877 (1).....	20
Anexo C Código Pic 16F877 (2).....	24
Anexo D Librerías	27
Librería del teclado.....	27
Librería de la pantalla	30

Diseño general

Figura A1 Conexiones lógicas del generador de RF

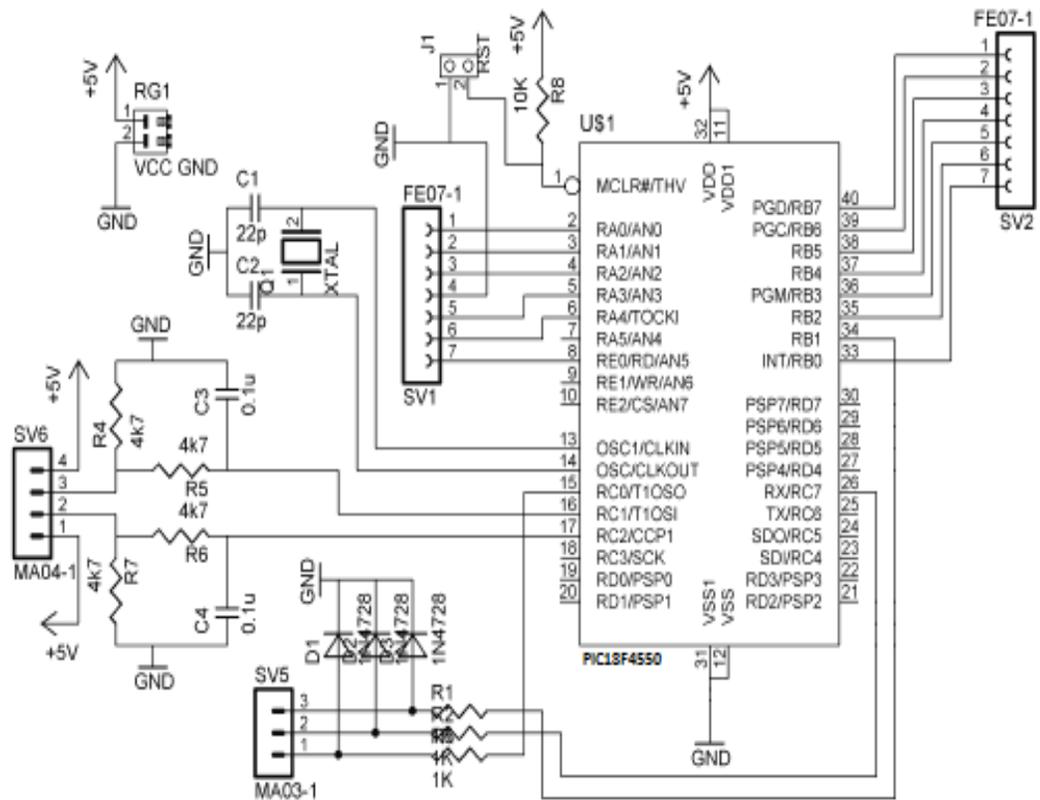


Circuitos de control

Circuito de control principal

El circuito de control principal realiza el control para el sintetizador de frecuencias ADF4350 y el atenuador ZX76-15R5-PN-S.

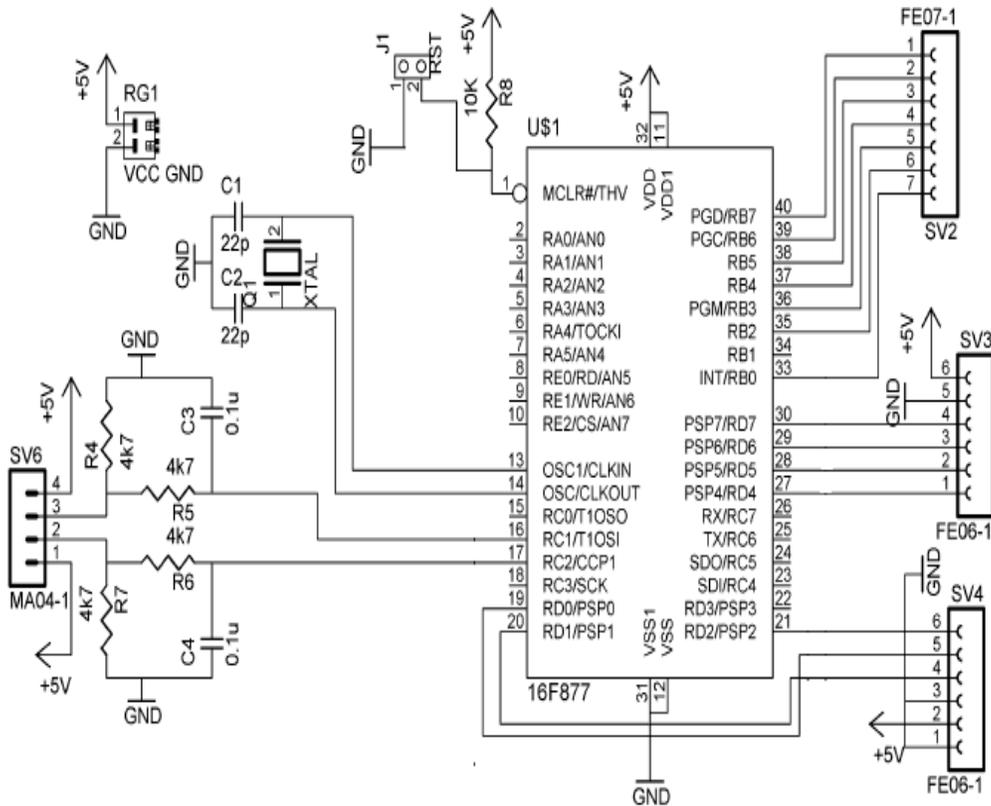
Figura A2 Circuito de control principal



Circuito de control de la interfaz digital

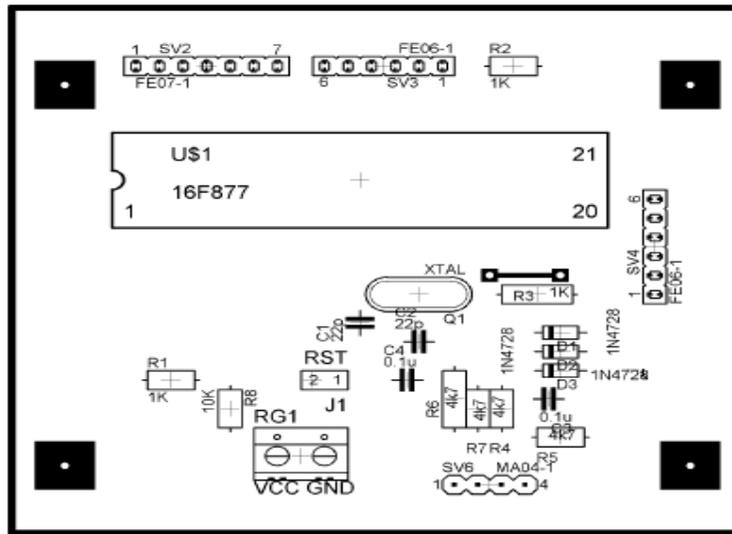
El circuito de control de la interfaz digital realiza el control para la pantalla LCD y el teclado.

Figura A4 Circuito de control de la interfaz digital



Con ayuda del programa CadSoft Eagle se elabora el diseño de placa para el montaje del circuito de control de la interfaz digital

Figura A5 Placa del circuito de control de la interfaz digital



Se repiten los pasos 1, 2, 3 y 4. El anexo B contiene el código a compilar para el microcontrolador Pic 18F4550.

Circuito de control del modulador

Figura A6 Circuito de control del modulador

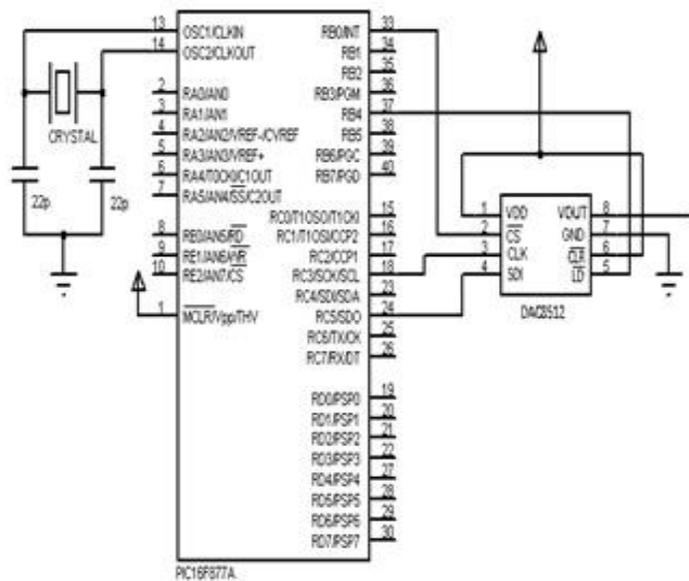
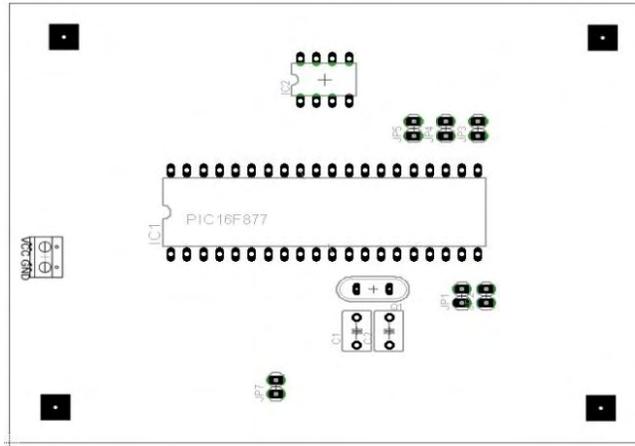


Figura A7 Placa del circuito de control del modulador

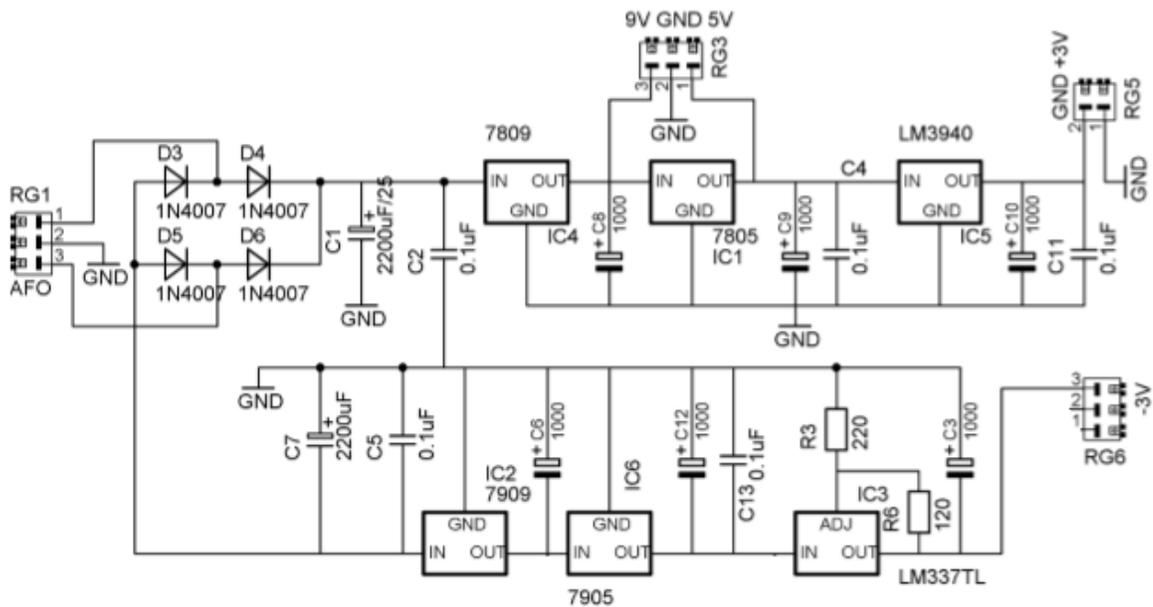


Se repite los pasos 1, 2, 3 y 4. El anexo C contiene el código a compilar para el microcontrolador Pic 16F877.

Módulo de alimentación

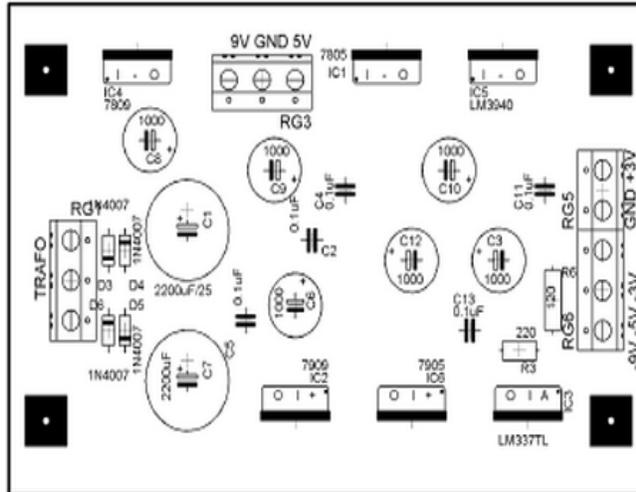
El módulo de alimentación debe proporcionar 9 V, 5V, 3V y -3V; para lo cual se diseña una fuente de voltaje dual haciendo uso de un transformador, rectificador, condensadores y reguladores.

Figura A8 Circuito de la fuente de voltaje



Con ayuda del programa CadSoft Eagle se elabora el diseño de placa de la fuente de voltaje.

Figura A9 Placa del circuito de la fuente de voltaje



1. Se elabora la placa para el montaje del circuito de la fuente de voltaje y se conecta en esta el conjunto de componentes electrónicos.
2. Es recomendable hacer uso de disipadores de calor en los reguladores.

Conexiones

Conexiones lógicas

Tabla A1

Bus de datos de 12 bits	
PIC16f877	LCD
GND;VCC;GND;20;21;19;27;28;29;30;VCC;GND	1;2;3;4;5;6;11;12;13;14;15;16

Tabla A2

Bus de datos de 7 bits	
PIC16f877	Teclado
33;35;36;37;38;39;40	1;2;3;A;B;C;D

Tabla A3

Bus de datos de 7 bits	
PIC18f4550	Teclado
33;35;36;37;38;39;40	1;2;3;A;B;C;D

Tabla A4

Bus de datos de 7 bits	
PIC18f4550	Atenuador ZX76-15RS-SN
8;3;2;GND;5;6;4	1;2;3;7;8;9;10

Tabla A5

Bus de datos de 3 bits	
PIC18f4550	Sintetizador ADF4350 (EVAL-ADF4350)
34;26;15	1;3;5

Al realizar las conexiones lógicas se debe tener en cuenta que en las tablas 1, 2, 3, 4 y 5, el primer pin en la columna izquierda corresponde al primer pin en la columna derecha y de esta misma manera para los pines restantes.

Para el sintetizador de frecuencias ADF4350, se debe tener en cuenta que las conexiones tanto lógicas como DC y RF, no se conectan directamente al sintetizador, se conectan a la tarjeta EVAL-ADF4350, sobre la cual se encuentra éste. De esta manera los pines nombrados en la tabla 5 y 6, corresponden a los pines de la tarjeta EVAL-ADF4350.

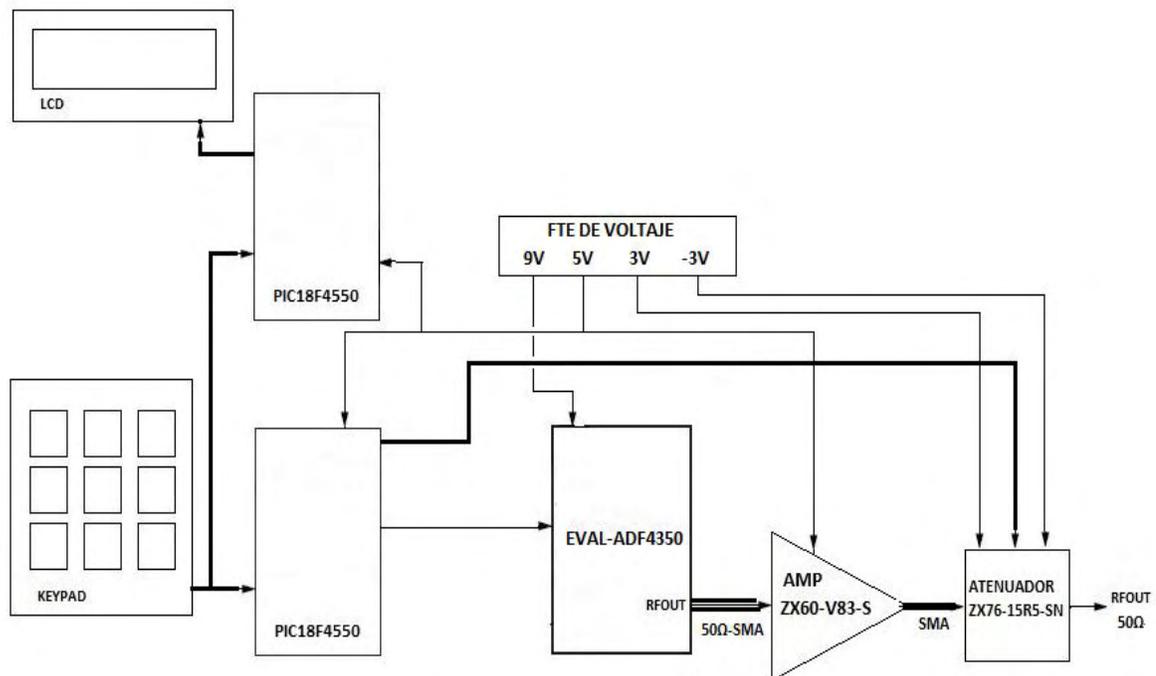
Por otra parte, el generador de RF es de frecuencia y potencia de salida modificable, por lo cual el circuito de control de la interfaz digital posee el socket SV6, con 4 pines; en donde se debe conectar lo pulsadores de selección de frecuencia (pines 3 y 4) y potencia (pines 1 y 2).

La figura A1 ilustra las conexiones lógicas del generador de RF.

También, el modulador es de frecuencia de salida modificable, además es posible variar los niveles de la señal, por lo cual se debe conectar 3 pulsadores de selección junto con una resistencia de pull-up a los pines 19, 20 y 21 para la selección de niveles, y de la misma manera 2 pulsadores a los pines 27 y 28 para la selección de frecuencia.

Conexiones DC

Figura A10 Conexiones DC y RF del generador de RF



La tabla 6 indica el nivel de voltaje que requiere cada uno de los elementos del sistema, como también a través de que pin debe ser alimentado.

Tabla A6

Elemento	Pin	Voltaje
Pic18f4550	11;32	5V
Pic16f877	11;32	5V
Sintetizador ADF4350 (EVAL-ADF4350)	J-14	9V
AMP ZX60-V83-S	VCC	5V
ATENUADOR ZX76-15RS-SN	VDD	3V
ATENUADOR ZX76-15RS-SN	VSS	-3V

La tabla 7 indica el nivel de voltaje que requieren los elementos que hacen parte del modulador, como también a través de que pin deben ser alimentados

Tabla A7

Elemento	Pin	Voltaje
Pic16f877	11;32	5V
DAC8512	1	5V

Conexiones RF

La tarjeta EVAL-ADF4350 cuenta con cuatro conectores SMA, pero solo se hace uso de una salida diferencial dual. Dado que el dispositivo es muy sensible a la impedancia de desequilibrio, cuando no se hace uso de la salida auxiliar, se debe conectar a ésta una carga de 50 Ω , como por ejemplo la terminación SMA ANNE-50L+ de Minicircuits.

La conexión entre el conector SMA de la tarjeta EVAL-ADF4350 y el amplificador ZX60-V83-S se debe realizar a través de un adaptador SMA de 50 Ω macho/macho. De igual manera se debe hacer la conexión entre el amplificador ZX60-V83-S y el atenuador ZX76-15R5-SN.

Para que el conector de salida del generador de RF sea tipo N- hembra (50 Ω), se debe hacer uso de un adaptador SMA de 50 Ω macho/hembra.

Recursos

- La hoja de datos del pic18f4550 está disponible en:
<http://ww1.microchip.com/downloads/en/DeviceDoc/39632e.pdf>
- La hoja de datos del pic16f877 está disponible es:
<http://ww1.microchip.com/downloads/en/DeviceDoc/30292c.pdf>
- La hoja de datos del sintetizador ADF4350 está disponible en:
http://www.analog.com/static/imported-files/data_sheets/ADF4350.pdf
- La hoja de datos del amplificador ZX60-V83+ está disponible en:
<http://www.minicircuits.com/pdfs/ZX60-V83+.pdf>
- La hoja de datos del atenuador digital ZX76-15R5-PN+ está disponible en:
<http://www.minicircuits.com/pdfs/ZX76-15R5-PN+.pdf>
- La hoja de datos del convertidor digital análogo DAC8512 está disponible en:
http://www.analog.com/static/imported-files/data_sheets/DAC8512.pdf
- Una versión gratuita, información y tutoriales del compilador PCW están disponibles en:
<http://www.ccsinfo.com/>

Código PIC18f4550

Programa para el control principal

```
#include <18f4550.h>
#fuses
HSPLL,NOWDT,NOPROTECT,NOLVP,NODEBUG,USBDIV,PLL5,CPUDIV1,VREGEN,NOPBADEN,NO
BROWNOUT,NOPUT
#use delay(clock=48000000)
#use spi(DI=PIN_B0, DO=PIN_C7, CLK=PIN_B1, ENABLE=PIN_C4, BITS=32, CLOCK_HIGH=25,
CLOCK_LOW=25, MSB_FIRST, MODE=0, stream=DA_spi, FORCE_SW)
#include <KBD2.c>

int16 FRAC, MOD, CTRL0, CTRL1, r,t1,p,A,I,AT,AM,AM1;
int32 RF,INTT,ecu1,ecu2,ecu3,ECU,n2,n1,RFd, FRAC1, ecu4, k2,k3;
int32 REGISTRO0,REGISTRO1,REGISTRO2,REGISTRO3,REGISTRO4,REGISTRO5;
int32 PR,PHASE;
char k1;

void main(){
    kbd_init();
    port_b_pullups(TRUE);
    output_high(pin_E1);

while (true){
    if (input_state(PIN_C1)==1){

        RF=0;
        n2=1000000000;
        r=0;
        while(true){
            k1=kbd_getc();
            if(k1!=0){
                if(r==0){
                    n1=k1-48;
                    if(n1>4){
                        n2=n2/10;
                        r++;
                        goto salt;}}
                if(r==1){
                    n1=k1-48;
                    if((n1>2) & (RF==4000000000)){
                        RF=RF/10;
```

```

        n2=n2/10;
        r++;}}
salt;;
if (k1=='#{
    if(r<=3){
        RF=RF/10;}
    goto loop;}
if (k1=='*'){
    if(r==3){RF=RF/10;}
    r=2;n2=100000;}
if (r<=3){
    if (k1!='*'){
        n1=k1-48;
        t1=n1;
        n1=n1*n2;
        RF=RF+n1;
        n2=n2/10;
        r++;}}
    }
}
loop;;

if (RF>2200000000){
    RFd=1;}
if ((RF>1100000000) & (RF<=2200000000)){
    RFd=2;}
if ((RF>550000000) & (RF<=1100000000)){
    RFd=4;}
if ((RF>275000000) & (RF<=550000000)){
    RFd=8;}
if (RF<=275000000){
    RFd=16;}
if (RF<138000000){
    lcd_gotoxy(2,2);
    lcd_putc(" Error ");
    goto fer;}
MOD=1000/RFd;
INTT=RF/10000000;
INTT=INTT*RFd;
t1=t1*RFd;t1=t1/10;
INTT=INTT+t1;
FRAC1=0;
while (FRAC1<MOD){
    ecu1=FRAC1*1000000;
    ecu1=ecu1/RFd;
    ecu2=ecu1/MOD;

```

```

ecu2=ecu2*10;
ecu3=INTT*10000000;
ecu4=ecu3/RFd;
ECU=ecu2+ecu4;
if (ECU==RF){
    FRAC=FRAC1;
    FRAC1=1000;}
FRAC1++;
}

output_high(pin_CO);
CTRL0=0;
INTT = INTT << 15;
FRAC = FRAC << 3;
REGISTRO0=INTT|FRAC|CTRL0;
PR=1;PHASE=1;CTRL1=1;
PR=PR<<27;
PHASE=PHASE<<15;
MOD=MOD<<3;
REGISTRO1=PR|PHASE|MOD|CTRL1;
REGISTRO2=0x00004EC2;
REGISTRO3=0x000004B3;
if (RFd==1){RFd=0;}
    else {if (RFd==2){RFd=1;}
        else {if (RFd==4){RFd=2;}
            else {if (RFd==8){RFd=3;}
                else {if (RFd==16){RFd=4;}}}}
RFd=RFd<<20;

if ((RF>=137000000) & (RF<580000000)){
    REGISTRO4=0x0085003C;
    AM=9;}
if ((RF>=580000000) & (RF<670000000)){
    REGISTRO4=0x00850024;
    AM=6;}
if ((RF>=670000000) & (RF<700000000)){
    REGISTRO4=0x00850034;
    AM=10;}
if ((RF>=700000000) & (RF<740000000)){
    REGISTRO4=0x00850024;
    AM=11;}
if ((RF>=740000000) & (RF<750000000)){
    REGISTRO4=0x0085002C;
    AM=12;}
if ((RF>=750000000) & (RF<870000000)){
    REGISTRO4=0x00850034;

```

```

AM=12;}
if ((RF>=870000000) & (RF<1030000000)){
  REGISTRO4=0x0085002C;
  AM=13;}
if ((RF>=1030000000) & (RF<1070000000)){
  REGISTRO4=0x00850034;
  AM=13;}
if ((RF>=1070000000) & (RF<1500000000)){
  REGISTRO4=0x0085003C;
  AM=12;}
if ((RF>=1500000000) & (RF<1600000000)){
  REGISTRO4=0x00850034;
  AM=10;}
if ((RF>=1600000000) & (RF<1670000000)){
  REGISTRO4=0x0085003C;
  AM=6;}
if ((RF>=1670000000) & (RF<1750000000)){
  REGISTRO4=0x00850034;
  AM=5;}
if ((RF>=1750000000) & (RF<2750000000)){
  REGISTRO4=0x0085003C;
  AM=12;}
if ((RF>=2750000000) & (RF<2810000000)){
  REGISTRO4=0x00850034;
  AM=9;}
if ((RF>=2810000000) & (RF<2850000000)){
  REGISTRO4=0x0085002C;
  AM=5;}
if ((RF>=2850000000) & (RF<2950000000)){
  REGISTRO4=0x0085003C;
  AM=8;}
if ((RF>=2950000000) & (RF<3020000000)){
  REGISTRO4=0x00850034;
  AM=5;}
if ((RF>=3020000000) & (RF<3110000000)){
  REGISTRO4=0x0085003C;
  AM=4;}
if ((RF>=3110000000) & (RF<3150000000)){
  REGISTRO4=0x00850024;
  AM=4;}
if ((RF>=3150000000) & (RF<3200000000)){
  REGISTRO4=0x0085002C;
  AM=6;}
if ((RF>=3200000000) & (RF<3980000000)){
  REGISTRO4=0x0085003C;
  AM=10;}

```

```

if ((RF>=3980000000) & (RF<3990000000)){
    REGISTRO4=0x00850034;
    AM=6;}
if ((RF>=3990000000) & (RF<4010000000)){
    REGISTRO4=0x0085003C;
    AM=7;}
if ((RF>=4010000000) & (RF<4020000000)){
    REGISTRO4=0x00850034;
    AM=5;}
if ((RF>=4020000000) & (RF<4030000000)){
    REGISTRO4=0x0085003C;
    AM=8;}
if ((RF>=4030000000) & (RF<4070000000)){
    REGISTRO4=0x00850034;
    AM=4;}
if ((RF>=4070000000) & (RF<4300000000)){
    REGISTRO4=0x0085003C;
    AM=5;}

REGISTRO4=REGISTRO4|RFd;
REGISTRO5=0x00180005;
output_low(pin_C0);
delay_us(20);
spi_xfer(DA_spi,REGISTRO5);
delay_us(10);
output_high(pin_C0);
delay_ms(10);
output_low(pin_C0);
delay_us(20);
spi_xfer(DA_spi,REGISTRO4);
delay_us(10);
output_high(pin_C0);
delay_ms(10);
output_low(pin_C0);
delay_us(20);
spi_xfer(DA_spi,REGISTRO3);
delay_us(10);
output_high(pin_C0);
delay_ms(10);
output_low(pin_C0);
delay_us(20);
spi_xfer(DA_spi,REGISTRO2);
delay_us(10);
output_high(pin_C0);
delay_ms(10);
output_low(pin_C0);

```

```

delay_us(20);
spi_xfer(DA_spi,REGISTRO1);
delay_us(10);
output_high(pin_C0);
delay_ms(10);
output_low(pin_C0);
delay_us(20);
spi_xfer(DA_spi,REGISTRO0);
delay_us(10);
output_high(pin_C0);output_high(PIN_E2);
fer;};
if (input_state(PIN_C2)==1){

    p=10;A=0;l=2;
    while(true){
    k1=kbd_getc();
    if(k1!=0){
        if (k1=='#'){
            if(l==1){
                A=A/10;}
            goto loop2;}
        if (l>0){
            n1=k1-48;
            n1=n1*p;
            A=A+n1;
            p=p/10;
            l--;}
        }}
    loop2;
    if (A<=AM){
        AT=AM-A;
        AT=AT<<1;
        output_high(PIN_E0);
        delay_ms(1);
        OUTPUT_A(AT);
        delay_ms(1);
        output_high(PIN_E0);
        AT=AT>>1;
        AM1=AM-AT;
    }
}
}
}
}

```


Código PIC16f877 (1)

Programa para el control de la interfaz digital

```
#include <16f877A.h>
#device *=16
#fuses XT,NOWDT
#use delay(clock=4000000)
#include <KBD2.c>
#include <lcd4202.c>

char k1;
int32 RF,n2,n1,k2,k3;
int16 r,t1,p,A,I,AT,AM1;
int AM();

void main(){
    lcd_init();
    kbd_init();
    lcd_putc('\f');
    lcd_gotoxy(1,3);
    lcd_putc("Frecuencia" );
    lcd_gotoxy(13,3);
    lcd_putc("Amplitud" );
    port_b_pullups(TRUE);

    while (true){

        if (input_state(PIN_C1)==1){
            RF=0;
            n2=1000000000;
            r=0;
            while(true){
                k1=kbd_getc();
                if(k1!=0){
                    if(r==0){
                        n1=k1-48;
                        if(n1>4){
```

```

        n2=n2/10;
        r++;
        goto salt;}}
if(r==1){
    n1=k1-48;
    if((n1>2) & (RF==4000000000)){
        RF=RF/10;
        n2=n2/10;
        r++;}}
salt;;
if (k1=='#'){
    if(r<=3){
        RF=RF/10;}
    goto loop;}
if (k1=='*'){
    if(r==3){RF=RF/10;}
    r=2;n2=100000;}
if (r<=3){
    if (k1!='*'){
        n1=k1-48;
        t1=n1;
        n1=n1*n2;
        RF=RF+n1;
        n2=n2/10;
        r++;}}
    }
}
loop;;

if (RF<138000000){
    lcd_gotoxy(1,2 );
    lcd_putc(" Error  ");
    goto fer;}

k2=RF/1000000;
if (RF/1000000 < 1000){
    lcd_gotoxy(1,2);
    lcd_putc(" " );
    lcd_gotoxy(2,2);
    printf (lcd_putc, "%lu", k2);}
else {
    lcd_gotoxy(1,2);
    printf ( lcd_putc, "%lu", k2);}
k3=RF-(k2*1000000);
if(k3>0){k3=k3/10000;lcd_gotoxy(5,2);lcd_putc(".");lcd_gotoxy(6,2);printf (lcd_putc, "%lu",
k3);lcd_gotoxy(8,2);lcd_putc(" MHz" );}else{

```

```

lcd_gotoxy(5,2);
lcd_putc(" MHz" );}
lcd_gotoxy(1,3);
lcd_putc("Frecuencia" );
lcd_gotoxy(13,3);
lcd_putc("Amplitud" );
AM1=AM();
fer;};

if (input_state(PIN_C2)==1){
p=10;A=0;l=2;
while(true){
k1=kbd_getc();
if(k1!=0){
if (k1=='#'){
if(l==1){
A=A/10;}
goto loop2;}
if (l>0){
n1=k1-48;
n1=n1*p;
A=A+n1;
p=p/10;
l--;}
}}
loop2;;

if (A<=AM1){
AT=AM1-A;
//AM1=AM-AT;
if (A<10){
lcd_gotoxy(14,2);
lcd_putc(" " );
lcd_gotoxy(15,2);
printf ( lcd_putc, "%lu", A);}
else {
lcd_gotoxy(14,2);
printf ( lcd_putc, "%lu", A);}
lcd_gotoxy(16,2);
lcd_putc(" dBm" );
}
else {
lcd_gotoxy(14,2);
lcd_putc("Error " );}
}
}

```

```

}

int AM(){
    if ((RF>=137000000) & (RF<580000000)|((RF>=275000000) & (RF<281000000))){
        AM1=9;}
    if ((RF>=580000000) & (RF<670000000)|((RF>=1600000000) &
(RF<1670000000))|((RF>=3150000000) & (RF<3200000000))|((RF>=3980000000) &
(RF<3990000000))){
        AM1=6;}
    if ((RF>=670000000) & (RF<700000000)|((RF>=1500000000) & (RF<1600000000))|
((RF>=3200000000) & (RF<3980000000))){
        AM1=10;}
    if ((RF>=700000000) & (RF<740000000)){
        AM1=11;}
    if ((RF>=740000000) & (RF<870000000) | ((RF>=1070000000) &
(RF<1500000000))|((RF>=1750000000) & (RF<2750000000))){
        AM1=12;}
    if ((RF>=870000000) & (RF<1070000000)){
        AM1=13;}
    if ((RF>=1670000000) & (RF<1750000000)|((RF>=2810000000) &
(RF<2850000000))|((RF>=2950000000) & (RF<3020000000))|((RF>=4010000000) &
(RF<4020000000))|((RF>=4070000000) & (RF<4300000000))){
        AM1=5;}
    if ((RF>=2850000000) & (RF<2950000000)|((RF>=4020000000) & (RF<4030000000))){
        AM1=8;}
    if ((RF>=3020000000) & (RF<3150000000)|((RF>=4030000000) & (RF<4070000000))){
        AM1=4;}
    if ((RF>=3990000000) & (RF<4010000000)){
        AM1=7;}
    return(AM1);}

```

Código PIC16f877

Programa para el modulador

```
#include <16F877.h>
#use delay (clock=4000000)
#fuses XT,NOWDT,NOPROTECT,NOLVP,PUT,BROWNOUT
#use spi(DI=PIN_C4, DO=PIN_C5, CLK=PIN_C3, ENABLE=PIN_C6, BITS=12, CLOCK_HIGH=25,
CLOCK_LOW=25, MSB_FIRST, MODE=0, stream=DA_spi, FORCE_SW)
#include <STDLIB.H>

int l,t;
int16 D,ra0, ra1,ra2,ra3,ra4,ra5,ra6,ra7,ra8;
void main(void){
ra0=0; ra1=2047; ra2=4095; ra3=1023; ra4=3070;
while (TRUE){
t=0;
if (input_state(PIN_D0)==1){
dat0:
while(TRUE){
l=(rand()%8);
if (l==0){D=ra0;}
if (l==1){D=ra1;}
if (l==2){D=ra0;}
if (l==3){D=ra1;}
if (l==4){D=ra0;}
if (l==5){D=ra1;}
if (l==6){D=ra0;}
if (l==7){D=ra1;}
if (l==8){D=ra0;}

output_low(PIN_B4);
output_high(PIN_B0);
delay_us( 100 );
output_high(PIN_B4);
delay_us( 10 );
output_low(PIN_B0);
delay_us( 10 );
spi_xfer(DA_spi,D);
delay_us( 100 );
if (input_state(PIN_D4)==1){t=0;}
if (input_state(PIN_D5)==1){t=2;}
delay_ms( t );
```

```

        if (input_state(PIN_D0)==1){goto dat0;}
        if (input_state(PIN_D1)==1){goto dat1;}
        if (input_state(PIN_D2)==1){goto dat2;}
    }
}

```

```

if (input_state(PIN_D1)==1){
    dat1:
    while(TRUE){
        l=(rand()%8);
        if (l==0){D=ra0;}
        if (l==1){D=ra1;}
        if (l==2){D=ra2;}
        if (l==3){D=ra3;}
        if (l==4){D=ra4;}
        if (l==5){D=ra1;}
        if (l==6){D=ra2;}
        if (l==7){D=ra3;}
        if (l==8){D=ra4;}

        output_low(PIN_B4);
        output_high(PIN_B0);
        delay_us( 100 );
        output_high(PIN_B4);
        delay_us( 10 );
        output_low(PIN_B0);
        delay_us( 10 );
        spi_xfer(DA_spi,D);
        delay_us( 100 );
        if (input_state(PIN_D4)==1){t=0;}
        if (input_state(PIN_D5)==1){t=2;}
        delay_ms( t );
        if (input_state(PIN_D0)==1){goto dat0;}
        if (input_state(PIN_D1)==1){goto dat1;}
        if (input_state(PIN_D2)==1){goto dat2;}
    }
}

```

```

if (input_state(PIN_D2)==1){
    dat2:
    while(TRUE){
        l=(rand()%8);
        if (l==0){D=ra0;}
        if (l==1){D=ra1;}
        if (l==2){D=ra2;}
        if (l==3){D=ra3;}
    }
}

```

```

if (l==4){D=ra4;}
if (l==5){D=ra5;}
if (l==6){D=ra6;}
if (l==7){D=ra7;}
if (l==8){D=ra8;}

output_low(PIN_B4);
output_high(PIN_B0);
delay_us( 100 );
output_high(PIN_B4);
delay_us( 10 );
output_low(PIN_B0);
delay_us( 10 );
spi_xfer(DA_spi,D);
delay_us( 100 );
if (input_state(PIN_D4)==1){t=0;}
if (input_state(PIN_D5)==1){t=2;}
delay_ms( t );
if (input_state(PIN_D0)==1){goto dat0;}
if (input_state(PIN_D1)==1){goto dat1;}
if (input_state(PIN_D2)==1){goto dat2;}
}
}
}
}
}
}
}
}

```

Librerías

Librería del teclado

```

////////////////////////////////////////////////////////////////////////////////////////////////////////////////////////////////
////          KBDD.C          ////
////          Generic keypad scan driver          ////
////          ////
//// kbd_init() Must be called before any other function.    ////
////          ////
//// c = kbd_getc(c) Will return a key value if pressed or /0 if not ////
////          This function should be called frequently so as ////
////          not to miss a key press.          ////
////          ////
////////////////////////////////////////////////////////////////////////////////////////////////////////////////////////////////
//// (C) Copyright 1996,2003 Custom Computer Services    ////
//// This source code may only be used by licensed users of the CCS C ////

```

```

//// compiler. This source code may only be distributed to other   ////
//// licensed users of the CCS C compiler. No other use, reproduction ////
//// or distribution is permitted without written permission.      ////
//// Derivative programs created using this software in object code ////
//// form are not restricted in any way.                          ////
//////////////////////////////////////////////////////////////////

////////////////////////////////////////////////////////////////// The following defines the keypad layout on port D

// Un-comment the following define to use port B
#define use_portb_kbd TRUE

// Make sure the port used has pull-up resistors (or the LCD) on
// the column pins

#if defined(__PCH__)
#if defined use_portb_kbd
    #byte kbd = 0xF81          // This puts the entire structure
#else
    #byte kbd = 0xF83          // This puts the entire structure
#endif
#else
#if defined use_portb_kbd
    #byte kbd = 6             // on to port B (at address 6)
#else
    #byte kbd = 8             // on to port D (at address 8)
#endif
#endif

#if defined use_portb_kbd
    #define set_tris_kbd(x) set_tris_b(x)
#else
    #define set_tris_kbd(x) set_tris_d(x)
#endif

//Keypad connection: (for example column 0 is B2)
//      Bx:

#ifdef blue_keypad //////////////////////////////////////////////////////////////////// For the blue keypad
#define COL0 (1 << 2)
#define COL1 (1 << 3)
#define COL2 (1 << 6)

```

```

#define ROW0 (1 << 4)
#define ROW1 (1 << 7)
#define ROW2 (1 << 1)
#define ROW3 (1 << 5)

#else ////////////////////////////////////// For the black keypad
#define COL0 (1 << 0)
#define COL1 (1 << 2)
#define COL2 (1 << 3)

#define ROW0 (1 << 4)
#define ROW1 (1 << 5)
#define ROW2 (1 << 6)
#define ROW3 (1 << 7)

#endif

#define ALL_ROWS (ROW0|ROW1|ROW2|ROW3)
#define ALL_PINS (ALL_ROWS|COL0|COL1|COL2)

// Keypad layout:
char const KEYS[4][3] = {'1','2','3'},
                        {'4','5','6'},
                        {'7','8','9'},
                        {'*','0','#'};

#define KBD_DEBOUNCE_FACTOR 33 // Set this number to apx n/333 where
// n is the number of times you expect
// to call kbd_getc each second

void kbd_init() {
}

char kbd_getc() {
    static BYTE kbd_call_count;
    static int1 kbd_down;
    static char last_key;
    static BYTE col;

    BYTE kchar;
    BYTE row;

    kchar='\0';
    if(++kbd_call_count>KBD_DEBOUNCE_FACTOR) {
        switch (col) {

```

```

case 0 : set_tris_kbd(ALL_PINS&~COL0);
        kbd=~COL0&ALL_PINS;
        break;
case 1 : set_tris_kbd(ALL_PINS&~COL1);
        kbd=~COL1&ALL_PINS;
        break;
case 2 : set_tris_kbd(ALL_PINS&~COL2);
        kbd=~COL2&ALL_PINS;
        break;
}

if(kbd_down) {
    if((kbd & (ALL_ROWS))==(ALL_ROWS)) {
        kbd_down=FALSE;
        kchar=last_key;
        last_key='\0';
    }
} else {
    if((kbd & (ALL_ROWS))!=(ALL_ROWS)) {
        if((kbd & ROW0)==0)
            row=0;
        else if((kbd & ROW1)==0)
            row=1;
        else if((kbd & ROW2)==0)
            row=2;
        else if((kbd & ROW3)==0)
            row=3;
        last_key =KEYS[row][col];
        kbd_down = TRUE;
    } else {
        ++col;
        if(col==3)
            col=0;
    }
}
kbd_call_count=0;
}
set_tris_kbd(ALL_PINS);
return(kchar);}

```

Librería de la pantalla

```
/////////////////////////////////////////////////////////////////
////          LCD4202.C          ////
////      Driver for common 4x20 LCD modules      ////
////          ////
//// lcd_init() Must be called before any other function.  ////
////          ////
//// lcd_putc(c) Will display c on the next position of the LCD.  ////
////          The following have special meaning:  ////
////          \f Clear display          ////
////          \n Go to start of second line      ////
////          \b Move back one position      ////
////          ////
//// lcd_gotoxy(x,y) Set write position on LCD (upper left is 1,1)  ////
////          ////
//// lcd_getc(x,y) Returns character at position x,y on LCD  ////
////          ////
/////////////////////////////////////////////////////////////////
////      (C) Copyright 1996,1997 Custom Computer Services      ////
//// This source code may only be used by licensed users of the CCS C  ////
//// compiler. This source code may only be distributed to other  ////
//// licensed users of the CCS C compiler. No other use, reproduction  ////
//// or distribution is permitted without written permission.  ////
//// Derivative programs created using this software in object code  ////
//// form are not restricted in any way.          ////
/////////////////////////////////////////////////////////////////

// As defined in the following structure the pin connection is as follows:
// B0 enable
// B1 rs
// B2 rw
// B4 D4
// B5 D5
// B6 D6
// B7 D7
//
// LCD pins D0-D3 are not used and PIC B3 is not used.

struct lcd_pin_map {          // This structure is overlaid
    BOOLEAN enable;          // on to an I/O port to gain
    BOOLEAN rs;              // access to the LCD pins.
    BOOLEAN rw;              // The bits are allocated from
    BOOLEAN unused;          // low order up. ENABLE will
    int data : 4;            // be pin B0.
```

```

    }lcd;

#locate lcd = getenv("SFR:PORTD")          // This puts the entire structure
                                           // on to port B

#define lcd_type 2      // 0=5x7, 1=5x10, 2=2 lines

BYTE const LCD_INIT_STRING[4] = {0x20 | (lcd_type << 2), 0xc, 1, 6};
    // These bytes need to be sent to the LCD
    // to start it up.

    // The following are used for setting
    // the I/O port direction register.

struct lcd_pin_map const LCD_WRITE = {0,0,0,0,0}; // For write mode all pins are out
struct lcd_pin_map const LCD_READ = {0,0,0,0,15}; // For read mode data pins are in

BYTE lcdline;

BYTE lcd_read_byte() {
    BYTE low,high;

    set_tris_d(LCD_READ);
    lcd.rw = 1;
    delay_cycles(1);
    lcd.enable = 1;
    delay_cycles(1);
    high = lcd.data;
    lcd.enable = 0;
    delay_cycles(1);
    lcd.enable = 1;
    delay_us(1);
    low = lcd.data;
    lcd.enable = 0;
    set_tris_d(LCD_WRITE);
    return( (high<<4) | low);
}

void lcd_send_nibble( BYTE n ) {
    lcd.data = n;
    delay_cycles(1);
    lcd.enable = 1;

```

```

    delay_us(2);
    lcd.enable = 0;
}

void lcd_send_byte( BYTE address, BYTE n ) {

    lcd.rs = 0;
    while ( bit_test(lcd_read_byte(),7) );
    lcd.rs = address;
    delay_cycles(1);
    lcd.rw = 0;
    delay_cycles(1);
    lcd.enable = 0;
    lcd_send_nibble(n >> 4);
    lcd_send_nibble(n & 0xf);
}

void lcd_init() {
    BYTE i;

    set_tris_d(LCD_WRITE);
    lcd.rs = 0;
    lcd.rw = 0;
    lcd.enable = 0;
    delay_ms(15);
    for(i=1;i<=3;++i) {
        lcd_send_nibble(3);
        delay_ms(5);
    }
    lcd_send_nibble(2);
    for(i=0;i<=3;++i)
        lcd_send_byte(0, LCD_INIT_STRING[i]);
}

void lcd_gotoxy( BYTE x, BYTE y) {
    BYTE address;

    switch(y) {
        case 1 : address=0x80;break;
        case 2 : address=0xc0;break;
        case 3 : address=0x94;break;
        case 4 : address=0xd4;break;
    }
}

```

```

    address+=x-1;
    lcd_send_byte(0,address);
}

void lcd_putc( char c) {
    switch (c) {
        case '\f' : lcd_send_byte(0,1);
                    lcdline=1;
                    delay_ms(2);
                    break;
        case '\n' : lcd_gotoxy(1,++lcdline);    break;
        case '\b' : lcd_send_byte(0,0x10); break;
        default  : lcd_send_byte(1,c);  break;
    }
}

char lcd_getc( BYTE x, BYTE y) {
    char value;

    lcd_gotoxy(x,y);
    lcd.rs=1;
    value = lcd_read_byte();
    lcd.rs=0;
    return(value);
}

```

11.2. ANEXO B: MANUAL DE USUARIO

Generador De RF

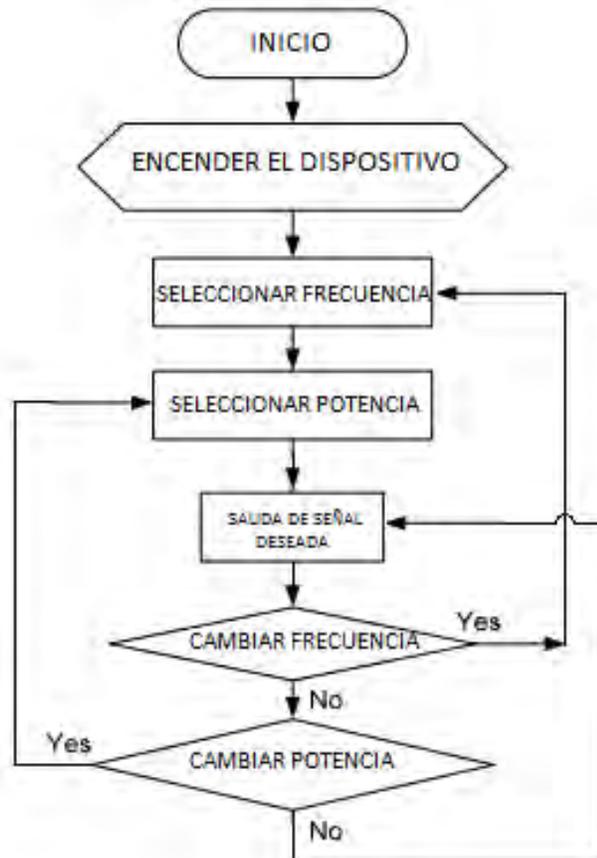
Manual De Usuario

Contenido

- Diagrama de funcionamiento..... 3
- Procedimiento Para el Funcionamiento..... 3
- Salidas de la Señal..... 4
- Modulación..... 4

Diagrama de Funcionamiento

Figura A1 Diagrama de flujo del funcionamiento del dispositivo



Procedimiento

Figura A2 Generador RF



1	Pulsador de encendido
2	Pulsador de selección de frecuencia
3	Pulsador de selección de potencia
4	Punto decimal
5	Botón de ingreso de datos al dispositivo
6	Teclado alfanumérico
7	Salida principal
8	Salida secundaria
9	Salida de alimentación para el modulador

1. Al presionar el interruptor de encendido. En la pantalla deberá aparecer 'Frecuencia Amplitud'.
2. Al presionar el pulsador de frecuencia, se introduce la frecuencia deseada, en MHz, haciendo uso del teclado. Se tiene en cuenta que el generador de RF tiene un rango de operación de 138 MHz hasta 4294 MHz, con resolución de 0.01 MHz. Si la frecuencia deseada contiene decimales se presiona la tecla '*' como punto decimal; cuando haya finalizado se presiona la tecla '#' para que el dispositivo guarde el dato. En la pantalla deberá aparecer la frecuencia introducida y la potencia máxima permitida para ésta.
3. Si se desea modificar esta potencia, se presiona el pulsador de potencia, y se introduce el valor deseado, en dBm haciendo uso del teclado; se tiene en cuenta que la resolución de potencia es de 1 dBm. Se presiona la tecla '#' para que el dispositivo guarde este dato. Este valor no deberá superar el valor máximo indicado, si es así, aparecerá la palabra 'error' en la pantalla.
4. Si se desea volver a seleccionar una nueva frecuencia o potencia, solo debe presionar el pulsador correspondiente y se introduce el dato deseado.

Salidas RF

El dispositivo cuenta con la salida principal es decir la salida 1, a la cual es posible modificar la frecuencia y la potencia, sin embargo cuenta con una salida auxiliar, la salida 2, a la cual solo es posible modificar la frecuencia.

Si al encender el dispositivo no se hace uso de alguna de las dos salidas se deberá colocar en ésta la terminación de 50Ω.

Modulación

Figura A3 Modulador digital



1	Pulsador de selección de dos niveles
2	Pulsador de selección de cuatro niveles
3	Pulsador de selección de ocho niveles
4	Pulsador de selección de frecuencia normal
5	Pulsador de selección de la mitad de la frecuencia normal
6	Entrada de la señal
7	Salida de la señal
8	Alimentación del dispositivo

1. Se debe conectar la salida 9 del generador de RF con la entrada 8 del modulador, con el fin de proporcionar alimentación al modulador.
2. Se debe conectar la salida 7 del generador de RF a la entrada 6 del modulador, a través de un adaptador SMA (50Ω) macho/macho. De esta manera la señal RF del generador se usara como señal portadora del sistema de modulación.
3. Se debe seleccionar si la señal moduladora tendrá 2, 3 u 5 estados representados por niveles de tensión, con los pulsadores 1,2 y 3 respectivamente.
4. El dispositivo cuenta con la capacidad de variar la frecuencia de la señal moduladora, por defecto se encuentra establecida en 10KHz, sin embargo el pulsador 5 permite modificar la frecuencia a 5KHz, y el pulsador 4 permite volver a la frecuencia inicial.
5. Si desea volver a seleccionar un nuevo estado, solo debe presionar el pulsador correspondiente, sin embargo la señal retornara a la frecuencia por defecto, es decir a 10KHz